

基于 MEMS 工艺制作的硅纳米线及其电学性质^{*}

刘文平^{1,2,†} 李 铁¹ 杨 恒¹ 焦继伟¹ 李昕欣¹ 王跃林¹

(1 中国科学院上海微系统与信息技术研究所, 上海 200050)

(2 中国科学院研究生院, 北京 100039)

摘要: 通过运用 Si_3N_4 和 SiO_2 作掩膜, 采用各向同性和各向异性腐蚀液, 利用硅的腐蚀自停止特性, 实现了硅梁的纳米宽度控制, 同时利用多次氧化在 SOI 材料上实现了纳米厚度控制, 最终成功批量制作了硅纳米线. 扫描电镜观测表明, 制备的纳米线厚度和宽度都可严格控制在 100nm 以下, 最细的纳米线宽度可以达到 20nm. 同批样品的宽度变化范围在 20% 以内. 大气中对其电学特性测量表明, 剥离了表面氧化层的纳米线的电阻会随放置时间的增长而逐渐增大. 进一步实验分析发现水分吸附在其电阻变化中起了重要的作用.

关键词: 硅纳米线; MEMS 技术; 表面吸附

EEACC: 2550N

中图分类号: TN303

文献标识码: A

文章编号: 0253-4177(2006)09-1645-05

1 引言

近年来, 硅纳米线由于其特殊的物理性质和潜在的应用前景, 越来越受到人们的重视. 在纳米电路的研究中, 硅纳米线有望成为下一代集成电路的连接引线甚至是基本的器件单元^[1]. 除此之外, 随着比表面积的进一步增大, 表面效应变得更加明显. 一根直径为 20nm 的硅纳米线, 有近 20% 的原子为表面原子, 因此表面吸附和表面氧化都会对硅纳米线的电学性质造成很大的影响^[1], 这使得硅纳米线有望成为某些传感器的敏感单元^[2].

但是, 目前的硅纳米线制造技术在一定程度上阻碍了人们在硅纳米线上的研究进程. 目前制作硅纳米线的方法主要可分为两类: 一类是“自下而上”(bottom-up)方法. 例如, 采用化学气相淀积、物理气相淀积、激光烧蚀或固-液-固生长等方法, 可以在催化剂的辅助下在大面积的衬底上随机生长出纳米线^[3,4], 再通过光刻或者 FIB 制作上电极^[5]实现各种纳米器件. 其缺点是难以操作和定位, 给大规模集成生产带来困难. 此外硅纳米线的纯度以及尺度的均匀性在上述工艺中都无法得到很好的保证. 另一类是“自上而下”(top-down)方法^[6,7], 也即利用类似于传统集成电路的方法制作硅纳米线. 这种方法是在已经准备好的材料层上, 通过光刻、刻蚀和沉积等方式, 直接制作出所需要的纳米结构. 这种方法通常需要亚微米量级的制作精确度. 传统的加工工艺

由于光的衍射和干涉等特性不能达到这一要求, 因此目前“自上而下”方法制作纳米器件需要采用电子束或者聚焦离子束直写^[6]. 由此带来的缺点是制作成本昂贵, 生产效率低, 不利于批量生产.

本文我们提出一种基于 MEMS 技术的硅纳米线制作工艺. 通过采用 SOI 材料, 利用硅材料自身固有特性, 采取巧妙的结构设计和准确的工艺控制, 制作出符合特定要求的纳米线. 这种方法利用了平面工艺的批量制作优势, 可以与成熟的半导体工艺相兼容, 同时避免了传统“自上而下”方法中低效、昂贵的高精度光刻工艺. 所制成的硅纳米线尺度可控性强、定位性好、结构一致性好、易于实现阵列化, 为一些不需要高集成度的传感器、谐振器等应用领域和纳米线传热、电输运性质的基础研究提供了一种简便、有效、有参考价值的制作方法. 对硅纳米线的电阻测试表明, 表面态对硅纳米线的电学性质有深刻影响, 其中水分子的吸附是电阻增大的重要原因.

2 硅纳米线的制造

实验中选用的材料为低掺杂 (10^{15} cm^{-3}) p 型 SIMOX SOI 圆片, 衬底硅厚度为 525 μm , 埋层氧化层厚度为 375nm, 氧化层上的硅层厚度为 200nm. 首先通过硼扩散工艺使表层硅的硼浓度为 10^{18} cm^{-3} , 然后通过不断的氧化和缓冲的 HF 腐蚀减薄表层硅, 最终表层硅的厚度达到 50nm, 上面有一层 100nm 的氧化硅.

^{*} 国家重点基础研究发展规划资助项目 (批准号: 2006CB300403)

[†] 通信作者. Email: wenpingll@mail.sim.ac.cn

在此基础上光刻,光刻图形边缘沿硅 110 晶向. 缓冲的 HF 腐蚀液将光刻胶的图形转移到氧化硅上,再利用氧化硅做掩膜,采用 25% TMAH 溶液,在 50 °C 下,腐蚀掉未被保护的表层硅,如图 1(a)所示. 作为一种集成电路工艺兼容的各向异性腐蚀液, TMAH 对硅的不同晶面的腐蚀速率有很大的差异,其中(111)面由于腐蚀速率远小于其他晶向而可认为近似出现了自停止,形成如图所示的斜面,斜面与底面的夹角是 54.7°. 清洗后,使用低压化学气相沉积(LPCVD)生长一层 Si_3N_4 ,保护已腐蚀出的硅(111)面,并在距离该面不远(略高于一般光刻机的对准误差极限)的地方光刻开出窗口,用离子束刻蚀去除 Si_3N_4 ,如图 1(b)所示. 接下来采用稀释的 HF 腐蚀 SiO_2 ,直到接近已形成的硅(111)面的上端. 由于氮化硅在 HF 中的腐蚀速率远小于氧化硅的,因此可以利用这一点对腐蚀时间进行控制,如图 1(c)所示. 使用 KOH 溶液腐蚀表层硅,同样由于各向异性的腐蚀速率,(111)面出现自停止,与先前的(111)面夹成横截面为等腰三角形的三棱柱,如图 1(d)所示. 等腰三角形的底高为 50nm,因此底面宽 70nm. 在热磷酸中去除所有 Si_3N_4 并氧化,可得到更细的纳米线,如图 1(e)所示. 光刻开引线孔并淀积铝,在纳米线两端做金属电极并合金化,形成良好的欧姆接触,则完成了本纳米线的制作. 此种方法制作的纳米线,其截面为等腰三角形,方向沿硅 110 晶向. 使用稀释的 HF 腐蚀掉纳米线表面和底部的 SiO_2 ,可以进一步形成悬空的硅纳米线,如图 1(f)所示.

3 硅纳米线的结构形貌

完成制作后,利用 HITACHI S-4100 型扫描电镜对样品的形貌进行观测,工作电压 10kV. 图 2 为不同尺寸的典型硅纳米线的 SEM 照片. 其中图 2(a)是宽度约为 70nm,厚度约 50nm,长度为 20 μm 的纳米线;图 2(b)表示宽度约 120nm,厚度约 70nm,长度 20 μm 的样品. 从图 2(b)表示的放大 25000 倍的照片中,可以看出纳米线的均一性很好. 进一步的测量表明,单根纳米线的宽度均一性在 5% 以内.

在我们的工艺过程中,控制纳米线宽度的关键在于氧化减薄工艺中氧化层的厚度控制. 我们采用的多次“氧化-腐蚀-测量”方法可以高精度地将表层硅从 200nm 减薄到 50nm,其厚度的绝对偏差可以控制在 5nm 以内. 对于 50nm 的表层硅厚度,其相对误差约为 10%. 对 7 个 120nm 宽的纳米线的测量表明,我们同批次纳米线的宽度均一性可以控制在 20% 以内,具体实验结果如图 3 所示.

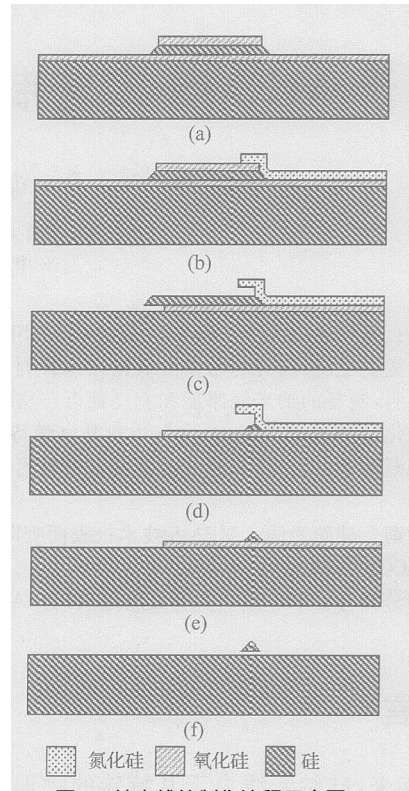


图 1 纳米线的制作流程示意图

Fig. 1 Fabrication process of the silicon nanowires

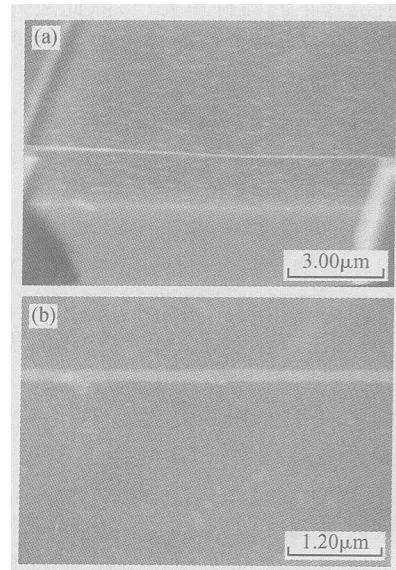


图 2 基于 MEMS 技术制得的典型纳米线的 SEM 照片

Fig. 2 Typical SEM photos of the silicon nanowires fabricated by MEMS technology

另外,从图 2(a)中还可以看出,释放后的纳米线悬空于衬底之上,与两端的电极相连. 而纳米线与电极均由同一块单晶硅加工而成,原本就连在一起,不存在“自下而上”方法中的金半接触等问题.

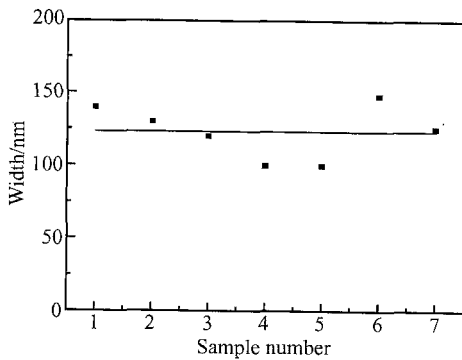


图 3 宽度 120nm 纳米线的测量结果
Fig. 3 Measured width of the 120nm nanowires

4 硅纳米线的电学性能

有关纳米线电学性质测试的实验在室温大气中进行. 测试使用的是 Cascade 12 K 型探针台. 探针台的探针压在纳米线两端的电极上, 以此加载电压并同时读出流过针尖的电流. 其内部电流噪声小于 15fA. 纳米线两端的电压从 0 上升到 5V, 每隔 50mV 取一个点, 记录下流过纳米线的电流值, 从而得到纳米线的 $I-V$ 曲线.

我们的测量发现, 未释放结构的硅纳米线, 在高温氧化层的保护下, 其电学性质非常稳定. 在空气中放置一年以上, $I-V$ 特性没有明显的改变. 而使用缓冲的 HF 腐蚀液在去除纳米线表面和底部的氧化层之后, 其电阻值有明显的改变. 典型的结果如图 4 所示, 释放后纳米线的电阻约为释放前的三到四倍. 图 4(b) 还揭示出释放以后的硅纳米线不再具有线性的 $I-V$ 特性, 其电阻随电压的改变而改变. 为探索此种现象发生的原因, 我们开展了多个对比实验. 实验中发现, 释放时间 (在缓冲 HF 腐蚀液中的时间) 不同, 释放后的电阻也不同, 释放时间越长, 释放后纳米线的电阻越大. 导致这种变化的原因通常可以归结为两个: (1) 由于缓冲 HF 腐蚀液对 SOI 材料的表层硅也有一定的腐蚀, 腐蚀液改变了纳米线的直径. (2) 硅纳米线释放后, 表面的氧化硅钝化层不复存在, 在空气中其表面态的变化使其结构发生变化, 进而影响到其电阻变化.

为了研究硅纳米线表面态在空气中的变化, 我们分别测试了纳米线释放后暴露在空气中 1h, 2h, 3天和 1 个月左右的电学特性, 把它们做了一个比较, 如图 5 所示. 其中, 图 5(a) 为不同时间下的 $I-V$ 特性; 图 5(b) 是对数坐标下电压为 2.5V 时的电阻随时间变化的曲线. 从这些曲线可以看出, 纳米线的电阻随着暴露在空气中的时间的增加而不断增大. 放置一个月后样品的电阻甚至比刚释放样品时的电阻增大了将近 10 倍. 这表明释放前或释放后硅纳米线

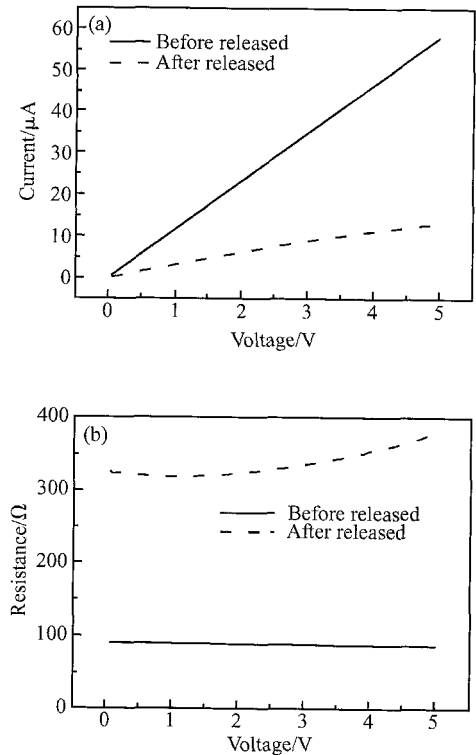


图 4 释放前后纳米线的电学性质变化 (a) $I-V$ 特性的变化; (b) $R-V$ 特性的变化

Fig. 4 Electronic performance of the wires before and after released (a) Relationship between the $I-V$; (b) Relationship between the $R-V$

表面态的变化对电阻性能都应该有非常大的影响.

在空气中, 对硅纳米线表面态的影响主要有氧化和气体分子吸附两种. 以往对多孔硅的研究表明: 在空气中放置的多孔硅, 其表面会吸附空气中的水分, 从而造成大量的界面态, 使其电阻率升高. 在干燥和湿度 60% 的情况下, 多孔硅的电阻率可能相差一个数量级以上^[8]. 硅纳米线具有与多孔硅类似的表面积/体积比, 其电学性质完全可能如多孔硅一样, 因吸附水分子而发生改变.

为了进一步区分氧化和水分子吸附对纳米线的影响, 我们将已经暴露在空气中 18 天的纳米线放入 120 的烘箱烘烤 24h. 经过这样处理的纳米线发生了如下变化: (1) 纳米线的自然氧化过程加速; (2) 吸附在纳米线表面的部分水分子发生解吸附. 前者将使纳米线变细, 电阻变大; 而后者, 将使纳米线在空气中的水分吸附过程逆向进行, 从而使纳米线电阻变小.

图 6 是纳米线在烘箱内烘烤 24h 后与放入烘箱前的 $I-V$ 特性和 $R-V$ 特性的比较. 从图中可以看出, 不仅烘烤 24h 后电阻较以前减小, 电阻的线性度也比原来有所提高. 这说明在先前的纳米线暴露在空气中的过程中, 表面水分子吸附的影响占有相当

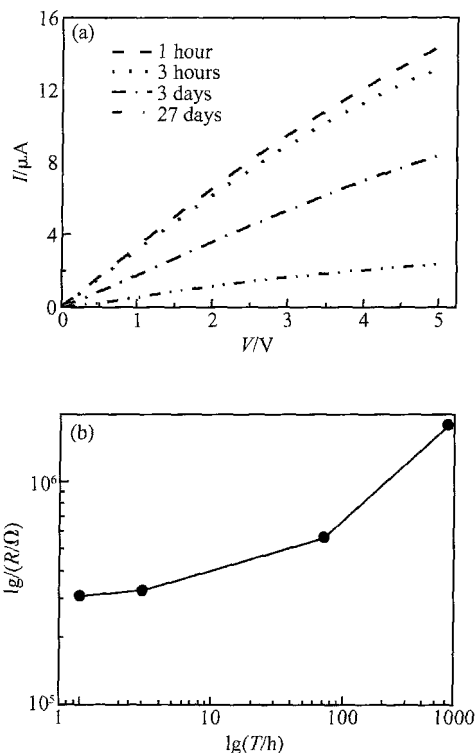


图 5 在空气中放置的纳米线的电特性随时间的改变 (a) I - V 特性的变化; (b) 2.5V 时的电阻随时间的变化(对数坐标)
Fig.5 Electronic stability of the silicon nanowires in the air (a) Relationship of the I - V ; (b) Resistance versus time

重要的地位. 实际上, 在我们的实验中, 发现释放很长时间的硅纳米线会出现电阻极大到难以测量的地步. 这表明与多孔硅类似, 表面吸附的水分子以及其他一些因素可能使硅纳米线表面的自然氧化层逐渐加厚, 甚至导致整根纳米线变成氧化硅线.

前面我们曾提到, 有致密氧化层保护的未被释放的纳米线在空气中放置一年以上, 其电阻也不会发生明显的改变. 这提示我们, 如果在其表面采用钝化层如致密氧化硅或氮化硅也可能起到同样的作用. 因此我们希望, 在今后的实验中对表面进行钝化层生长, 从而使制作出的硅纳米线性能稳定.

5 结论

采用 MEMS 技术, 我们制作了一种可直接集成在芯片上的纳米线或者纳米梁. 通过控制工艺条件, 纳米线的直径可控制在几十纳米到上百纳米之间. 用这种方法制作纳米线的工艺简单、可控性好、便于集成, 适合一些对集成度要求不高的基础研究和敏感器件应用. 对制作的硅纳米线的测试表明, 有氧化层保护的硅纳米线, 其电学性质比较稳定, 而剥离了表面氧化层的纳米线暴露在空气中, 其电阻值随时

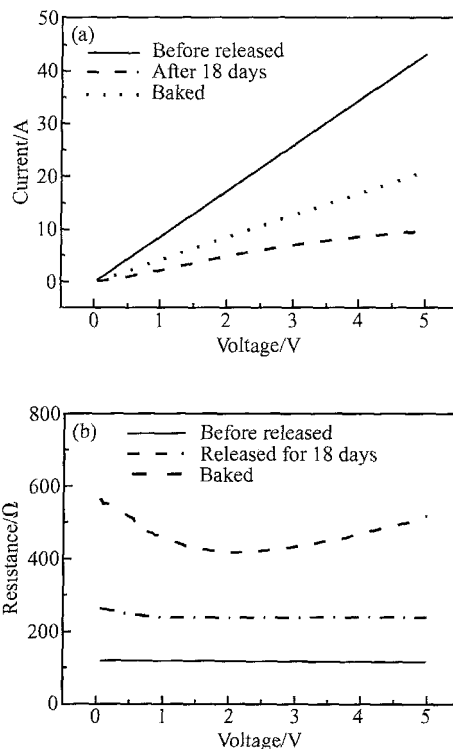


图 6 烘烤前后纳米线电特性的改变 (a) I - V 特性的变化; (b) R - V 特性的变化
Fig.6 Electronic performance of the wire before and after baked (a) Relationship between the I - V ; (b) Relationship between the R - V

间的推移而增大. 进一步的实验表明, 空气中水分子的吸附是电阻增大的重要原因.

参考文献

- [1] Cui Y, Lieber C M. Functional nanoscale electronic devices assembled using silicon nanowire building blocks. *Science*, 2001, 291: 851
- [2] Cui Yi, Wei Qingqiao, Park H, et al. Nanowire nanosensors for highly sensitive and selective detection of biological and chemical species. *Science*, 2001, 293: 1289
- [3] Sunkara M K, Sharma S, Miranda R, et al. Bulk synthesis of silicon nanowires using a low-temperature vapor-liquid-solid method. *Appl Phys Lett*, 2001, 79: 1546
- [4] Feng Sunqi, Yu Dapeng, Zhang Hongzhou, et al. Growth mechanics of one dimensional silicon nanowires and its quantum confinement effect. *Science in China A*, 1999, 29(10): 1316 (in Chinese) [冯孙齐, 俞大鹏, 张洪洲, 等. 一维硅纳米线的生长机制及其量子限制效应的研究. *中国科学 A 辑*, 1999, 29(10): 1316]
- [5] He J Z, Xu J B, Xu M S, et al. Dispersion, refinement, and manipulation of single silicon nanowires. *Appl Phys Lett*, 2002, 80: 1812
- [6] Namatsu H, Nagase M, Kurihara K, et al. 10-nm silicon lines fabricated in (110) silicon. *Microelectron Eng*, 1995, 27: 71
- [7] Hashiguchi G, Mimura H. Fabrication of silicon quantum

wires using separation by implanted oxygen wafer. Jpn J Appl Phys, 1994, 33:L1649

[8] Baratto C, Faglia G, Sberveglieri G, et al. Multiparametric porous silicon sensors. Conference of Sensors, 2002, 2:121

Silicon Nanowires Fabricated by MEMS Technology and Their Electronic Performance^{*}

Liu Wenping^{1,2,†}, Li Tie¹, Yang Heng¹, Jiao Jiwei¹, Li Xinxin¹, and Wang Yuelin¹

(1 Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China)

(2 Graduate School of the Chinese Academy of Sciences, Beijing 100039, China)

Abstract: A novel diameter-controllable on-chip silicon nanowire is fabricated by traditional MEMS technology on a silicon-on-insulator substrate. The thickness of the nanowires is determined by thermal oxidation, and the width is achieved in the nanometer scale by isotropic and anisotropic self-stop etching with masks of SiO₂ and Si₃N₄. SEM photos of the nanowires indicate that the thickness and width of the nanowires are both less than 100nm and the thinnest one is less than 20nm. The electronic properties of the as-released silicon nanowires are different from those with thick oxide shells. Their resistance increases gradually with time as they are exposed to air. Further experiments show that the adsorption of water plays a key role in the process.

Key words: silicon nanowire; MEMS; surface adsorption

EEACC: 2550N

Article ID: 0253-4177(2006)09-1645-05

^{*} Project supported by the State Key Development Program for Basic Research of China (No. 2006CB300403)

[†] Corresponding author. Email: wenpingll@mail.sim.ac.cn