

# 一种指数增益控制型高线性 CMOS 中频 可变增益放大器

恽廷华<sup>†</sup> 唐守龙 时龙兴

(东南大学国家专用集成电路系统工程技术研究中心, 南京 210096)

**摘要:** 采用跨导线性化技术设计了一种具有指数增益特性的高线性中频可变增益放大器. 该放大器由电流调节型可变增益单元、宽范围指数电压转换电路及固定增益放大器构成. 基于  $0.25\mu\text{m}$  CMOS 工艺的测试结果表明, 放大器实现了  $8\sim 48\text{dB}$  的增益连续变化, 差分输出  $1\text{V}$  峰峰值下的三阶互调失真小于  $-60\text{dBc}$ , 最大增益处噪声系数为  $8.7\text{dB}$ ,  $50\Omega$  负载下三阶输出截点为  $14.2\text{dBm}$ .

**关键词:** 可变增益放大器; dB 线性; 指数电压转换电路; 电流调节

EEACC: 1220

中图分类号: TN72 文献标识码: A 文章编号: 0253-4177(2006)09-1666-06

## 1 引言

可变增益放大器 (VGA) 是现代接收机中的一个关键模块, 它与反馈环路组成的自动增益控制电路 (AGC) 为基带模数转换器 (ADC) 提供恒定的信号功率 (典型  $1\text{V}_{\text{PP}}$ ). 位于接收机后端的中频可变增益放大器, 需要处理大输入信号, 宽增益范围调节和高线性是其主要的性能要求.

为实现宽增益范围调节, 同时保持不同增益输入功率下恒定的输出建立时间, 要求 VGA 的增益与控制电压成 dB 线性. Rijns 等人<sup>[1]</sup> 提出利用源退化与跨导增强技术实现的高线性 CMOS 可变增益放大器, 利用电阻插值阵列实现 dB 线性, 但增益调节需要 3 个数字控制位完成, 增益精度受到限制, 不如单一控制信号的模拟控制 VGA 方便, 另外跨导增强电路会带来带宽和稳定性的负面影响. Wu 等人<sup>[2]</sup> 设计了一种基于模拟乘法器的 CMOS 可变增益放大器, 但文章并没有实现增益与控制信号的 dB 线性, 同时放大器不足以提供低失真的  $1\text{V}_{\text{PP}}$  输出. Motamed 等人<sup>[3]</sup> 提出了利用伪指数信号发生器和模拟乘法器实现 dB 线性的 CMOS 可变增益放大器, 但该放大器过低的带宽和增益使其不能应用在数字电视调谐器的场合. 另外文献 [3] 中指数电流电压转换电路的 dB 线性范围受到函数  $\frac{1+x}{1-x}$  的本身限制, 为保证一定的增益误差, 最大 dB 线性范围只有  $30\text{dB}$ , 从而限制了其在宽范围 VGA 中的应用. 利用

多级可变增益单元串联可以实现宽增益范围调节, 但随之将带来诸如级间失调电压、多路控制信号转换等问题.

本文针对数字电视有线接收应用场合, 基于双信号支路电流调节型结构, 设计了一种单级宽增益范围 CMOS 可变增益放大器. 同时为实现增益与控制电压的 dB 线性, 利用 MOSFET 的亚阈值特性及差分对转移特性设计了指数电压转换电路. 文章第 2 部分给出了电流调节型可变增益放大器的基本结构及为减小非线性失真而设计的优化方案; 第 3 部分阐述了指数电压转换电路的设计原理及仿真结果; 第 4 部分中给出整个可变增益放大器的仿真及测试结果; 第 5 部分给出了相应的结论.

## 2 可变增益单元

图 1 给出了本文放大器的整体结构, 增益由可变增益单元与固定增益放大器级联完成, 耦合电容用来消除级间失调, 指数电压转换电路完成增益与外部控制电压的 dB 线性.

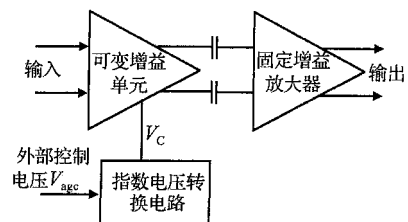


图 1 CMOS 可变增益放大器整体结构框图

Fig. 1 Block diagram of the proposed CMOS VGA

<sup>†</sup> 通信作者. Email: shorttrain@seu.edu.cn

利用双信号支路相加或相减实现增益调节在 Bipolar 工艺中得到广泛应用<sup>[4,5]</sup>,本文提出一种类似于 Gilbert 型模拟乘法器的电流调节型可变增益单元,或称之为信号相减型栅极驱动可变增益放大器,如图 2 所示.图中  $V_{in}$  为输入信号,  $V_c$  为控制信号.放大器的等效跨导可以表示为:

$$G_m = a(\sqrt{I_a} - \sqrt{I_b}) \quad (1)$$

其中  $a$  为与 M1~M4 尺寸及工艺相关的常数;  $I_a$  与  $I_b$  为两个信号支路的尾电流大小,且  $I_a + I_b = I_{ss}$ .

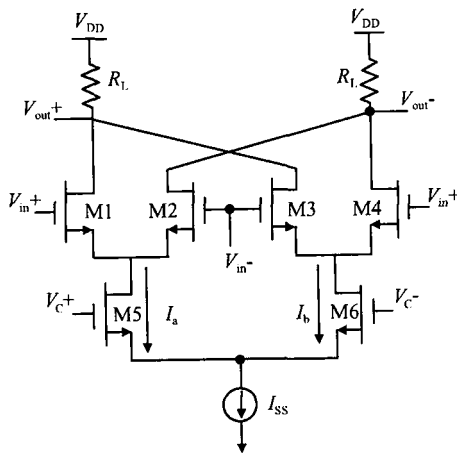


图 2 电流调节型 CMOS 可变增益单元

Fig. 2 Current-steering CMOS variable-gain cell

为避免增益相位翻转,  $V_c$  必须始终大于或小于 0. 假定  $V_c > 0$ , 即  $I_a$  始终大于  $I_b$ . 则最大增益位于尾电流  $I_{ss}$  全部流过 M5 时, 即  $I_a = I_{ss}$ ; 最小增益发生在 M5 和 M6 电流几乎相等时, 即  $I_a = I_b = 0.5 I_{ss}$ . 设最小增益处  $I_a$  和  $I_b$  分别为  $I_{a,min}$  和  $I_{b,max}$ , 由于输出阻抗不变, 由 (1) 式可得, 放大器的增益控制范围可以表示为:

$$DR(dB) = 20 \lg \left( \frac{G_{m,max}}{G_{m,min}} \right) = 20 \lg \frac{\sqrt{I_{ss}}}{\sqrt{I_{a,min}} - \sqrt{I_{b,max}}} \quad (2)$$

如果考虑最小增益时两个信号支路尾电流之差为  $I$ , 需要注意的是  $I$  不能小于双信号支路的等效失配电流, (2) 式改写为:

$$DR(dB) = 20 \lg \frac{\sqrt{I_{ss}}}{\frac{\sqrt{I_{ss}}}{\sqrt{2}} - \frac{\sqrt{I_{ss}}}{\sqrt{2}} - I} = 20 \lg \frac{1}{\frac{1}{\sqrt{2}} - \frac{1}{\sqrt{2}} - \frac{I}{\sqrt{I_{ss}}}} \quad (3)$$

从上式看出, 图 2 中可变增益放大器的增益范围由尾电流和失配因子大小决定, 在我们的设计中,  $I$

$I_{ss}$  约为 2%, 带入 (3) 式增益控制范围为 37dB.

基本结构的 VGA 单元存在很多的性能缺陷, 主要体现在大信号输入时电路线性度恶化, 以及尾电流调节支路带来的增益控制不稳定等问题. 实际上, VGA 最小增益对应于最大的输入信号功率, 失真引起的信号非理想性远比电路输出噪声带来的影响要大. 电路的输出三阶互调失真表示为<sup>[6]</sup>:

$$IM3 = \frac{3}{4} \left| \frac{a_3}{a_1} X^2 \right| \quad (4)$$

式中  $IM3$  定义为等幅正弦信号  $X(\sin \omega_1 t + \sin \omega_2 t)$  在电路输出端引起的  $2\omega_1 \pm \omega_2$  或  $2\omega_2 \pm \omega_1$  失真与基频分量  $\omega_1$  或  $\omega_2$  的比值. 根据上式,  $IM3$  失真随着输入信号幅度成平方增长. 为保持 VGA 输出恒定, 有  $a_1^h X_{max} = a_1^l X_{min}$ ,  $a_1^h$  和  $a_1^l$  分别为 VGA 最小和最大增益, 则 VGA 在最小和最大增益处的三阶互调失真之比为:

$$\frac{IM3_{max}}{IM3_{min}} = \frac{3}{4} \left| \frac{a_3^l}{a_1^l} X_{max}^2 \right| / \frac{3}{4} \left| \frac{a_3^h}{a_1^h} X_{min}^2 \right| = \left| \frac{a_3^l}{a_3^h} \right| \times \left| \frac{a_1^h}{a_1^l} \right| \times \frac{X_{max}^2}{X_{min}^2} = \left| \frac{a_3^l}{a_3^h} \right| \times DR^3 \quad (5)$$

式中  $a_3^l$  和  $a_3^h$  分别对应于 VGA 最小和最大增益处输出信号的三阶项系数;  $DR$  为 VGA 增益变化范围, 即  $a_1^h/a_1^l$ . 根据 (5) 式, 为保持放大器三阶互调失真性能在最差情况下满足要求, 最好情况下的  $IM3$  将远大于设计要求. 如果认为  $a_3$  在两种极限增益下变化范围与  $a_1$  相当, 则  $IM3_{max} = IM3_{min} (DR)^2$ . 为了补偿由于电路不同工作状态引起的性能差异, 同时减小性能的过度余量 (性能的过度余量意味着更大的功耗和面积等设计代价), 需要优化图 2 所示的 VGA 在大信号输入情况下, 即小增益处的非线性失真.

非线性失真优化电路如图 3 所示, 利用工作在线性区下 MOS 管的线性特性, 设计了跨导管漏源电压调节电路. 图中包含两个控制回路:  $I_{Atten}$ ,  $I_{Enh}$  的电流控制回路及跨导管 M1~M4 漏源电压  $V_{DS}$  控制回路. 虚线框中为避免输出信号相位翻转的小电流保护支路,  $V_c = 0$  时的 M13 电流决定了 (3) 式中  $I$  的大小. 电流切换支路使用 pMOS 对和电流镜以减小电源到地重叠的晶体管数目, 从而增大输出电压摆幅.

放大器 A1~A4 及共栅晶体管 M15~M18 组成跨导管 M1~M4 的漏源电压控制回路, 强制 M3~M4 管漏源电压等于  $V_{DS}$ , 而不受输入电平变化的影响.  $V_{DS}$  与增益控制电压  $V_c$  同方向变化, 即当输入信号功率增大时, 为保持 VGA 输出恒定 ( $1V_{PP}$ ), 增益控制电压  $V_c$  减小, 此时  $V_{DS}$  亦减小, 并使 M1~M4 进入线性区以获得大输入信号时的高线性, 同

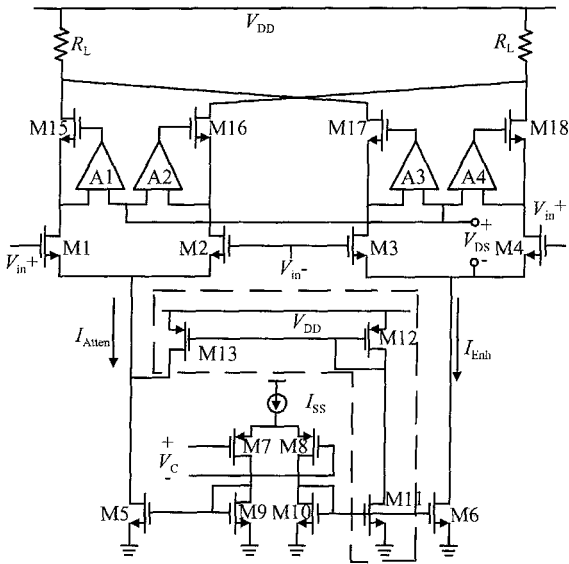


图 3 优化的 CMOS 可变增益单元  
Fig. 3 Modified CMOS variable gain cell

时线性区内  $V_{DS}$  的变化带来额外的增益调节范围。相反地,当输入信号减小,  $V_c$  增大,  $V_{DS}$  亦增大,并使 M1 ~ M4 工作在饱和区,以获得充足的增益和良好的噪声性能。图中的电阻负载  $R_L$  可以使用 MOS 管代替,并引入共模负反馈以提高稳定性。图 4 给出了漏源控制电压  $V_{DS}$  的产生电路,  $V_{agc}$  为外部控制电压,  $V_{REF}$  为固定参考电压,  $V_c$  与  $V_{agc}$  同方向变化。

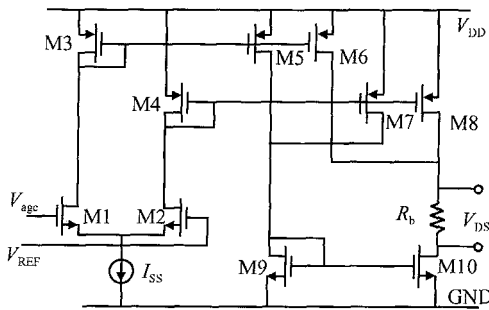


图 4  $V_{DS}$  产生电路  
Fig. 4 Circuit diagram to generate  $V_{DS}$

图中各晶体管尺寸为:  $\left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2, \left(\frac{W}{L}\right)_{5,6} = \left(\frac{W}{L}\right)_3, \left(\frac{W}{L}\right)_{7,8} = \frac{1}{5} \left(\frac{W}{L}\right)_4$  和  $\left(\frac{W}{L}\right)_9 = \left(\frac{W}{L}\right)_{10}$ 。因此,当  $V_{agc}$  从 0 开始上升,流过电阻  $R_b$  的电流变化范围为  $1/5 I_{SS} \sim I_{SS}$ ,整个控制电压范围内  $V_{DS}$  的变化范围为:

$$V_{DS} = I_{SS} R_b - \frac{1}{5} I_{SS} R_b = \frac{4}{5} I_{SS} R_b \quad (6)$$

### 3 指数电压转换电路

对于图 3 所示的可变增益单元,为了实现增益与外部控制电压的 dB 线性,需要将控制信号  $V_c$  设计成与外部控制信号成指数关系。考虑图 3 中有效的  $V_c$  受到差分最大输入电压  $\frac{\sqrt{2} I_{SS}}{N K_{7,8}}$  的限制,同时为实现宽范围增益调节,最小增益处  $V_c$  应趋于 0。为实现这一功能,本文采用了一种基于差分对传输特性及 MOS 管亚阈值工作特性实现的线性外部控制电压到指数电压的转换电路<sup>[7]</sup>。

工作在亚阈值区下的 MOS 管电流可以表示为<sup>[8]</sup>

$$I_d = \frac{W}{L} I_{d0} \exp\left(\frac{V_{gs} - V_{th}}{n V_T}\right) \left[1 - \exp\left(-\frac{V_{ds}}{V_T}\right)\right] \quad (7)$$

式中  $I_{d0}$  是与工艺参数有关的常数;  $V_T$  为热电压  $kT/q$ ,常温下约 26mV。当  $V_{ds} \gg 3V_T$ ,漏电流与栅源电压  $V_{gs}$  成指数关系。

基于亚阈值工作的指数电压转换电路基本结构如图 5 所示。图中电阻  $R_1$  上的输出电压  $V_o$  与流过晶体管 M2 的电流具有相同的特性。根据差分对的输入输出转移特性,一定范围内 M2 工作在亚阈值区,即输出电压  $V_o$  具有指数特性。晶体管 M3 用以提供合适的固定直流电平。

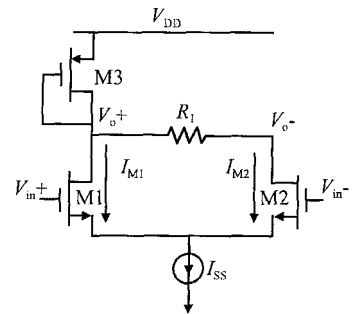


图 5 基于差分转移特性的指数电压转换电路  
Fig. 5 Exponential voltage converter based on transfer characteristic of differential pair

考虑图 5 中的差分对,当输入信号  $V_{in}$  较小时,输出与输入成线性转换关系,从而脱离了指数工作区。为增大指数电压的范围,可以增大电阻  $R_1$ ,但增益斜率会因此受到很大的影响。为不影响增益斜率,图 6(a) 中虚线框内电路用以补偿指数函数压缩区。其中 M3, M3 及 M4 组成三管差分对, M3 与 M3 尺寸相同且为 M4 的一半,因此流过晶体管 M3 及 M3 的电流相等,但方向相反。通过 M5, M6 电流镜的作用,使得电阻  $R_1$  的电压值为:

$$V_{R1} = (I_{M2} + I_{M3}) R_1 \quad (8)$$

其中  $I_{M2}$  为 VC1 通过第一个差分对控制的用以产生指数电压的主电流； $I_{M3}$  为 VC2 通过三管差分对

控制的指数电压压缩区补偿电流。图 6(b) 给出了补偿前后的仿真结果，从半对数坐标中可以看出，补偿后指数电压线性范围拓宽约 20dB。

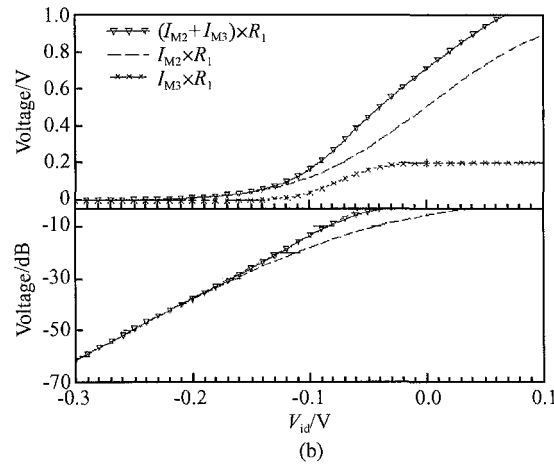
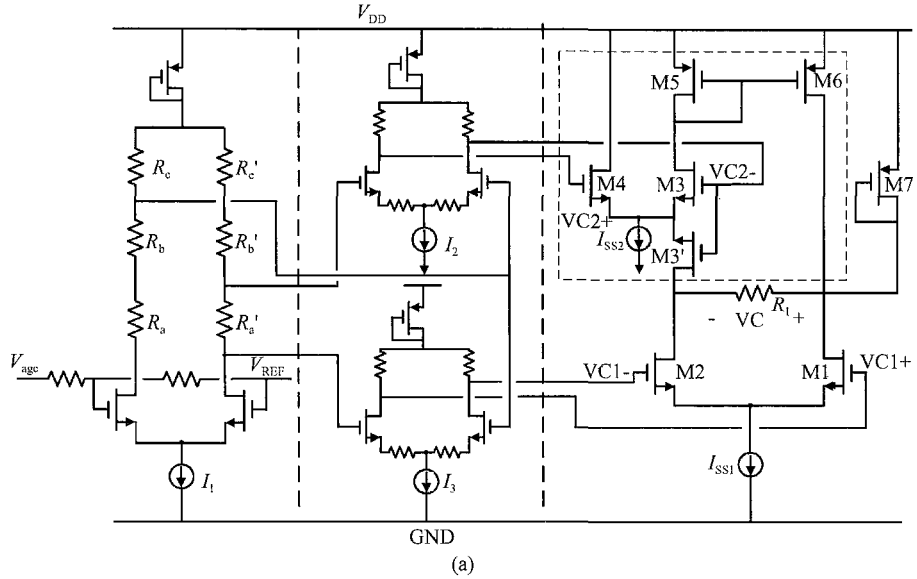


图 6 (a)增加函数压缩区补偿电路的指数电压转换电路；(b)补偿前后仿真结果比较

Fig. 6 (a) CMOS exponential voltage converter with compression region compensation ;(b) Simulated voltage on resistor  $R_1$

图 6(a) 同时给出了由外部控制信号  $V_{agc}$  到 VC1, VC2 的转换电路,图中  $V_{agc}$  为外部增益控制电压,  $V_{REF}$  为固定参考电压,电路包含一个差分失调电压产生电路及两个幅度限制电路. 如果考虑将尾电流  $I_1 \sim I_3$  设计为与温度成正比,则可以实现与温度无关的指数控制电压,从而实现与温度无关的增益控制特性.

#### 4 仿真、测试结果及比较

图 1 中固定增益放大器采用一般放大器结构,

实现大约 30dB 增益,在此不再赘述. 本文设计的 CMOS 中频可变增益放大器采用  $0.25\mu\text{m}$  CMOS 混合射频工艺,且作为数字有线电视接收芯片中的一个模块进行流片验证. 整个芯片包括集成 PLL、三波段下变频器、中频可变增益放大器及串行通用总线模块,芯片照片如图 7 所示,图中标出了可变增益放大器的位置.

下变频器输出经片外声表面通滤波器(SAW)输入到可变增益放大器,芯片中 V GA 模块可以进行单独测试. 考虑到全差分放大器测试,采用 4 端口

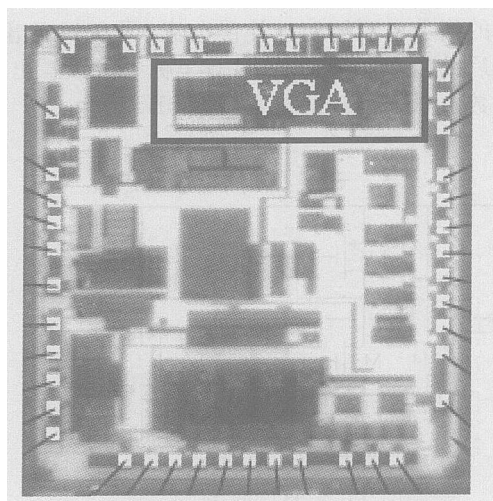


图 7 完整的数字有线电视接收芯片照片

Fig. 7 Die photograph of the DVBC receiver

网络分析仪,根据 4 端口散射参数到混合参数的转换<sup>[9]</sup>从而得到全差分放大器的主要参数,包括差分电压增益,共模电压增益,输入输出阻抗等.转换后的电压增益对控制电压的响应测试与仿真结果在图 8 中给出,可以看出二者能够较好地吻合,增益控制范围达到 40dB. 图 9 给出了 VGA 噪声系数随增益

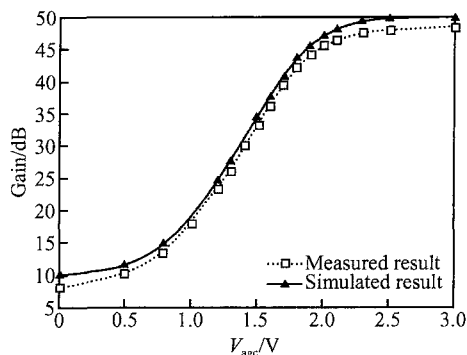


图 8 增益随控制电压的变化曲线

Fig. 8 Voltage gain versus control voltage

变化的曲线,从图中看出噪声系数随增益 dB 值减小而线性增大. 由于低增益工作时 VGA 输入信号功率相对较大,这一特性并不会恶化放大器性能. 中频可变增益放大器的详细测试结果由表 1 给出. 表 2 给出了和其他文献中 VGA 性能比较的结果,这些放大器均是基于单级可变增益单元实现增益控制. 本文 VGA 的线性度性能较好,虽然功耗相对较大,考虑到数字有线应用场合是可以接受的,同时 VGA 核心电路的功耗可以和其他文献相比拟.

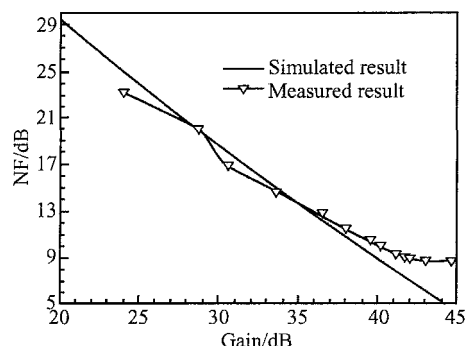


图 9 NF 随增益的变化曲线

Fig. 9 NF versus voltage gain

表 1 中频可变增益放大器测试结果

Table 1 Measured results of the IF VGA

工艺	0.25 $\mu$ m CMOS	
电源电压	3.3V	
功耗	22.6mA (核心电路 < 8mA)	
电压增益动态范围(4.7k 负载)	8 ~ 48.3dB	
- 3dB 带宽	6 ~ 106MHz	
OIP3(50 负载)	14.2dBm	
C/IM3(36MHz 1V <sub>PP</sub> )	Gain = 8dB	61.2dBc
输出(4.7k 负载)	Gain = 48dB	66dBc
单端输出阻抗	100	
差分输入阻抗	5k	
NF(36MHz 最大增益处)	8.7dB	

表 2 可变增益放大器性能比较

Table 2 Performance comparison of VGAs

文献	工艺 CMOS/ $\mu$ m	带宽/ MHz	增益范围/ dB	功耗/ mW	电源电压/ V	固定输出下的三次谐波失真	
						V <sub>out</sub> / mV <sub>PP</sub>	HD3/ dB
[1]	0.8	15(GBW)	- 2 ~ 12	25	5	1000	- 65
[2]	0.18	2000	- 18 ~ 34	40	1.8	~ 200	> - 35
[3]	2	6	- 0.4 ~ 29.6	2.9	3	2000	- 40
本文	0.25	106	8 ~ 48	26.4 + 48.2	3.3	1000	< - 65

## 5 结论

本文采用 0.25 $\mu$ m CMOS 混合射频工艺设计了

一种单级宽范围的中频可变增益放大器,通过线性度优化方法,放大器可以提供低失真的 1V<sub>PP</sub> 输出. 可变增益放大器包括一个单级可变增益单元和实现 dB 线性的指数电压转换器. 测试结果表明,放大器

性能与设计参数吻合较好,可以应用在数字有线电视接收机的中频段以协同完成射频到中频的调谐放大功能。

### 参考文献

- [ 1 ] Rijns J J F. CMOS low-distortion high-frequency variable-gain amplifier. *IEEE J Solid-State Circuits*, 1996, 31 (7): 1029
- [ 2 ] Wu C H, Liu C S, Liu S L. A 2GHz variable-gain amplifier with 50dB linear-in-magnitude controlled gain range for 10GBase-LX4 ethernet. *IEEE ISSCC Dig Tech Papers*, 2004, 1:484
- [ 3 ] Motamed A, Hwang C K, Ismail M. A low-voltage low-power wide-range CMOS variable gain amplifier. *IEEE Trans Circuits Syst*, 1998, 45:800
- [ 4 ] Aggarwal S, Khosrowbeygi A, Daanen A. A single-stage variable-gain amplifier with 70-dB dynamic range for CDMA2000 transmit applications. *IEEE J Solid-State Circuits*, 2003, 38: 911
- [ 5 ] Otaka S, Takemura G, Tanimoto H. A low-voltage low-noise accurate linear-in-dB variable-gain amplifier with 500-MHz bandwidth. *IEEE J Solid-State Circuits*, 2000, 35:1942
- [ 6 ] Pozar D. *Microwave and rf design of wireless systems*. New York: Wiley, 2001
- [ 7 ] Yun T H, Wu J H, Shi L X. A novel CMOS exponential voltage generator based on differential pair's transfer characteristic. *Proc 3rd IEEE Int Conf on Communication, Circuits and Systems*, Hong Kong, China, 2005:1091
- [ 8 ] Gray P, Hurst P, Lewis S, et al. *Analysis and design of analog integrated circuits*. New York: Wiley, 2001
- [ 9 ] Peeters E, Steyaert M, Sansen W. High-frequency measurement procedure for fully differential building blocks. *IEEE Trans Instrum Meas*, 1997, 46:1039

## A Highly Linear CMOS IF Variable Gain Amplifier with Exponential Gain Control

Yun Tinghua<sup>†</sup>, Tang Shoulong, and Shi Longxing

(National Engineering Research Center for Application-Specific Integrated Circuit Systems, Southeast University, Nanjing 210096, China)

**Abstract:** A highly linear intermediate frequency variable gain amplifier (VGA) with exponential gain control is developed using a transconductance linearization scheme. It consists of a variable-gain cell based on a current-steering structure, a novel wide-range exponential voltage generator, and a stage of a fixed-gain amplifier. The VGA is fabricated in 0.25 $\mu$ m CMOS technology. Measurements show that a continuous-gain control range of 8~48dB and a 3rd intermodulation distortion of better than -60dBc at a differential output of 1V peak-to-peak are obtained. The noise figure at maximum gain is 8.7dB, and the OIP3 loaded with 50 is 14.2dBm.

**Key words:** variable gain amplifier; linear-in-dB; exponential voltage converter; current-steering

**EEACC:** 1220

**Article ID:** 0253-4177(2006)09-1666-06

<sup>†</sup>Corresponding author. Email:shortrain@seu.edu.cn