电化学电容-电压法表征等离子体掺杂超浅结

武慧珍1 茹国平1,* 张永刚2 金成国3 水野文二3 蒋玉龙1 屈新萍1 李炳宗1

(1复旦大学微电子学系,上海 200433)

(2 中国科学院上海微系统与信息技术研究所 信息功能材料国家重点实验室,上海 200050) (3 Ultimate Junction Technologies Inc., 3-1-1, Yagumonakamachi, Moriguchi, Osaka, 570-8501, Japan)

摘要:采用电化学电容-电压(ECV)法对等离子体掺杂制备的 Si 超浅 p⁺n 结进行了电学表征.通过对超浅 p⁺n 结 样品 ECV 测试和二次离子质谱(SIMS)测试及比较,发现用 ECV 测试获得的 p⁺ 层杂质浓度分布及结深与 SIMS 测试结果具有良好的一致性,但 ECV 测试下层轻掺杂 n 型衬底杂质浓度受上层高浓度掺杂影响很大.ECV 测试 具有良好的可控性与重复性.对不同退火方法等离子体掺杂形成的超浅结样品的 ECV 系列测试结果表明,ECV 能可靠地表征结深达 10nm,杂质浓度达 10²¹ cm⁻³量级的 Si 超浅结样品,其深度分辨率可达纳米量级,它有望在亚 65nm 节点 CMOS 器件的超浅结表征中获得应用.

文章编号: 0253-4177(2006)11-1966-04

关键词:电化学电容-电压;超浅结;杂质浓度 PACC:7340M;7360J;6170W 中图分类号:TN304.07 文献标识码:A

1 引言

随着微电子器件尺寸的持续缩小,超浅结的制 备与表征对未来集成电路的发展变得越来越重要. 根据 2005 年版的国际半导体技术发展规划(ITRS) 对结技术的要求,65nm节点时金属-氧化物-半导体 (MOS)器件源漏接触区的结深将减小至 27.5nm, 而 45nm 节点时将减小至 19.8nm^[1].对于这种超浅 结的制备,除了低能离子注入以外,一些新的掺杂技 术也在不断研究之中,如等离子体掺杂[2]、气相掺杂 和固相掺杂等,一些新的退火技术如闪光退火[3]和 激光退火[4]等也正在发展之中.对于器件特性来说, 源漏结除了薄层电阻是一个重要物理量外,杂质浓 度分布对器件特性尤其是小尺寸器件特性有重要影 响.如栅边缘漏结的杂质浓度梯度对控制短沟道效 应和热载流子效应非常重要,而且器件特性从本质 上来说依赖于电激活杂质,因此器件中电激活杂质 浓度的深度分布显得尤为重要.

目前,业界已有几种表征杂质浓度分布的方法, 如扩展电阻法、电容-电压法(*C-V*)、二次离子质谱 (SIMS)、微分霍耳法、电化学电容-电压法(ECV) 等^[5~9].这些技术各有其自身的优缺点.传统的*C-V* 法尽管实验方法简单,有较好的分辨率及精确性,但 它受限于反偏下的击穿,不易表征高掺杂样品和具 有一定深度分布的样品以及 pn 结.扩展电阻法可 以测量 pn 结且不受深度的限制,但其要求精细的 样品准备、探针选择以及数据提取与校正,杂质浓度 分布的表征依赖于校正因子和迁移率的选择[10~12], 且由于磨角度数和探针半径的限制,用它表征几十 纳米结深的超浅结非常困难. 微分霍耳法通过反复 测试剥层前后薄层电阻和面霍耳系数的变化可以同 时测量出载流子浓度及迁移率的深度分布,也可以 测量 pn 结,但精确控制超薄层的剥离和精确测量 霍耳效应在技术上是巨大的挑战,尤其对于几十纳 米结深的超浅结.SMIS 法有较好的分辨率及精确 度,也可以表征 pn 结,但它需要复杂昂贵的设备, 同时所测出的杂质浓度是原子浓度而不是电激活杂 质浓度.ECV 方法利用合适的电解液既可作为肖特 基接触的电极测量 C-V 特性,又可进行电化学腐 蚀,因此可以层层剥离测量电激活杂质的浓度分布, 剖面深度不受反向击穿的限制,并可测量 pn 结.目 前它在Ⅲ-Ⅴ族化合物半导体中已有较多的应用^[9], 但 ECV 法对 Si 尤其是几十纳米结深和 10²⁰ cm⁻³以 上掺杂浓度的超浅结的表征研究较少[13~15].

本文用 ECV 法表征 Si 超浅 p⁺ n 结杂质浓度 分布, 对采用等离子体掺杂形成的结深在 10~ 30nm 的超浅 p⁺ n 结进行表征,并与 SIMS 结果进 行了对比.

[†] 通信作者.Email:gpru@fudan.edu.cn. 2006-03-06 收到,2006-07-09 定稿

2 实验

我们的样品是采用等离子体掺杂方法形成的超 浅 p⁺n结,样品采用尖峰退火、闪光退火两种方式. 1 号样品为尖峰退火,2 号和3 号样品为闪光退火. 表1列出了这些超浅结样品的制备工艺条件.

表1 等	F离子体掺杂超浅 p	n结样品的制备工艺条件	
------	------------	-------------	--

Table 1	Process	condition	for	plasma	doping	samples
---------	---------	-----------	-----	--------	--------	---------

样品编号	剂量 ∕cm⁻²	薄层电阻 /(Ω/□)	退火条件 (方法、时间)	退火峰温度 /℃
1号	$2.3\!\times\!10^{14}$	1050	尖峰退火(1s)	1075
2号	9.2×10^{14}	1000	间来泪水(1mg)	1287
3号	2.4×10^{15}	530	闪元运火(Ims)	1295

实验中所用的 ECV 测试仪为英国 Bio-Rad 公司制造的 PN4300,该装置的电解池有四个电极,分别为碳对电极、铂电极、甘汞饱和参比电极及半导体工作电极.通过向铂电极与半导体工作电极间施加电压可测量电解液/半导体肖特基结的 C-V 特性;在向碳电极与半导体工作电极间施加电压可电化学腐蚀半导体,所有的电压都是相对与甘汞饱和参比电极测得.该电解池同时还有一可透光的小窗,对 n型半导体进行电化学腐蚀时需要光照以提供空穴电流,p型半导体进行电化学腐蚀时无需光照.C-V 测量和半导体电化学腐蚀过程都是通过计算机系统控制实现的,实验装置的详细信息可参考文献[9].本实验采用 NaF/H₂SO₄ 电解液^[16].

3 结果与讨论

图 1 为用 ECV 和 SIMS 测量等离子体掺杂超 浅 p⁺n 结1 号样品尖峰退火后获得的杂质浓度深 度分布.图中示出了用同一样品三个不同位置直径 为1mm的圆孔获得的数据.从图中可以看到,该超 浅 p⁺ n 结样品在 0~25nm 深度范围内为 p 型掺 杂,表面杂质浓度在10²⁰ cm⁻³量级,p型杂质浓度随 深度逐渐下降,在35nm以上的范围杂质类型显示 为n型且基本平稳;而在25~35nm深度范围杂质 类型和浓度显示为未定.这些结果说明该 pn 结样 品为 p^+ n结,且结深在 25~35nm 之间,在结区附 近由于受 pn 结耗尽层影响杂质浓度无法测量.从 三个不同位置获得数据还可看到,在 0~10nm 深度 范围内三个不同位置的数据一致性非常好,10~ 25nm 范围内虽然三个不同位置的数据较分散,但 仍落在同一条线上,这表明该超浅结样品具有较佳 的均匀性且我们的 ECV 测试具有良好的可靠性. 图中还示出了该样品用 SIMS 法测试的结果.从图

中可以看到,在 2~10nm 深度范围,SIMS 测试结果 与 ECV 具有很好的一致性(在距表面 2nm 范围内 SIMS 的数据并不可靠);在 10~25nm 范围内, ECV 测试获得的杂质浓度低于 SIMS 测试获得的 杂质浓度,这与 ECV 测试时在结深附近受 pn 结耗 尽层影响有关.按照 SIMS 结深的定义(杂质浓度为 10^{18} cm⁻³时的深度),该等离子体掺杂 p⁺ n 超浅结 的结深大约为 29nm,这也与 ECV 测试结果一致.



图 1 等离子体掺杂超浅 p⁺n结1号样品(尖峰退火)三个不同位置的 ECV 测试结果 图中还展示了 SIMS 剖面测试结果 作对比.

Fig. 1 ECV profiling at three positions of a $p^+ n$ junction sample # 1 (spike-RTA) formed by plasma doping SIMS profiling result is shown for comparison.

这里需要指出,用 ECV 直接从 $p^+ n$ 结测量出的衬底杂质浓度在 10^{18} cm⁻³,且三个位置的数据偏差也 较大,而单纯 n 型衬底 ECV 测试的杂质浓度为 3× 10^{15} cm⁻³,即从 $p^+ n$ 结上测量获得的衬底浓度比实 际浓度高 2~3 个数量级.这一现象与实际测试时肖 特基接触面积和腐蚀面积不严格相同有关.

图 2 为 ECV 测试时电解液与半导体实际接触 的示意图.在图中展示了腐蚀面积与接触面积不同 的情形,一般来说接触面积可能比腐蚀面积稍大些, 这意味着深层杂质浓度的测试可能会受到上层掺杂 的影响,尤其是上层为高浓度掺杂时.未腐蚀掉的上 层半导体(p⁺)与电解液形成肖特基接触时会形成 非常薄的耗尽层(由于是高浓度掺杂),从而形成非 常大的零偏电容,虽然其面积很小.而这个未腐蚀上 层半导体(p⁺)电容与大面积深层半导体(n⁺)电容是 并联的,因此 ECV 测试 p⁺n 结腐蚀至 n 型衬底时其 电容比单纯 n 型衬底的电容要大,从而使得衬底浓度 偏高,而且由于接触面积与腐蚀面积偏差的不确定 性,其偏高程度也不一致.所以顶层如果是高浓度掺 杂,则它对深处的杂质浓度测试有很大的影响,会抬 高深处杂质浓度,有时甚至会测出相反的杂质类型.

对等离子体掺杂并用闪光退火形成的超浅 $p^+ n$ 结 2 号、3 号样品进行了 ECV 和 SIMS 测试.图 3



图 2 ECV 测试时电解液与半导体实际接触的示意图 图中 展示了腐蚀面积与接触面积的偏差.

Fig. 2 Diagram of electrolyte/semiconductor contact in ECV measurement Discrepancy of etched and contact areas is shown.

(a),(b)为用 ECV 及 SIMS 测得的等离子体掺杂样 品杂质浓度深度分布.从图中可看出,ECV 测得的 杂质浓度分布曲线较为平滑,说明了电化学腐蚀和 C-V 测试过程都比较可靠,从杂质浓度分布形状看 也较符合等离子体掺杂形成的杂质分布,因此结果 较为可信.在表面附近较高浓度区域,测试深度步长 基本可控制在 1nm,杂质类型出现反型的区域 (ECV 结深)基本在 10~20nm 范围,表明 ECV 能 表征结深达10 nm的Si超浅结,其深度分辨率可



图 3 闪光退火的等离子体掺杂超浅 p⁺n 结样品的 ECV 杂 质浓度深度分布 (a) 2 号样品;(b) 3 号样品

Fig. 3 Dopant concentration profiles measured by ECV for ultra-shallow $p^+ n$ junctions formed by plasma doping followed by spike-RTA, flash annealing and laser annealing (a) Sample 2; (b) Sample 3

达 1nm.通过比较可以看出,ECV 测试浓度略微高 于 SIMS 测得的浓度,这一误差可能与腐蚀面积/接 触面积差异、测试频率以及串并联模型的选择等有 关^[17].从图中还可以看出,这些等离子体掺杂样品 的 p⁺层杂质浓度大部分都在 10²⁰~10²¹ cm⁻³ 数量 级,但个别峰值浓度超过 10²² cm⁻³,这与上面提到 的 ECV 测试浓度会偏高有关.值得一提的是,如此 高浓度掺杂半导体可与电解液形成肖特基结,且该 肖特基结漏电流仍能满足 C-V 测试要求,这主要是 由于 ECV 测试中 C-V 测试始终在近零偏条件下进 行,半导体深层浓度信息不是依靠施加反偏电压获 得的,而是通过电化学腐蚀来获得的,因此即便是如 此高的浓度,还可以使漏电流控制得很低.

由于 ECV 测得的是电激活杂质浓度,它获得的数据与器件特性有更直接的关系.另外,结合 SIMS 测试,还可深入研究杂质激活率及其随工艺的依赖关系等.表2列出了三个超浅结样品的 SIMS/ECV 结深的对比.该表显示了通过 ECV 测得的结深与 SIMS 测得的结深具有较好的一致性.

表 2 等离子体掺杂超浅 p^+n 结样品的 SIMS/ECV 结深 Table 2 SIMS/ECV depth for plasma doping samples

样品编号	SIMS 结深/nm	ECV 结深/nm
1号	28.8	29
2号	11.0	8
3号	15.2	17

4 结论

研究了用 ECV 表征等离子体掺杂制备的 Si 超 浅结. 与 SIMS 测试结果对比表明, ECV 能表征结 深达 10nm 的 Si 超浅 p⁺n 样品,结深与 SIMS 测试 具有良好的一致性,尤其对上层半导体材料具有良 好的杂质浓度剖面能力.其杂质浓度测试范围可高 达 10²¹ cm⁻³量级,深度分辨率可达 1nm,有望在亚 65nm 节点 CMOS 器件的超浅结表征中获得重要应 用.

参考文献

- [1] http://www.itrs.net/Common/2005ITRS/Home2005.htm
- [2] Chu P K, Felch S B, Kellerman P, et al. Plasma doping: progress and potential. Solid State Technol, 1999, 42(9):55
- [3] Skorupa W, Gebel T, Yankov R A, et al. Advanced thermal processing of ultrashallow implanted junctions using flash lamp annealing. J Electrochem Soc, 2005, 152: G436
- [4] Baek S, Heo S, Choi H, et al. Characteristics of heavily doped p⁺/n ultrashallow junction prepared by plasma doping and laser annealing. J Vac Sci Technol B,2005,23:257
- [5] Schroder D K. Semiconductor material and device characterization. New York: John Wiley & Sons Inc, 1990:23,41,55, 85,203

- [6] Alzanki T, Gwilliam R, Emerson N, et al. Concentration profiles of antimony-doped shallow layers in silicon. Semicond Sci Technol, 2004, 19:728
- [7] Alzanki T, Gwilliam R, Emerson N, et al. Differential Hall effect profiling of ultrashallow junctions in Sb implanted silicon. Appl Phys Lett, 2004, 85, 1979
- [8] Yamaki Y, Ozaki D, Inada T. Electrical profiles of ultrashallow p⁺ layers formed in Si by low-energy BF₂⁺ ion implantation. J Appl Phys, 2005, 97, 083708
- [9] Blood P. Capacitance-voltage profiling and the characterisation of III-V semiconductors using electrolyte barriers. Semicond Sci Technol, 1986, 1:7
- [10] Casel A, Jorke H. Comparison of carrier profiles from spreading resistance analysis and from model calculations for abrupt doping structures. Appl Phys Lett, 1987, 50:989
- [11] Mathur R. A new spreading resistance correction scheme combining variable radius and barrier resistance with epilayer matching.J Vac Sci Technol B,1992,10:421

- [12] Clarysse T, Vandervorst W. Dopant profile extraction from spreading resistance measurements. J Vac Sci Technol B, 1992,10:432
- [13] Basaran E, Parry C P, Kubiak R A, et al. Eelctrochemical capacitance-voltage depth profiling of heavily boron-doped silicon. J Cryst Growth, 1995, 157:109
- [14] Peiner E, Schlachetzki A, Kruger D. Doping profile analysis in Si by electrochemical capacitance-voltage measurements. J Electrochem Soc, 1995, 142, 576
- [15] Mogul H C, Steckl A J. Electrochemical capacitance-voltage depth profiling of nanometer-scale layers fabricated by Ga⁺ focused ion beam implantation into silicon. Appl Phys Lett, 1992,61:554
- [16] Basaran E. Choice of electrolyte for doping profiling in Si by electrochemical *C-V* technique. Appl Surf Sci.2001.172:345
- [17] Emi Ishida. Study of electrical measurement techniques for ultra-shallow dopant profiling. J Vac Sci Technol B,1996,14 (1):397

Electrochemical Capacitance-Voltage Characterization of Plasma-Doped Ultra-Shallow Junctions

Wu Huizhen¹, Ru Guoping^{1,†}, Zhang Yonggang², Jin C G³, Mizuno B³, Jiang Yulong¹, Qu Xinping¹, and Li Bingzong¹

 (1 Department of Microelectronics, Fudan University, Shanghai 200433, China)
(2 State Key Laboratory of Functional Materials for Informatics, Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China)
(3 Ultimate Junction Technologies Inc., 3-1-1, Yagumonakamachi, Moriguchi, Osaka 570-8501, Japan)

Abstract: Ultra-shallow Si p^+ n junctions formed by plasma doping are characterized by electrochemical capacitance-voltage (ECV). By comparing ECV results with secondary ion mass spectroscopy(SIMS) results, it is found that the dopant concentration profiles in the heavily-doped p^+ layer as well as junction depths measured by ECV are in good agreement with those measured by SIMS. But the ECV measurement of the dopant concentration in the lightly doped n-type substrate underneath is significantly influenced by the upper heavily-doped layer. The ECV technique is also easy to control and reproduce. The ECV results of ultra-shallow junctions (USJ) formed by plasma doping followed by different annealing processes show that ECV is capable of reliably characterizing a Si USJ with a junction depth as low as 10 nm, and dopant concentration up to 10^{21} cm^{-3} . Its depth resolution can reach as low as 1 nm. Therefore it shows great potential in applications for characterizing USJ in sub-65nm technology node CMOS devices.

Key words: electrochemical capacitance-voltage; ultra-shallow junction; dopant concentration PACC: 7340M; 7360J; 6170 Article ID: 0253-4177(2006)11-1966-04

[†] Corresponding author. Email:gpru@fudan.edu.cn Received 6 March 2006, revised manuscript received 9 July 2006