

10Gb/s, 0.2 μ m GaAs PHEMT 跨阻放大器 分析与设计*

蔡水成 王志功[†] 高建军 朱 恩

(东南大学射频与光电集成电路研究所, 南京 210096)

摘要: 对基于 0.2 μ m GaAs PHEMT 工艺设计的 10Gb/s 低噪声前置放大器进行了理论分析与仿真, 并且进行了流片测量验证. 电路采用共源结构, 噪声小, 灵敏度高. 测量结果表明该前置放大器在 3.3V 单电源、50 Ω 输出负载的条件下, 跨阻为 57.8dB $\cdot\Omega$, 带宽可达到 11GHz, 芯片面积为 0.5mm \times 0.4mm. 测试结果与理论分析和仿真结果比较符合, 此前置放大器可以工作在 10Gb/s 速率.

关键词: PHEMT; 跨阻; 噪声
EEACC: 1220

中图分类号: TN929.11 文献标识码: A 文章编号: 0253-4177(2006)10-1808-06

1 引言

光接收机前置放大器有 3 个主要参数, 即带宽、噪声和增益. 对于 10Gb/s 的光接收机, 前置放大器的设计应在满足带宽的条件下, 使电路的噪声尽量低. 采用跨阻形式是带宽、噪声和增益的折中结果. 我们采用法国 OMMIC 公司提供的 0.2 μ m GaAs PHEMT 设计了一个 10Gb/s 跨阻前置放大器, 对其幅频特性和噪声特性进行了理论分析和仿真, 并在流片后进行了测量验证.

本文还介绍了 PHEMT 跨阻前置放大器的理论分析与设计, 以及基于理论分析进行的版图设计, 并给出了测量结果.

2 跨阻放大器理论分析与设计

PHEMT 跨阻放大器的核心电路如图 1(a) 所示. 图中采用 OMMIC 公司提供的 0.2 μ m 工艺的两类 PHEMT, 一类是增强型 PHEMT, 一类是耗尽型 PHEMT. PHEMT 简化模型如图 1(b) 所示. 同时使用这两类晶体管增加电路设计的灵活性, 减少芯片面积和版图设计的难度, 光电二极管用电流源和结电容 C_{PD} 代替. 目前商用 10Gb/s PIN 器件的结电容在 0.15~0.25pF 之间, 因此对电路进行仿真时采用 0.25pF 电容模拟 PIN 器件结电容. 电路分成 3 部分: (1) 增强型 PHEMT M1 和耗尽型 PHEMT M2 组成共源放大器做电压增益级, 其中 M2 作为

M1 共源放大器的有源负载. 这一级的功能主要是把小电流信号放大到一定幅度的电压信号; (2) 增强型 PHEMT M3 和耗尽型 PHEMT M4 组成源极跟随器, R_F 是反馈电阻; (3) 增强型 PHEMT M5 和 R_1 组成的输出驱动级, 它主要是实现输出匹配.

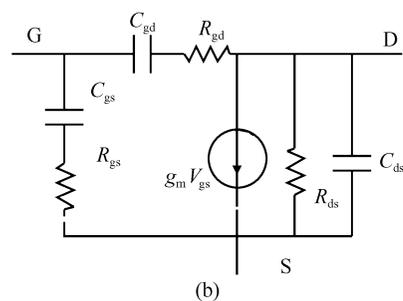
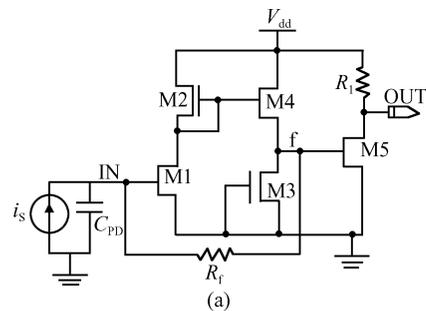


图 1 PHEMT 跨阻放大器和 PHEMT 简化模型 (a) PHEMT 跨阻放大器; (b) PHEMT 简化模型
Fig.1 PHEMT TIA and PHEMT simplified model (a) PHEMT TIA; (b) PHEMT simplified model

* 国家高技术研究发展计划(批准号:2001AA312060)和江苏省高校省级重点实验室开放基金(批准号:JSICK0403)资助项目

[†] 通信作者. Email: zgwang@seu.edu.cn

2006-04-17 收到, 2006-06-12 定稿

2.1 跨阻幅-频特性

由于前置放大器需要在带宽、噪声和增益之间进行折中选择, 因此对晶体管 M1 要求噪声低, 同时要有足够的增益以抑止其他晶体管的噪声. 这就要求晶体管偏置点的选择是在晶体管的 $I-V$ 特性曲线的低噪声区和高增益区之间.

图 1(a) 中节点 IN 的信号电流和电压关系为:

$$\frac{V_{in} - V_f}{R_f} + \frac{V_{in}}{Z_{in}} = I_s \quad (1)$$

其中 Z_{in} 是不考虑反馈电阻 R_f 的条件下 IN 节点的阻抗

$$V_f = A_v V_{in} \quad (2)$$

由于是反相放大, 所以这里电路开环电压增益 $A_v < 0$, 将(2)式代入(1)式得出跨阻:

$$Z_T = \frac{V_f}{I_s} = \frac{1}{\frac{1}{A_v R_f} - \frac{1}{R_f} + \frac{1}{A_v Z_{in}}} \quad (3)$$

对于如图 1(b) 所示的 PHEMT 简化模型, 由于 R_{gs} 和 R_{gd} 的电阻值在几个 GHz 的频率范围内比 C_{gs} 和 C_{gd} 的容抗小很多, 因此假设输入阻抗 Z_{in} 为输入电容 C_{in} 的容抗, 即:

$$Z_{in} \approx \frac{1}{sC_{PD}} \parallel \frac{1}{sC_M} \parallel \frac{1}{sC_{gs1}} = \frac{1}{s(C_{PD} + C_M + C_{gs1})} = \frac{1}{sC_{in}} \quad (4)$$

其中 C_M 是 Miller 电容:

$$C_M \approx g_{m1} \times \frac{Z_{ds1} Z_{ds2}}{Z_{ds1} + Z_{ds2}} \times C_{gd1} \quad (5)$$

将(4)式代入(3)式得:

$$Z_T = \frac{A_v R_f}{1 - A_v + sC_{in} R_f} \quad (6)$$

影响放大器电压幅-频特性的是电路的主极点, 在只考虑电压增益幅-频特性主极点的情况下, 并且这个极点 $\omega_p > 1.5 A_0 / C_{in} R_f$ 时, 对(6)式进行分析, 推导出跨阻的 3dB 带宽:

$$f_{-3dB} \approx \frac{\sqrt{2} A_0}{2\pi C_{in} R_f} \quad (7)$$

其中 $A_0 = g_{m1} \frac{R_{ds1} R_{ds2}}{R_{ds1} + R_{ds2}}$; $C_{in} \approx C_{PD} + C_{gs1} + g_{m1} \frac{Z_{ds1} Z_{ds2}}{Z_{ds1} + Z_{ds2}} C_{gd1}$

2.2 电路噪声分析

对于 PHEMT, OMMIC 公司根据测量提供了噪声模型^[1], 如图 2 所示.

图中 $\langle i_g^2 \rangle$ 和 $\langle i_d^2 \rangle$ 满足^[1]:

$$\langle i_g^2 \rangle = 4kT\Delta f W f^2 X_{ig} \quad (8)$$

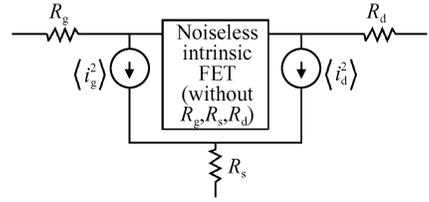


图 2 OMMIC 公司提供的 PHEMT 晶体管噪声模型
Fig.2 PHEMT noise model from OMMIC

$$\langle i_d^2 \rangle = 4kT\Delta f W X_{id} + \frac{K_f I_{ds}}{f} \quad (9)$$

相关系数为

$$C = \frac{\overline{i_g i_d^*}}{\sqrt{\langle i_g^2 \rangle \langle i_d^2 \rangle}} = \frac{j4kT\Delta f X_{corr} W f}{\sqrt{\langle i_g^2 \rangle \langle i_d^2 \rangle}} \quad (10)$$

其中 X_{ig} , X_{id} , K_f 和 X_{corr} 通过测量得到.

为简化分析, 不考虑输出匹配部分的噪声, 图 1(a) 的电路图中各晶体管加入噪声源如图 3(a) 所示. 由于栅源短路, 噪声电流源 I_{ngs2} , I_{ngs3} 可以忽略, 如图 3(b) 所示.

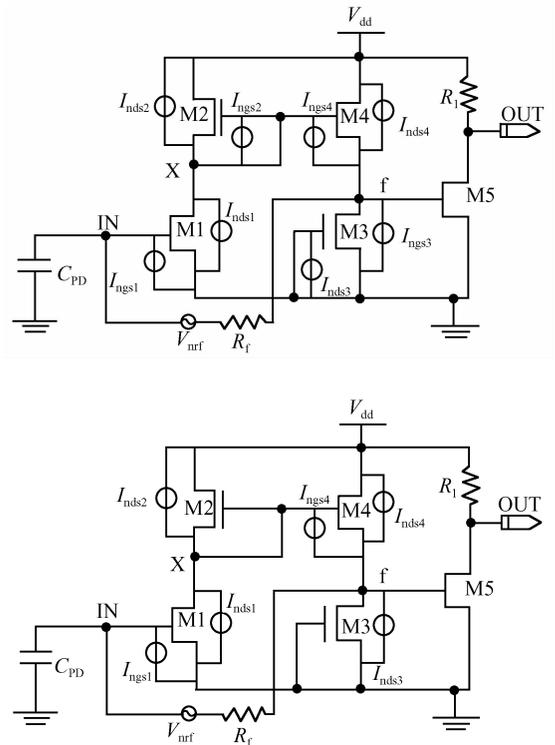


图 3 带晶体管噪声源的电路图 (a)带噪声源的电路图;(b)忽略噪声源 I_{ngs2} 和 I_{ngs3} 的电路图

Fig.3 Schematic with PHEMT noise source (a) Schematic with PHEMT noise source; (b) I_{ngs2} and I_{ngs3} ignored in schematic

把 M4 晶体管的两个噪声电流源进行转换, 如图 4(a) 所示. 由于源极跟随器输入阻抗高, 输出阻抗低, 因此忽略两个噪声电流源 I_{nd4} 和 I_{nds3} , 如图 4

(b)所示.

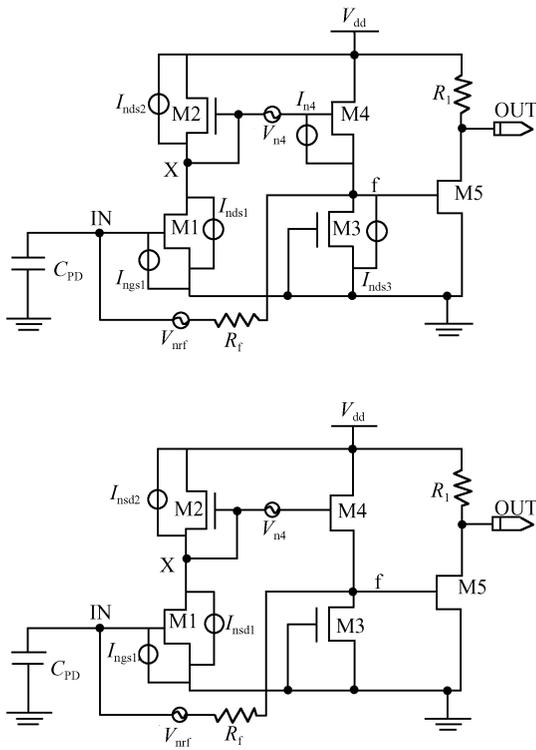


图 4 电路中噪声源简化 (a)M4 噪声源转换;(b)忽略噪声源 I_{n4} 的电路图

Fig. 4 PHEMT noise source simplified in schematic (a) M4 noise model transformation; (b) I_{n4} ignored in schematic

首先计算节点 X 的噪声电压, X 的噪声电压由两部分组成 $V_{nx} = V_{nx2} + V_{nx3}$, V_{nx3} 是输入端噪声电流 I_{ngs1} 在节点 X 产生的噪声电压, V_{nx2} 是电路其他噪声源在节点 X 产生的噪声电压. 分析节点 X 电压和电流的关系, 可以推导出:

$$V_{nx2} = \frac{1}{g_{m1}} (I_{nds2} - I_{nds1})(1 + sC_{in}r_f) + V_{nr_f} + V_{n4} \quad (11)$$

$$1 + \frac{1}{Z_X} \times \frac{1}{g_{m1}}(1 + sC_{in}R_f)$$

这里 $Z_X \approx \frac{1}{s(C_{ds1} + C_{ds2})} // R_{ds1} // R_{ds2}$.

输入端噪声电流 I_{ngs1} 产生的噪声电压 V_{nx3} :

$$V_{nx3} = g_{m1} I_{ngs1} \left(R_{gs1} + \frac{1}{sC_{gs1}} \right) (Z_{ds1} // Z_{ds2}) \quad (12)$$

(11)式中, V_{n4} 是晶体管 M4 输入噪声电压, 由于图 2 的晶体管噪声模型是输入端和输出端的噪声电流模型, 因此需要进行变换.

晶体管 $[Y]_{intrinsic} = \begin{bmatrix} y_{11} & y_{12} \\ y_{21} & y_{22} \end{bmatrix}$, 在 Y 矩阵下的

$$\text{噪声矩阵 } [C_Y] = [N]_{noise} = \begin{bmatrix} \overline{i_g i_g^*} & \overline{i_g i_d^*} \\ \overline{i_d i_g^*} & \overline{i_d i_d^*} \end{bmatrix}$$

$$[C_Y] = [N]_{noise} = \begin{bmatrix} 4kTWf^2 X_{ig} & j4kTWX_{corr}f \\ -j4kTWX_{corr}f & 4kTWX_{id} + \frac{K_f I_{ds}}{f} \end{bmatrix} \quad (13)$$

采用图 1(b) 晶体管的 $[ABCD]$ 矩阵可以推导出:

$$V_{n4} = \left| \frac{1}{Y_{gd4} - g_{m4}} \right| \sqrt{4kTW_4 X_{id} + \frac{K_f I_{ds4}}{f}} \quad (14)$$

因此等效输入噪声电路密度为:

$$I_{n_{in}} = \frac{V_{nx}}{Z_T} = \frac{V_{nx2} + V_{nx3}}{Z_T} \quad (15)$$

由(15)式可以计算电路的输入噪声电流, 电路的噪声带宽是 3dB 带宽的 1.11 倍, 由于电路工作速度是 10Gb/s, 其要求的带宽是工作速度的 0.7~0.8 倍^[2], 即要求带宽大于 8GHz, 噪声带宽 $BW_{noise} = 8 \times 1.11 = 8.88\text{GHz}$. 我们以噪声带宽对输入噪声电流密度进行积分, 得到输入噪声电流. 结合(7)式对 3dB 带宽的计算, 可以得出 3dB 带宽和噪声电流与晶体管 M1 尺寸的关系, 如图 5(a) 所示.

综合考虑噪声和带宽的影响, 晶体管 M1 的尺寸选择在 70~120 μm 之间时输入噪声电流最小, R_f 选择在 700~900 Ω 之间, 通过仿真工具优化后的结果是 M1 的尺寸为 80 μm , $R_f = 800\Omega$. 跨阻的幅-频特性仿真结果如图 5(b) 所示, 在 $C_{PD} = 0.25\text{pF}$ 的情况下, 电路跨阻的 3dB 带宽达到 8GHz.

图 5(b) 中对 $C_{PD} = 0\text{pF}$ 时的跨阻进行理论分析和仿真, 主要是为了与测量结果进行比较, 因为对芯片进行在片测量时, 没有加入 C_{PD} , 因此测量结果是 $C_{PD} = 0\text{pF}$ 时的情况. 理论预测与仿真的误差主要是由于在理论推导只考虑电路的主极点, 电路的其他极点没有考虑, 同时理论分析采用的晶体管模型是简化的小信号模型.

3 版图设计

本文采用法国 OMMIC 公司提供的 0.2 μm GaAs PHEMT 工艺, 在 Cadence 软件下完成版图设计. 版图设计时, 根据第二节的结论选择晶体管尺寸和反馈电阻 R_f 的值, 晶体管采用对称叉指结构. 由于电路的带宽要达 8GHz, 因此在版图设计时采用射频与微波集成电路版图的设计方法. 首先让电压增益级、源级跟随器和输出匹配的主要晶体管 M1, M4 和 M5 在一条直线上, 这样可以使高速信号线尽量短并且在一条直线上. 同时芯片内的每一条

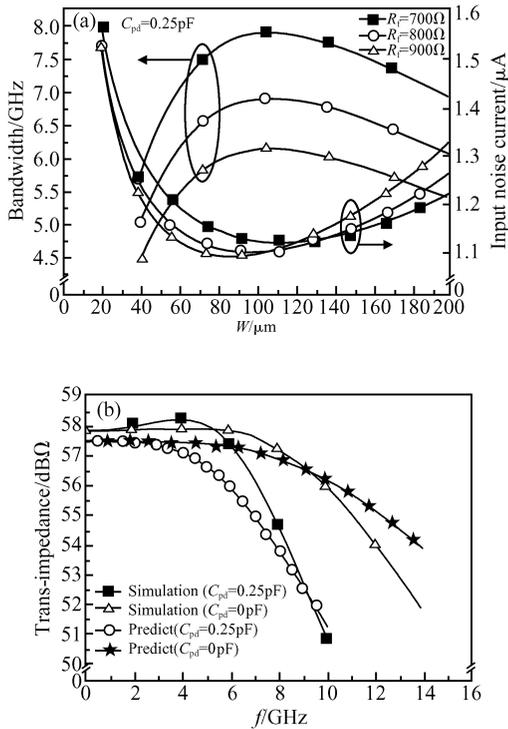


图 5 理论分析与仿真结果 (a) 电路跨阻 3dB 带宽、输入噪声电流和晶体管 M1 尺寸的关系；(b) 跨阻理论分析和仿真的比较

Fig.5 Result of theoretical analysis and simulation (a) Relationship between M1's size and the BW of trans-impedance and input noise current; (b) Trans-impedance theoretical predict and simulation

金属线都采用传输线模型进行详细地设计和仿真，并且带入到原来的电路图中进行仿真，研究对整个电路性能影响，判断设计是否合理。最后为了芯片内的地线和芯片外的地有比较好的连接，在版图上做了 2 个过孔与芯片背面的地连接。为了测量方便，焊盘设计采用了 100μm 间距和 150μm 间距探针都可以使用的焊盘结构。本次芯片通过东南大学射频与光电集成电路研究所的多项目晶圆 (MPW) 计划进行了流片。芯片面积为 0.5mm × 0.4mm，照片如图 6(a) 所示。

4 测试结果

对芯片的直流功耗进行了测试，3.3V 电源电压下，芯片的直流电流是 10mA，因此芯片的直流功耗是 33mW。

由于无法直接测量芯片跨阻的幅-频特性，因此采用测量芯片 S 参数的方法，通过 (16) 式进行计算：

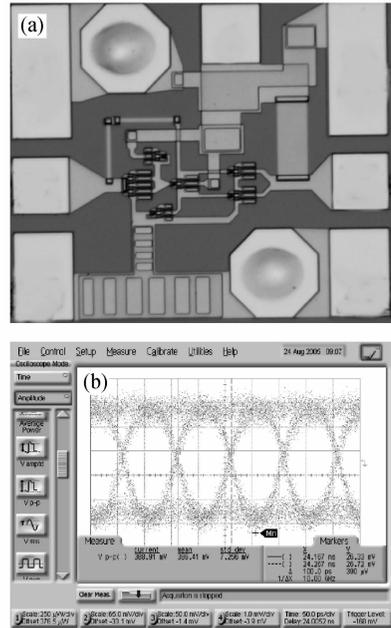


图 6 芯片照片与眼图 (a) 10Gb/s TIA 芯片照片；(b) 直接加入 10Gb/s 电压信号测量到的眼图

Fig.6 TIA chip photograph and eye diagram (a) TIA chip photograph; (b) Eye diagram of 10Gb/s signal

$$Z_T = \left| \frac{S_{21} R_{out}}{1 - S_{11}} \right| \quad (16)$$

采用 Agilent 的网络分析仪 E8363B 对芯片的 S_{11} 和 S_{21} 进行测量，经过计算得到芯片的跨阻如图 7(a) 所示。

跨阻幅-频特性的测量结果表明，跨阻的带宽达到 11GHz，理论预测和仿真的带宽一致，因此电路接光电二极管后，能够满足 10Gb/s 要求的 8GHz 带宽。

噪声指数(noise figure)的测量采用 HP 公司型号为 8970B 的噪声指数测量仪、型号为 8971C 的噪声指数测试仪、型号为 8341B 的综合扫描仪和 Agilent 公司型号为 346C 的噪声源组成的噪声指数测量系统对芯片的噪声指数进行测量，结果如图 7(b) 所示。可以看出，在工作频带内的噪声指数小于 5.5dB。根据噪声指数换算成等效输入噪声电流谱密度的结果如图 7(c) 所示，测量结果略大于仿真结果。

由于 TIA 输入信号是电流信号，目前没有高速数据电流信号源，在 TIA 和 PD 键合前测试采用电压-电流转换电路来模拟光检测器的电流信号的测试方法^[3]。当输入 10Gb/s 数据信号后，得到的眼图如图 6(b) 所示。测量结果表明，最小可分辨输出眼图对应的输入信号 $V_{pp} = 0.5mV$ 。输出眼图电压峰值最大达到 0.38V，说明此次设计的 TIA 具有较好的灵敏度和较大的动态范围。

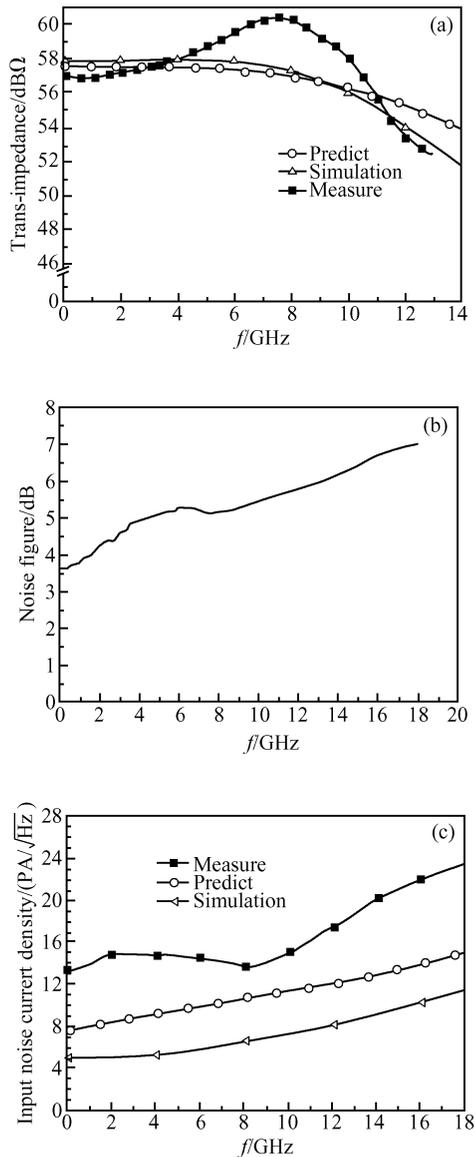


图 7 芯片在片测量结果 (a)跨阻幅-频特性的理论、仿真和测量结果比较;(b)噪声指数测量结果;(c)等效输入噪声电流谱密度的理论预测、仿真结果和测量结果比较

Fig.7 Test results of chip (a) Theoretical predict, simulation and measure results of trans-impedance;(b) Measure results of noise figure;(c) Theoretical predict, simulation and measure results of input noise current density

5 结论

本文对 PHEMT 跨阻放大器的幅-频特性和噪

声特性进行了理论分析和仿真,采用法国 OMMIC 公司的 $0.2\mu\text{m}$ PHEMT 工艺进行了实现.测试表明,理论预测、仿真结果和测试结果相当一致.芯片具有小的噪声指数、大的动态范围和小的直流功耗,达到了设计要求.

参考文献

- [1] OMMIC's GaAs IC Design Manuals ED02AH
- [2] Wang Zhigong. Integrated circuit design for fiber communication. Beijing: High Education Press, 2003: 63 (in Chinese) [王志功. 光纤通信集成电路设计. 北京: 高等教育出版社, 2003: 63]
- [3] Jin Jie, Feng Jun, Wang Zhigong. $0.18\mu\text{m}$ CMOS front-end amplifier for 10Gb/s optical receiver. Optical Communication Technology, 2003, (12): 44 (in Chinese) [金杰, 冯军, 王志功. 10Gb/s $0.18\mu\text{m}$ CMOS 光接收机前端放大电路. 光通信技术, 2003, (12): 44]
- [4] Gao Jianjun, Gao Baoxin, Liang Chunguang. Improved HEMT device noise equivalent circuit model. Journal of Tsinghua University (Science and Technology), 2001, 41(7): 5 (in Chinese) [高建军, 高葆新, 梁春广. 改进的 HEMT 器件噪声等效电路模型. 清华大学学报(自然科学版), 2001, 41(7): 5]
- [5] Zheng Yuan, Chen Tangsheng, Qian Feng. A $0.12\mu\text{m}$ GaAs PHEMT distributed amplifier for 40Gb/s optical receiver. Chinese Journal of Semiconductors, 2005, 26(10): 1989 (in Chinese) [郑远, 陈堂胜, 钱峰. 用于 40Gb/s 光接收机的 $0.12\mu\text{m}$ GaAs PHEMT 分布放大器. 半导体学报, 2005, 26(10): 1989]
- [6] Yuan Zhipeng, Sun Haifeng, Liu Xinyu. 10Gbps transimpedance amplifier for optoelectronic receivers based on InGaP/GaAs HBTs. Chinese Journal of Semiconductors, 2004, 25(12): 1591
- [7] Gao Jianjun, Liang Chunguang. 2.5Gb/s PIN-HEMT optical receiver noise accurate simulation. Acta Electronica Sinica, 1996, 24(11): 115 (in Chinese) [高建军, 梁春广. 2.5Gb/s PIN-HEMT 光接收机噪声精确模拟. 电子学报, 1996, 24(11): 115]
- [8] Wang Rong, Wang Zhigong, Ke Ximing. A low-power consumption GaAs PHEMT transimpedance amplifier. Journal of Optoelectronics • Laser, 2002, 13(1): 9 (in Chinese) [王蓉, 王志功, 柯锡明. 超低功耗 GaAs PHEMT 跨阻前置放大器. 光电子 • 激光, 2002, 13(1): 9]
- [9] Tian Jun, Wang Zhigong, Liang Bangli. A CMOS $114\text{THz}\Omega$ 155Mb/s differential transimpedance preamplifier for optical receiver. Chinese Journal of Semiconductors, 2004, 25(11): 1486 (in Chinese) [田俊, 王志功, 梁帮立. CMOS $114\text{THz}\Omega$ 155Mb/s 光接收机差分跨阻前置放大器. 半导体学报, 2004, 25(11): 1486]

Analysis and Design of 10Gb/s, 0.2 μ m GaAs PHEMT Trans-Impedance Amplifiers*

Cai Shuicheng, Wang Zhigong[†], Gao Jianjun, and Zhu En

(*Institute of RF & OE-ICs, Southeast University, Nanjing 210096, China*)

Abstract: A 10Gb/s low noise preamplifier based on a 0.2 μ m GaAs PHEMT is theoretically analyzed, simulated, and taped out for verification. A common-source topology is adopted to reduce the noise and enhance the sensitivity. The test results show that under a single supply voltage of 3.3V, the preamplifier has a trans-impedance of 57.8dB $\cdot \Omega$ with a bandwidth of over 10GHz. The chip's area is 0.5mm \times 0.4mm. According to the test results the preamplifier can operate well at 10Gb/s.

Key words: PHEMT; trans-impedance; noise

EEACC: 1220

Article ID: 0253-4177(2006)10-1808-06

* Project supported by the National High Technology Research and Development Program of China(No.2001AA312060) and the Open Program of the Provincial Key Laboratory of High Schools of Jiangsu Province(No.JSICK0403)

[†] Corresponding author. Email: zgwang@seu.edu.cn

Received 17 April 2006, revised manuscript received 12 June 2006

©2006 Chinese Institute of Electronics