

# 平面型 RTD 及其 MOBILE 的设计与研制\*

郭维廉<sup>1,2,3</sup> 梁惠来<sup>1</sup> 张世林<sup>1</sup> 胡留长<sup>1</sup> 毛陆虹<sup>1</sup> 宋瑞良<sup>1,†</sup>  
牛萍娟<sup>2</sup> 王 伟<sup>2</sup> 商跃辉<sup>3</sup> 王国全<sup>3</sup> 冯 震<sup>3</sup>

(1 天津大学电子信息工程学院, 天津 300072)

(2 天津工业大学信息与通讯工程学院, 天津 300160)

(3 中国电子科技集团十三所, 石家庄 050051)

**摘要:** 鉴于已报道的平面共振隧穿二极管(PRTD)存在的缺点,文中提出了一种新的平面 RTD 器件结构.以  $n^+$  GaAs 代替半绝缘 GaAs 衬底,利用硼离子注入产生的非晶化作为 RTD 器件的电隔离,成功设计研制平面型 RTD 和由其构成的单-双稳转换逻辑单元,此种结构可适用于以输出端作为公用端的所有电路.

**关键词:** RTD; 平面型 RTD; 离子注入; MOBILE

EEACC: 2560J

中图分类号: TN313.2

文献标识码: A

文章编号: 0253-4177(2006)11-2167-06

## 1 引言

共振隧穿二极管(RTD)是一种具有高频、高速、双稳、自锁等特点的量子器件,可应用于毫米波振荡器和高速数字电路.众所周知,RTD 通常是采用台面型器件结构进行设计和研制的,台面器件结构在保持器件良好的性能方面具有积极的作用.但是,当进行 RTD 大规模集成时,台面结构也暴露出许多缺点,例如在台面结构中,由于存在侧向腐蚀,RTD 顶端电极面积就很难控制.电极面积愈小,误差就愈大,故电极面积难以做小;纵向台面高度的控制也很难,台面高度确定了集电极或控制极(RTT)引出电极的层面位置,故影响器件参数,工艺重复性变差;台面结构存在各层欧姆接触电极的高度差,影响内连线的质量和可靠性;台面结构 RTD 的侧面裸露,虽有钝化层,仍然会影响稳定性和可靠性,同时增加了寄生电容;台面工艺增加了工艺步骤和工艺复杂性,不利于大规模集成.为了克服以上台面结构带来的缺点,Chen 等人<sup>[1]</sup>提出并研制成平面型 RTD(planar RTD).在平面型 RTD(PRTD)中所有电极接触都位于顶层同一表面上,这就需要将 RTD 的底端(一般为集电极)电极通过一个纵向电流通道引到顶层表面上.这个电流通道只能选择截面积较大的 RTD 来承担.实际上,PRTD 由两个平行而截面积不同的 RTD 组成.小面积的为有源 RTD 的主体,大面积的为 RTD 的底端电极电流通

道.故整个器件分成左右两部分,利用浅的硼注入(达到  $n^+$  GaAs 层)隔离将其分开.左边为 RTD 有源区,右边为电流通道.因其截面积大,寄生串联电阻小,做电流通道较合适.整个器件被较深的质子(氢)注入到 SI GaAs,实现器件间的电隔离.硼和氢的离子注入,使 GaAs 材料变为非晶 GaAs,近似为绝缘体.然后沉积 Al 与 TiW 直接接触,在顶层形成压焊点引出电极.由于 RTD MBE 材料重掺杂顶层在注硼过程中不能彻底非晶化,仍具有一定的导电能力,故需要在离子注入前将重掺杂的顶层腐蚀掉才可避免注入后顶层材料侧向导电影响器件性能.据文献[1],所研制的 PRTD 工艺步骤简单,并有一定的 RTD 器件性能,但也发现当以大截面的 RTD 部分用作纵向电流通道时,由于 DBS 和隔离层(spacer)设计为不掺杂的本征层,其串联电阻值  $R_s$  较大,这会导致  $V_p$  变大.结果表明:只有当此接触面积较大时( $W = 5$  或  $6\mu\text{m}$ ), $V_p$  值才下降到一个较低的稳定值.因此 PRTD 虽然工艺步骤有所简化,但以较大的电流通道截面积作为代价,这就是 PRTD 存在的主要问题.为了克服文献[1]在 PRTD 结构上存在的问题,本文作者采用  $n^+$  GaAs 衬底,并以  $n^+$  GaAs 衬底作为 RTD 集电极引出端,舍弃了纵向电流通道.在设计 PRTD 构成单-双稳转换逻辑单元(MOBILE)时,巧妙地以  $n^+$  GaAs 衬底作为 MOBILE 的输出端( $V_{\text{out}}$ ),以两个并行排列的 PRTD 分别作为负载器件和驱动器件,并通过压焊工艺与一 nMOSFET 相结合,构成一个 PRTD/

\* 超高速专用集成电路重点实验室基金资助项目(批准号:51432010204JW1401)

† 通信作者.Email:john\_john8456@yahoo.com.cn

2006-04-19 收到,2006-05-23 定稿

nMOSFET 混合集成式的 MOBILE. 经测量 PRTD 构成的 MOBILE 具有典型 RTD MOBILE 的逻辑功能.

## 2 平面型 RTD 的设计与研制

### 2.1 MBE 材料结构设计

PRTD 的 MBE 材料结构设计如图 1 所示,基本上和台面 RTD 相同,不同处就是采用了  $n^+$  衬底代替原半绝缘(SI)衬底. 主阱中采用子阱结构是为了降低起始电压  $V_T$ . 采用发射极子阱(包括集电极)结构是为了与主阱构成二维/二维共振隧穿,改善负阻  $I-V$  特性,提高电流峰谷比(PVCR).

$n^+$ -GaAs	$3 \times 10^{18} \text{ cm}^{-3}$	500nm	Cap
$n^+$ -GaAs	$1 \times 10^{17} \text{ cm}^{-3}$	10nm	Emitter
i-GaAs		5nm	Spacer
i- $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}$		5nm	Emitter subwell
i-GaAs		0.5nm	Spacer
i-AlAs		1.7nm	Barrier
i-GaAs		0.5nm	Well
i- $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}$		4nm	Sub well
i-GaAs		0.5nm	Well
i-AlAs		1.7nm	Barrier
i-GaAs		0.5nm	Spacer
i- $\text{In}_{0.1}\text{Ga}_{0.9}\text{As}$		5nm	Collector subwell
i-GaAs		5nm	Spacer
$n^+$ -GaAs	$1 \times 10^{17} \text{ cm}^{-3}$	10nm	Collector
$n^+$ -GaAs	$3 \times 10^{18} \text{ cm}^{-3}$	1000nm	Sub-collector
$n^+$ -GaAs substrate			

图 1 PRTD MBE 材料结构设计

Fig.1 Design of MBE material structure for PRTD

### 2.2 PRTD 的器件结构

设计研制的 PRTD 器件结构如图 2 所示. 用来掩蔽硼离子注入的发射极金属采用 AuGeNi, 由于采用  $n^+$  GaAs 做衬底, 将它作为所有 RTD 的共同

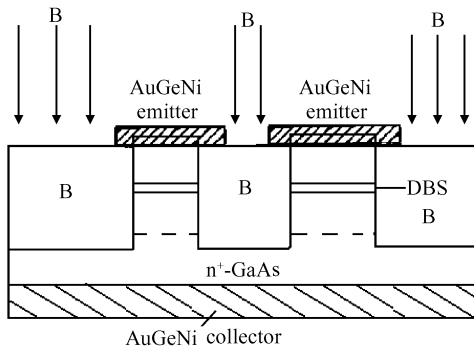


图 2 PRTD 的器件结构

Fig.2 Device structure of PRTD

集电极, 避免了纵向电流通道, 而且注硼终止到  $n^+$  GaAs 衬底即可. 背面减薄后溅射 AuGeNi 作为集电极电极, 在发射极 AuGeNi 上再淀积一层 AuGeNi, 剥离后制成压焊点.

### 2.3 PRTD 器件版图设计

分别设计了发射极面积为  $5\mu\text{m} \times 6\mu\text{m}$ ,  $6\mu\text{m} \times 6\mu\text{m}$  两种光刻版图, 如图 3 所示.

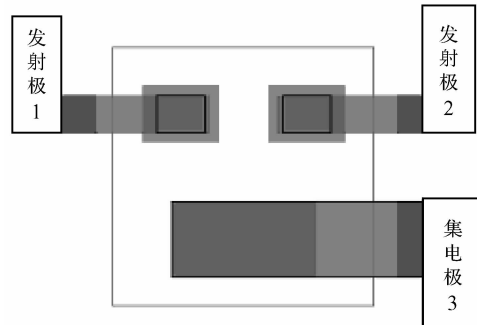


图 3 PRTD 光刻版图

Fig.3 Mask of PRTD

### 2.4 PRTD 制造工艺

PRTD 制造工艺除了台面刻蚀被硼离子注入所代替外, 其他工艺基本上与台面结构 RTD 相同, 具体工艺为: 衬底清洗 → 发射极光刻 → 溅射发射极金属 → 发射极金属剥离 → 硼离子注入 → 内连线压焊点光刻 → 溅射内连线压点 → 内连线金属剥离 → 背面减薄 → 用  $\text{H}_2\text{SO}_4 + \text{H}_2\text{O}_2$  轻漂减薄后的背面 → 除蜡后清洗 → 溅射背电极 → 快速合金 → 压焊和封装. 另外,  $n^+$  GaAs 衬底经过减薄和背面处理后, 溅射 Au-Ge-Ni 作为 PRTD 公用集电极电极. 硼注入的条件: 注入能量为 130keV, 注入剂量为  $4 \times 10^{13} \text{ cm}^{-2}$ , 快速合金条件为  $430^\circ\text{C}$ , 4min, 在  $\text{N}_2$  气氛中进行.

## 3 PRTD 器件特性测量

### 3.1 电绝缘性能测量

为了检测经硼离子注入后 GaAs 非晶化的电隔离绝缘性能, 设计了注入前后的对比测量. 图 4 给出测量结果. 图 4(a) 是注入前将一个探针与发射极的 AuGeNi 电极接触, 另一个探针与待注硼区接触, 在 XJ4810 型特性图示仪显示  $I-V$  特性. 从图可见, 当电压加到 4V 时电流很快上升; 图 4(b) 是注入后将一个探针与发射极电极接触, 另一个探针与注过硼已非晶化 GaAs 区域相接触的  $I-V$  特性. 从图 4 可见, 当电压已加到 20V 时还没发现明显的泄漏电流, 从显示的标度估计电流应小于  $1\mu\text{A}$ . 对 PRTD

一般工作电流小于 5V 的情况,以上电绝缘性能是很充分的.此外,作者在 PRTD 研制过程中并没有进行注入前将重掺杂 cap 层腐蚀掉的工艺,而此电

绝缘性能测量证明:不需要腐蚀掉重掺杂 cap 层,注入后也可获得很好的绝缘性能.

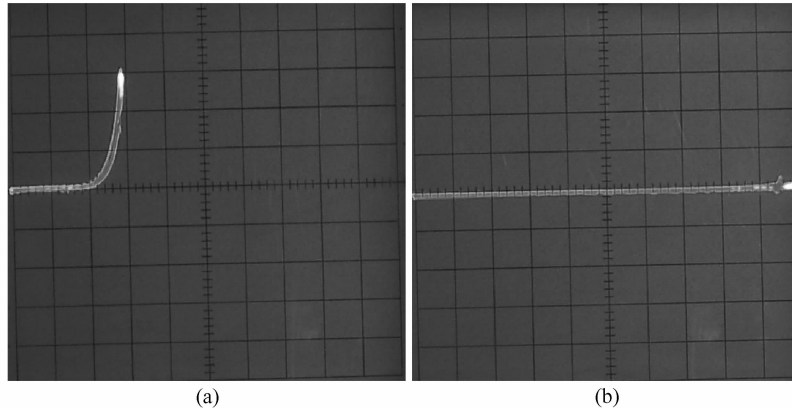


图 4 PRTD 电绝缘性能测量  $x:2\text{V}/\text{div}, y:20\mu\text{A}/\text{div}$

Fig. 4 Measurement of electrical insulation on PRTD  $x:2\text{V}/\text{div}, y:20\mu\text{A}/\text{div}$

### 3.2 PRTD 快速合金前后的 I-V 特性比较

为了检测快速合金工艺对器件参数的影响,分别测试了  $5\mu\text{m} \times 5\mu\text{m}$  PRTD 合金前后的 I-V 特性和相应的参数,如图 5 和表 1 所示.可以明显地看出,合金前由于器件串联电阻  $R_s$  过大,致使起始电

压  $V_T$ 、峰值电压  $V_P$  都很大,并且出现了表观正阻现象,即  $V_V < V_P$ ,故  $\text{PVVR} > 1, R_N > 0$ .经过合金工艺后减小了串联电阻  $R_s$ ,不仅减小了  $V_T$  和  $V_P$ ,而且表观正阻现象也消失,呈现出正常的负阻型 I-V 特性曲线.合金后  $I_P$  和 PVCR 略有降低也属正常.

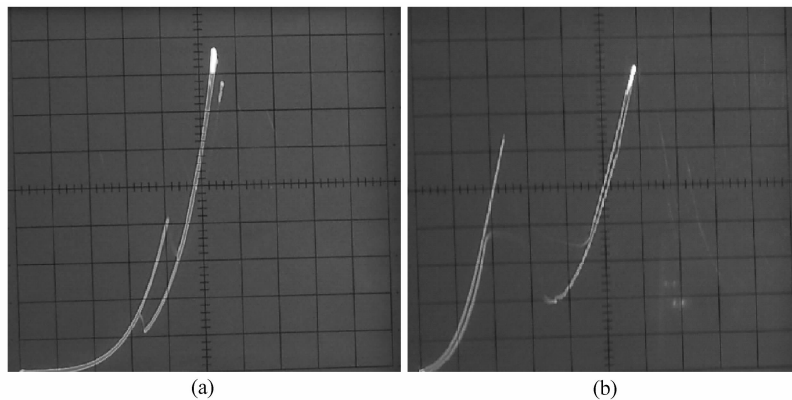


图 5 PRTD 合金前后 I-V 特性 (a)合金前,  $x:1\text{V}/\text{div}, y:0.5\text{mA}/\text{div}$ ; (b)合金后,  $x:0.2\text{V}/\text{div}, y:0.2\text{mA}/\text{div}$

Fig. 5 I-V characteristics of PRTD before and after alloying (a) Before alloying,  $x:1\text{V}/\text{div}, y:0.5\text{mA}/\text{div}$ ; (b) After alloying,  $x:0.2\text{V}/\text{div}, y:0.2\text{mA}/\text{div}$

表 1 PRTD ( $A_E = 5\mu\text{m} \times 5\mu\text{m}$ ) 合金前后参数变化

Table 1 Changes of parameters on PRTD before and after alloying ( $A_E = 5\mu\text{m} \times 5\mu\text{m}$ )

Parameter	$V_P$ /V	$V_V$ /V	$I_P$ /mA	$I_V$ /mA	PVCR	PVVR	$R_N$ / $\Omega$	$J_P$ /( $\text{kA}/\text{cm}^2$ )	$V_T$ /V
Before alloying	4.1	3.4	2.1	0.55	3.82	1.176	387.1	8.4	2.5
After alloying	0.48	0.7	1.26	0.4	3.15	0.686	-255.8	5.04	0.2

### 3.3 PRTD 和 MRTD(台面 RTD)直流参数的比较

为了评价 PRTD 器件的质量和性能,作者利用相同的 MBE 材料结构,通过常规的台面工艺研制出台面型 RTD(MRTD).在表 2 中将两种发射极面积( $4\mu\text{m} \times 4\mu\text{m}$  和  $5\mu\text{m} \times 5\mu\text{m}$ )的 PRTD 和 MRTD 的直流参数进行了比较.从表 2 可见,除了 MRTD 的 PVCR 比 PRTD 大一些以外,其他参数值上的

差异均在正常范围之内. 至于 PRTD 的 PVCR 略小于 MRTD 的原因, 有可能是制作 PRTD 时, 电极金属剥离不够彻底, 由电极间微弱漏电非共振隧穿电流成分引起的. 这不属于结构上的问题, 故可以肯定 PRTD 在器件结构选择上是成功的.

表 2 PRTD 和 MRTD 直流参数的比较

Table 2 Comparison of DC parameters between PRTD and MRTD

Parameter	PRTD	MRTD	PRTD	MRTD
	4 $\mu\text{m} \times 4\mu\text{m}$	4 $\mu\text{m} \times 4\mu\text{m}$	5 $\mu\text{m} \times 5\mu\text{m}$	5 $\mu\text{m} \times 5\mu\text{m}$
$V_T/V$	0.2	0.2	0.2	0.2
$V_P/V$	0.56	0.46	0.48	0.4
$V_V/V$	0.7	0.67	0.7	0.64
$I_P/\text{mA}$	0.86	0.72	1.26	1.5
$I_V/\text{mA}$	0.26	0.17	0.4	0.38
PVCR	3.3	4.24	3.15	3.95
PVVR	0.8	0.69	0.69	0.63
$R_N/\Omega$	-233.3	-382	-255.8	-214
$J_P/(\text{kA}/\text{cm}^2)$	5.38	4.5	5.04	6.0

### 4 由 PRTD 和 MOSFET 构成的混合集成式 MOBILE<sup>[2]</sup>

前面已经提到利用 n<sup>+</sup> GaAs 衬底和两个并列的 PRTD 分别作驱动和负载器件, 以 n<sup>+</sup> GaAs 衬底做输出端可以方便巧妙地构成一个 MOBILE. 关于对其驱动器件的调控可以采用两种方式: (1) 将一 MOSFET 管芯通过压焊与驱动 PRTD 相并联; (2) 将一硅双极管管芯通过压焊与驱动 PRTD 并联. 现在采用 (1) 方式将一 MOSFET 按照图 6 与驱动 PRTD 并联. 负载和驱动 PRTD 利用了相同面积  $A_E = 6\mu\text{m} \times 6\mu\text{m}$  的器件. 由于存在加电压方向不同产生 I-V 特性的不对称特性, 即当负载 PRTD 顶端接正电压  $V_{\text{clk}}$  时, 其  $I_P = 4.5\text{mA}$  (见图 7(a)), 而驱动 PRTD 顶端接地或低电压时,  $I_P = 2.5\text{mA}$  (见图

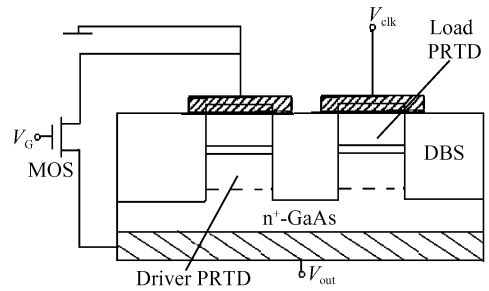


图 6 PRTD/n-MOSFET 混合集成 MOBILE 示意图  
Fig. 6 Schematic figure of MOBILE form

7(b)), 则其输出高低电平转换阈值电流  $I_{\text{th}}$  为  $4.5\text{mA} - 2.5\text{mA} = 2.0\text{mA}$ . 此  $I_{\text{th}}$  可由与驱动 PRTD 并联的 nMOSFET 在  $V_G = 1.5\text{V}$  时所产生的  $I_D = 2.0\text{mA}$  (见图 7(c)) 来提供. 即当 MOS 管的  $V_G < 1.5\text{V}$  时, MOBILE 输出  $V_{\text{out}}$  为高电平, 而  $V_G > 1.5\text{V}$  时  $V_{\text{out}}$  变为低电平. 图 7(d) 是驱动 PRTD 与 nMOS 相并联总电流 ( $I_{\text{RTD}} + I_D$ ) 随电压 ( $V_{\text{DS}}$ ) 变化的特性. 从图 7 可见, 当  $V_G = 1.5\text{V}$  时 (从下数第四条曲线), 峰值总电流恰好大于  $4.5\text{mA}$ . 这说明  $V_G = 1.5\text{V}$  时, 驱动 PRTD 和 MOS 管总合电流刚好大于负载 PRTD 的  $I_P$  ( $4.5\text{mA}$ ), 故发生  $V_{\text{out}}$  高低电平变换. 所发生的跳变过程可通过图 8 显示出来, 纵坐标是  $V_{\text{out}}$ , 横坐标为 MOS 管栅压的可变部分  $\Delta V_G$ . 实际的栅压为  $V_G = V_0 + \Delta V_G$  ( $V_0 = 1.1\text{V}$ ), 故  $\Delta V_G = 0.4\text{V}$  相当于  $V_G = 1.5\text{V}$ . 图中不同的曲线对应不同的正电压  $V_{\text{clk}}$ .  $V_{\text{clk}}$  的选取应依据 PRTD 的  $I_P$  值. 从图 7(a) 和 (b) 可知, 负载 PRTD 和驱动 PRTD 的  $V_P$  分别为  $V_{\text{pl}} = 0.66\text{V}$  和  $V_{\text{pd}} = 0.4\text{V}$ . 按照  $V_{\text{clk}} \geq 2V_P$ , 选取  $V_{\text{clk}}$  从 1.2 到 1.4V. 从图 8 可得对应于不同  $V_{\text{clk}}$  的输出高低电平, 如表 3 所示. 输出高低电平之差达到  $0.5\text{V}$  以上.

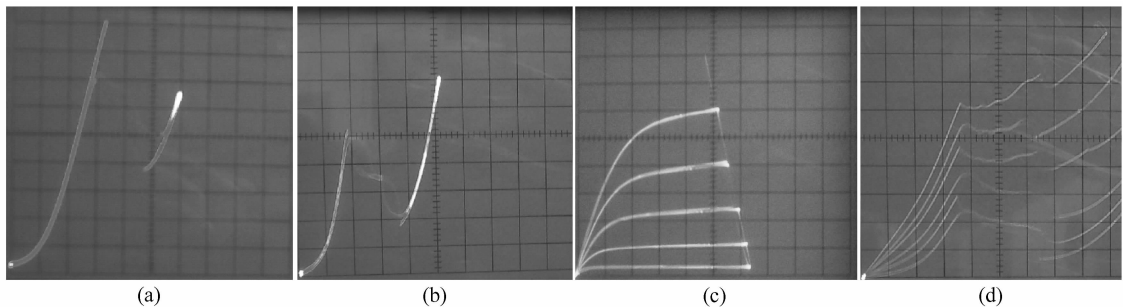


图 7 PRTD MOBILE 的特性曲线 (a) 负载 PRTD 的 I-V 特性 ( $x: 0.2\text{V}/\text{div}, y: 0.5\text{mA}/\text{div}$ ); (b) 驱动 PRTD 的 I-V 特性 (标度同(a)); (c) MOS 管 I-V 特性 ( $x: 0.5\text{V}/\text{div}, y: 0.5\text{mA}/\text{div}, \text{step}: 0.5\text{V}$ ); (d) 驱动 PRTD + MOS 管总 I-V 特性 ( $x: 0.1\text{V}/\text{div}, y: 1\text{mA}/\text{div}, \text{step}: 0.5\text{V}$ )

Fig. 7 Characteristics of PRTD MOBILE (a) I-V curves of load PRTD ( $x: 0.2\text{V}/\text{div}, y: 0.5\text{mA}/\text{div}$ ); (b) I-V curves of driver PRTD (scale same to (a)); (c) I-V curves of MOSFET ( $x: 0.5\text{V}/\text{div}, y: 0.5\text{mA}/\text{div}, \text{step}: 0.5\text{V}$ ); (d) I-V curves of (driver PRTD + MOS) ( $x: 0.1\text{V}/\text{div}, y: 1\text{mA}/\text{div}, \text{step}: 0.5\text{V}$ )

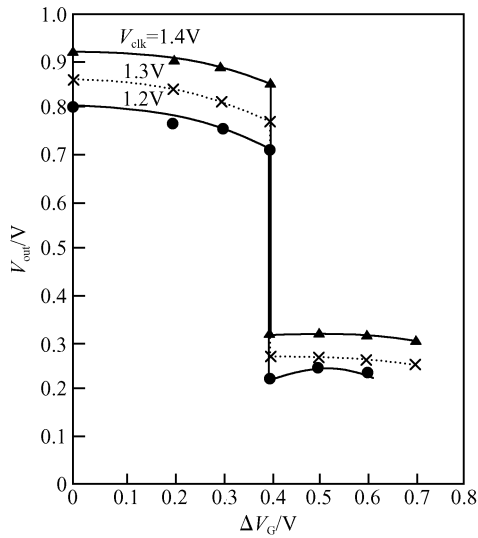


图 8 PR TD MOBILE 的  $V_{out}-\Delta V_G$  特性

Fig. 8  $V_{out}-\Delta V_G$  characteristics of PR TD MOBILE

表 3 PR TD MOBILE 的输出高电平与低电平

Table 3 High level  $V_H$  and low level  $V_L$  of PR TD MOBILE

$V_{clk}/V$	$V_H/V$	$V_L/V$
1.4	0.92	0.32
1.3	0.86	0.26
1.2	0.80	0.22

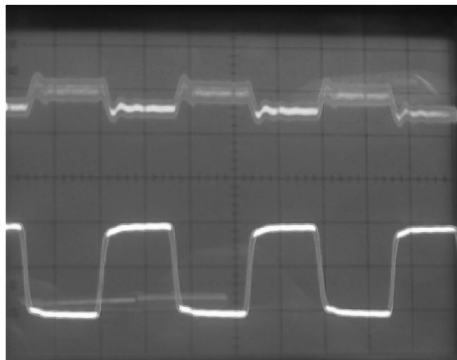


图 9 PR TD MOBILE 的逻辑功能  $x: 5\mu s/div$ , 下部曲线:  $V_{in}$  脉冲,  $y: 0.2V/div$ ; 上部曲线:  $V_{out}$  脉冲,  $y: 1V/div$

Fig. 9 Logic function on MOBILE of PR TD  $x: 5\mu s/div$ , lower curve:  $V_{in}$  pulse,  $y: 0.2V/div$ ; above curve:  $V_{out}$  pulse,  $y: 1V/div$

PR TD MOBILE 的逻辑功能可从图 9 显示出来. 该图为  $V_{clk}$  加恒定电压 1.4V, MOS 管  $V_G$  端输入  $V_{in}$  脉冲(下部曲线)时, 输出端  $V_{out}$  的脉冲(上部曲线), 在 COS6100 型(100MHz)示波器上显示出的波形. 从图可明显地看出当输入脉冲  $V_{in}$  由低变高, 使 MOS 管  $I_D$  增加到  $I_D + I_{pd} > I_{PL}$  时, 输出电压  $V_{out}$  由  $V_H$  变到  $V_L$  的情况, 即  $V_{in}$  脉冲与  $V_{out}$  脉冲呈倒相关系. 故 MOBILE 的逻辑功能得到证实<sup>[3]</sup>.

### 5 结论

本文利用  $n^+$  GaAs 衬底材料, 通过注砷技术设计和研制出工艺和结构简单的 PR TD 器件. 经测试证实其性能与 MRTD 相当. 还利用并行 PR TD 结构和以  $n^+$  GaAs 衬底作输出端, 与 nMOSFET 混合集成, 构成了 PR TD 的 MOBILE. 通过测试证实它具有 MOBILE 逻辑功能. 这种结构可以推广应用到多种以输出端  $V_{out}$  作为共用端的电路, 例如 RTD/HFET MOBILE<sup>[4]</sup>, Generic 逻辑门<sup>[5]</sup> 等. 当电路较复杂和器件数目较多时, 可以采用倒装焊技术实现 PR TD 与 nMOSFET 管芯的混合集成. 可以认为这种 PR TD 结构具有广阔的发展前景.

### 参考文献

[ 1 ] Chen C L, Mathews R H, Mahoney L J, et al. New self-aligned planar resonant-tunneling diodes for monolithic circuits. IEEE Electron Device Lett, 1997, 18(10): 489

[ 2 ] Maezawa K, Akeyoshi T, Mizutani T. Functions and applications of monostable-bistable transition logic elements (MOBILE's) having multiple-input terminals. IEEE Trans Electron Devices, 1994, 41(2): 148

[ 3 ] Chen K J, Maezawa K, Yamamoto M. InP-based high-performance monostable-bistable transition logic elements (MOBILE's) using integrated multiple-input resonant-tunneling device. IEEE Electron Device Lett, 1996, 17(3): 127

[ 4 ] Pacha C, Burwick U A C, Glösekötter P, et al. Threshold logic circuit design of parallel adders using resonant tunneling devices. IEEE Trans VLSI Syst, 2000, 8(5): 558

[ 5 ] Mazumder P, Kulkarni S, Bhattacharya M, et al. Digital circuit applications of resonant tunneling devices. Proceeding of the IEEE, 1998, 86(4): 664

## Design and Fabrication of a Planar RTD and Its MOBILE\*

Guo Weilian<sup>1,2,3</sup>, Liang Huilai<sup>1</sup>, Zhang Shilin<sup>1</sup>, Hu Liuchang<sup>1</sup>, Mao Luhong<sup>1</sup>,  
Song Ruiliang<sup>1,†</sup>, Niu Pingjuan<sup>2</sup>, Wang Wei<sup>2</sup>, Shang Yuehui<sup>3</sup>,  
Wang Guoquan<sup>3</sup>, and Feng Zhen<sup>3</sup>

(1 School of Electronic Information Engineering, Tianjin University, Tianjin 300072, China)

(2 School of Information and Communication Engineering, Tianjin Polytechnic University, Tianjin 300160, China)

(3 The 13th Research Institute, China Electronics Technology Group Corporation, Shijiazhuang 050051, China)

**Abstract:** A novel device structure for planar resonant tunneling diode (PRTD) is proposed. Semi-insulated (SI) GaAs is replaced with  $n^+$  GaAs as substrate, and amorphous GaAs obtained by Boron ion implantation is employed as the electrical insulator in the devices. The PRTD and Monostable-Bistable transition logic element (MOBILE) formed by the PRTD are designed and fabricated successfully. This device structure can be widely used in all circuits whose common terminals are made by output terminals.

**Key words:** RTD; planar RTD; ions implantation; MOBILE

**EEACC:** 2560J

**Article ID:** 0253-4177(2006)11-2167-06

---

\* Project supported by the Foundation of the Ultra-High Speed ASIC Key Laboratory(No.51432010204JW1401)

† Corresponding author. Email: john\_john8456@yahoo.com.cn

Received 19 April 2006, revised manuscript received 23 May 2006