

# 1V 电源非线性补偿的高温稳定性电压带隙基准源

秦 波<sup>†</sup> 贾 晨 陈志良 陈弘毅

(清华大学微电子学研究所, 北京 100084)

**摘要:** 阐述了电源电压为 1V 的非线性补偿 CMOS 电压带隙基准源, 该基准源具有很高的温度稳定性. 基准源电路中运用了 rail-to-rail 运算放大器(OPA). 根据测试结果, 室温下的输出电压为 351.9mV, 当温度在 15~100℃ 变化时, 输出电压在 351.5~352.0mV 之间变化, 温度系数约为 16.7ppm/℃. 电路的功耗为 0.16mW, 芯片面积是 0.18mm<sup>2</sup>.

**关键词:** 非线性补偿; 低电压基准源; 高温稳定性  
EEACC: 1205; 1290

中图分类号: TN432.1 文献标识码: A 文章编号: 0253-4177(2006)11-2035-05

## 1 引言

电压基准源在很多模拟电路和数模混合电路中被广泛应用, 例如 A/D, D/A 转换器, 存储器等. 随着工艺特征尺寸的不断降低, 考虑到器件的可靠性, 电路工作所允许的电源电压也必须逐步降低; 同时, 由于晶体管集成度的逐步提高, 电路的功耗也必须加以限制. 因而, 在低电压、低功耗和工作环境日益恶劣的条件下, 电路系统对电压基准源模块的要求越来越严格.

对于传统的带隙基准源电路, 1V 电源电压下, 有两个明显的因素制约着电路的实现: 一是带隙基准源的输出大约为 1.2V, 超出了电源电压的范围; 另一个是基准源电路中用到的运算放大器(OPA)的输入共模范围受到限制. 这两个制约因素可以分别通过电流模式和电阻分压的方法解决. 一些 1V 电源电压的基准源电路已经被报道过<sup>[1~3]</sup>, 但是, 这些基准源电路用到的是 Bipolar 或者是 BiCMOS 工艺, 成本较高; 文献[4]阐述的低压基准源电路虽然具有较好的性能, 但是用到了“原生”的 nMOS 管, 这在标准的 CMOS 工艺中并不是很常见. 另一些报道的 CMOS 基准源电路具有很高的温度稳定特性, 但是对于具有温度依赖的对数项, 它们只是进行了一阶、二阶或者是相应的曲线纠正, 而并没有全部地抵消掉该对数项<sup>[5~7]</sup>.

本文中, 我们提出了电源电压为 1V 的非线性补偿 CMOS 带隙基准电压源, 试图从根本上全部抵消关于温度的对数项, 以此获得高的温度稳定性. 电路的实现并没有像文献[8]中那样用到电阻分压, 而

是采用了电平移位的方法, 这样可以尽量减少电阻带来的温度影响. 测试结果表明所设计的电压带隙基准源电路是正确的, 其温度特性达到了预期的要求.

## 2 带隙基准源电路的基本原理

### 2.1 $V_{be}$ 的分析

一个正向工作的双极晶体管, 其基极与发射极之间的电压  $V_{be}$  随温度的变化并不是线性的, 其与温度的变化关系可以表示为:

$$V_{be} = V_{g0} - \frac{T}{T_r} [V_{g0} - V_{be}(T_r)] - (\eta - x) V_T \ln\left(\frac{T}{T_r}\right) \quad (1)$$

其中  $V_{g0}$  是 0K 时外推得到的 pn 结二极管电压;  $T$  是绝对温度;  $V_{be}(T_r)$  是在温度  $T_r$  时基极与发射极之间的电压;  $x$  是流过晶体管电流的温度依赖参数;  $\eta$  是与温度无关而与工艺相关的参数, 取值在 3.6~4 之间;  $V_T = kT/q$ , 是热电压,  $k$  是 Boltzmann 常数 ( $1.38 \times 10^{-23}$  J/K),  $q$  是电子电荷 ( $1.6 \times 10^{-19}$  C). 该公式是文献[2]的一种变换表达式. 温度补偿的普遍办法是在温度  $T_r$  处对(1)式进行泰勒展开, 于是, 关于温度的一阶、二阶和高阶相关系数就可以得到. 因而, 可以采用对应的相反温度依赖项来进行抵消. 但是, 在本文中, 我们的目的是从整体上抵消掉非线性项, 而并不进行泰勒展开, 也就是几乎完全地补偿  $V_{be}$  中依赖温度的对数项.

### 2.2 典型的 1V 基准源电路

典型的 1V 基准源电路<sup>[8]</sup>如图 1 所示. 电路结

<sup>†</sup> 通信作者. Email: qinb04@mails.tsinghua.edu.cn

2006-04-24 收到, 2006-05-16 定稿

构属于电流模式,而且还用到了电阻分压形式来降低 OPA 的共模输入电压. 输出的基准电压可以表示成:

$$V_{bg} = R_5 \left( \frac{V_{be1}}{R_2 + R_3} + \frac{kT \ln n}{qR_4} \right) \quad (2)$$

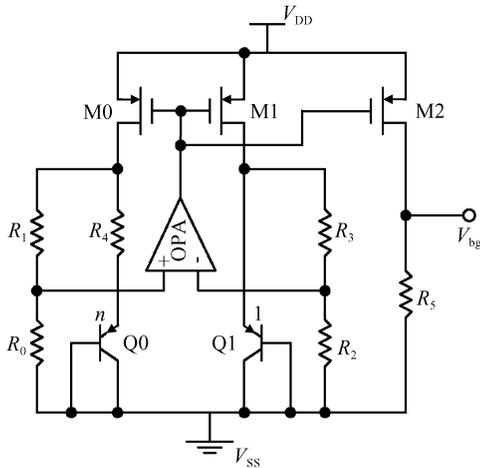


图 1 典型的 1V 带隙基准源电路结构

Fig.1 Typical topology of bandgap reference with 1V supply

其中  $R_0 = R_2, R_1 = R_3$ ;  $n$  是晶体管 Q0 和 Q1 的发射极面积之比. 将(1)式代入(2)式,通过选择合适的  $R_0 \sim R_4$ , 就可以实现  $V_{be}$  关于温度的一阶近似补偿. 但是,基准源输出电压关于温度的高阶项依然没有被消除,所以温度稳定性还有提升的空间. 同时,图 1 中利用了较大的电阻来进行分压,既会过多占用芯片面积,增加成本,也会带来温度的不稳定性. 于是,如何进一步提高基准源输出电压的温度稳定性又能保证不过多占用面积是非常关键的.

### 3 非线性补偿电压基准源

#### 3.1 非线性补偿技术原理

图 2 是利用了非线性补偿技术的电压基准源电路结构,包括 3 个 OPA、匹配电流镜、电阻和一些纵向 pnp 晶体管(CMOS 标准工艺中可利用的寄生器件). 双极晶体管的集电极电流可以近似表达成:

$$I_c = I_s e^{\frac{qV_{be}}{kT}} \quad (3)$$

其中  $I_c$  是流过晶体管的电流;  $I_s$  是反向饱和偏置电流. 由(3)式可以得到基极与发射极之间的电压为:

$$V_{be} = V_T \ln \frac{I_c}{I_s} \quad (4)$$

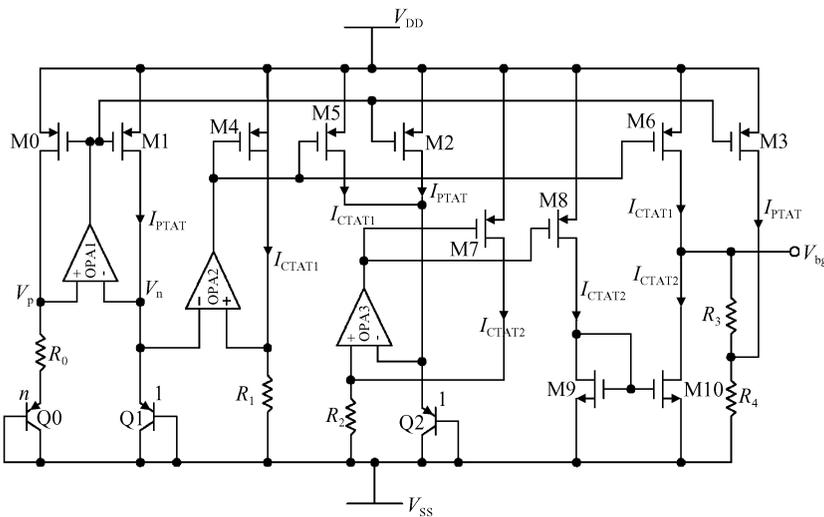


图 2 匹配非线性电压基准源电路结构

Fig.2 Proposed topology of MNC bandgap reference

由图 2 可知,由于运放 OPA1, M0 和 M1 的反馈作用,节点  $V_p$  和  $V_n$  处的电压将是相等的. 于是,利用(4)式可以得到一个与温度成正比(PTAT)的电流如下式所示:

$$I_{PTAT} = \frac{V_{be1} - V_{be0}}{R_0} = \frac{V_T \ln n}{R_0} \quad (5)$$

同样可知,图 2 中还有其他两个反馈环路:一是由 OPA2, M4 和  $R_1$  组成;另一个是由 OPA3, M7 和  $R_2$  组成. 于是可以得到两个具有负温度系数(CTAT)的电流表达式为:

$$I_{CTAT1} = \frac{V_{be1}}{R_1} \quad (6)$$

$$I_{CTAT2} = \frac{V_{be2}}{R_2} \quad (7)$$

将(1)式分别代入(6),(7)两式,于是 CTAT 电流就可以变换为:

$$I_{CTAT1} = \frac{1}{R_1} \left( V_{g0} - \frac{T}{T_r} (V_{g0} - V_{be1}(T_r)) - (\eta - x_1) V_T \ln \left( \frac{T}{T_r} \right) \right) \quad (8)$$

$$I_{CTAT2} = \frac{1}{R_2} \left( V_{g0} - \frac{T}{T_r} (V_{g0} - V_{be2}(T_r)) - (\eta - x_2) V_T \ln \left( \frac{T}{T_r} \right) \right) \quad (9)$$

在图 2 中,流过晶体管 Q1 的是 PTAT 电流,于是可知  $x_1 = 1$ ;同时,晶体管 Q2 的电流是流过 M2 的 PTAT 电流和流过 M5 的 CTAT 电流之和.根据(5)和(6)式,可以得到:

$$I_{Q2} = I_{PTAT} + I_{CTAT1} = \frac{V_T \ln n}{R_0} + \frac{V_{be1}}{R_1} \quad (10)$$

这就意味着如果选择合适的电阻  $R_0$  和  $R_1$ ,流过 Q2 的电流就可以实现关于温度的一阶补偿,即  $x_2 \approx 0$ .因此,当流过 M6 的电流  $I_{CTAT1}$  减掉流过 M10 的电流  $I_{CTAT2}$ ,结果为:

$$I_{CTAT1} - I_{CTAT2} = \left( \frac{1}{R_1} - \frac{1}{R_2} \right) V_{g0} - \left( \frac{1}{R_1} - \frac{1}{R_2} \right) \left( (V_{g0} - V_{be}(T_r)) \frac{T}{T_r} \right) - \left( \frac{(\eta - 1) V_T}{R_1} - \frac{\eta V_T}{R_2} \right) \ln \left( \frac{T}{T_r} \right) \quad (11)$$

在方程(11)中,第一项是常数,第二项是关于温度的线性项,最后一项则是关于温度的对数项.由于

$\eta$  是与温度无关的数值,所以选取适当比例的电阻  $R_1$  和  $R_2$ ,对数项就可以完全消除掉.但是,即使(11)式中的对数项已经被消除,关于温度的线性项有可能依然存在,这就需要额外的 PTAT 电流来补偿,图 2 中流过晶体管 M3 的电流  $I_{PTAT}$  解决了这个问题.可以得到相关的表达式和输出基准电压为:

$$\left( \frac{1}{R_1} - \frac{1}{R_2} \right) \frac{T}{T_r} (V_{g0} - V_{be}(T_r)) (R_3 + R_4) = \frac{V_T \ln n}{R_0} R_4 \quad (12)$$

$$V_{bg} = \left( \frac{1}{R_1} - \frac{1}{R_2} \right) V_{g0} (R_3 + R_4) \quad (13)$$

由(12)和(13)式可以看出,调节电阻  $R_3$  和  $R_4$  的值,能够获得大范围的具有高温稳定性的基准电压.

### 3.2 Rail-to-rail 运算放大器

由于带隙基准源电路中用到的运算放大器是在 1V 电源电压下工作,所以我们采用了两极折叠式的结构,如图 3 所示.

在室温  $T_r$  下,双极晶体管 Q1 和 Q2 的基极和发射极之间的电压近似相等:

$$V_{be1}(V_T) \approx V_{be2}(V_T) \approx 0.65 V \quad (14)$$

由(14)式可知,OPA 在带隙基准源稳定工作情况下的输入共模电平大约为 0.65V,我们采用电平移位电路,来降低运放的输入共模电平.电平移位电路是由 M1~M4 管组成,用来代替图 1 中的分压电阻.稳定工作情况下,M7~M9 将工作在饱和区,而 M5 和 M6 是截止的.在电路启动阶段,即使 M1, M3, M7 和 M8 处于截止状态,但是 M5, M6 和 M10 是工作在饱和区,能够提供几乎稳定的增益来确

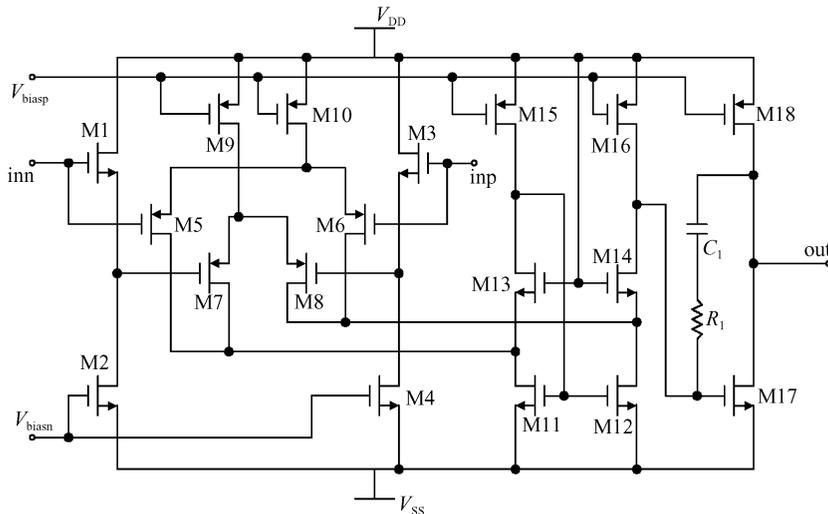


图 3 Rail-to-rail 运算放大器结构  
Fig. 3 Rail-to-rail OPA for the proposed bandgap reference

保电路快速启动,也就是说,无论何时,差分对 M5 和 M6, M7 和 M8 至少有一对是工作的. 该运算放大器的基本性能仿真结果如表 1 所示.

表 1 室温下仿真 OPA 的基本特性

Table 1 Simulation parameters of OPA at room temperature

参数	数值
直流增益	73dB
相位裕度	66°
单位增益带宽	2.6MHz
电源电压	1V

### 3.3 启动和偏置电路

当对带隙基准源加电的时候,为了使电路能够正常工作,还需要相应的启动和偏置电路,其拓扑结构如图 4 所示.  $En$  是控制使能信号,  $V_{biasp}$  和  $V_{biasn}$  是输出偏置电压, 提供给图 3 所示的运算放大器. 图 4 电路的工作过程如下: 当  $En$  是低电平时,  $V_{biasp}$  和  $V_{biasn}$  则分别为  $V_{DD}$  和  $V_{SS}$ , OPA 不会工作, 于是整个带隙基准源就被禁止; 当变为高电平时, M2-M4 就会工作在饱和区, 提供合适的  $V_{biasp}$  和  $V_{biasn}$  给 OPA 来启动基准源电路. 图 5 是带隙基准源启动过程的仿真结果, 它是在  $0\sim 100^{\circ}\text{C}$  之间间隔  $20^{\circ}\text{C}$  扫描得到的.

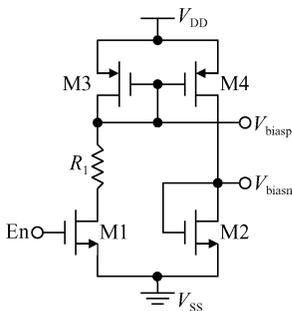


图 4 启动和偏置电路结构

Fig. 4 Topology of the start-up and bias circuit

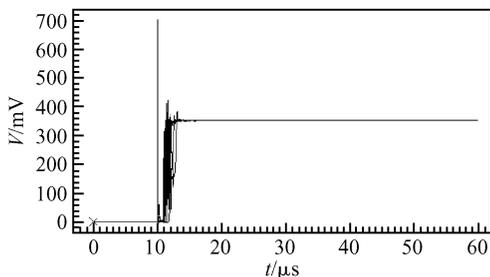


图 5 带隙基准源启动过程的仿真结果

Fig. 5 Simulation result of start-up with different temperature

## 4 测试结果

1V 电源的具有非线性补偿技术的带隙基准源电路经过仔细设计, 版图后仿真并流片加工, 芯片制造采用的是 Chartered 的  $0.35\mu\text{m}$  工艺, 其显微照片如图 6 所示, 面积为  $0.18\text{mm}^2$ . 经过测试, 带隙基准源输出电压基准的温度特性如图 7 所示. 当温度在  $15\sim 100^{\circ}\text{C}$  之间变化时, 输出电压只有  $0.5\text{mV}$  的偏差, 温度系数约为  $16.7\text{ppm}/^{\circ}\text{C}$ . 比文献[4]中的温度特性结果 ( $36\text{ppm}/^{\circ}\text{C}$ ) 好很多. 图 8 所示的是室温下, 输出的电压基准随电源电压变化特性曲线. 可以看出, 电源电压为  $0.98\text{V}$  时, 带隙基准源已经可以正常工作. 在  $1\text{V}$  电源电压下, 输出电压为  $351.9\text{mV}$ ; 电源电压在  $1\sim 1.4\text{V}$  变化时, 输出电压偏差为  $1.4\text{mV}$ , 达到  $0.4\%$ . 关于噪声特性, 测量得到在  $1\text{kHz}$  处, 输出的电压基准对噪声抑制比仍然大于  $40\text{dB}$ .



图 6 带隙基准源电路的显微照片

Fig. 6 Photo of the proposed bandgap reference

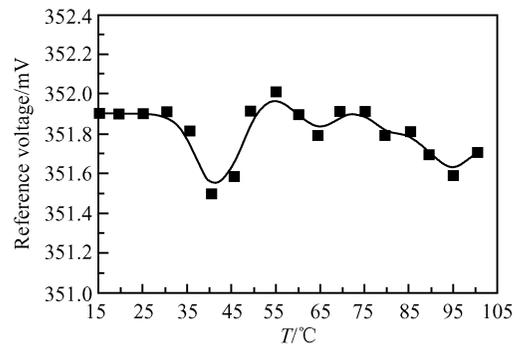


图 7 1V 电源下的带隙基准源温度特性曲线

Fig. 7 Temperature characteristic of the bandgap reference with 1V supply

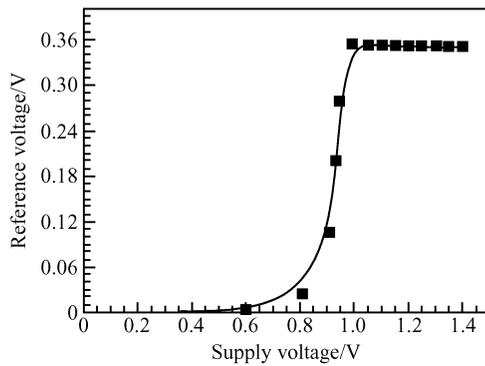


图 8 带隙基准源输出电压随电源电压变化特性曲线  
Fig.8 Output reference as a function of the supply voltage

## 5 结论

本文阐述了 1V 电源电压下,利用了非线性补偿技术的带隙基准电压源.基准源的输出电压为 351.9mV,而且具有非常好的温度稳定性、当温度从 15°C 变化到 100°C 时,输出电压的温度系数约为 16.7ppm/°C,优于文献[4],电路功耗为 0.16mW.当电源电压从 1V 变化到 1.4V 时,基准源的输出只有 1.4mV 的偏差.根据需要改变图 2 中  $R_3, R_4$  的电阻值,基准源的输出电压就可以大范围的变化,且都具有很高的温度稳定性.设计中用到的是 Chartered 的 0.35 $\mu$ m CMOS 工艺,所设计的带隙基准源可用于低电压的移动设备电路系统中.

## 参考文献

- [ 1 ] Rincon-Mora G A, Allen P E. A 1.1-V current-mode and piecewise-linear curvature-corrected bandgap reference. *IEEE J Solid-State Circuits*, 1998, 33(10): 1551
- [ 2 ] Gunawan M, Meijer G C M, Fonderie J, et al. A curvature-corrected low-voltage bandgap reference. *IEEE J Solid-State Circuits*, 1993, 28(6): 667
- [ 3 ] Malcovati P, Maloberti F, Pruzzi M, et al. Curvature compensated BiCMOS bandgap with 1V supply voltage. *Proceedings of the 26th European Solid-State Circuits Conference*, 2000: 7
- [ 4 ] Sheng Jinggang, Chen Zhiliang, Shi Bingxue. A CMOS bandgap reference with 1V supply. *Chinese Journal of Semiconductors*, 2005, 26(4): 826 (in Chinese) [盛敬刚, 陈志良, 石秉学. 1V 电源的 CMOS 能隙电压基准源. *半导体学报*, 2005, 26(4): 826]
- [ 5 ] Banba H, Hitoshi Shiga H, Umezawa A, et al. A CMOS bandgap reference circuit with sub-1-V operation. *IEEE J Solid-State Circuits*, 1999, 34(5): 670
- [ 6 ] Bendali A, Savaria Y. Low-voltage bandgap reference with temperature compensation based on a threshold voltage technique. *IEEE International Symposium on Circuits and Systems*, 2002, 3: 201
- [ 7 ] Aldohaiel A, Yamazaki A, Ismail M. A sub-1-V CMOS bandgap voltage reference based on body-driven technique. *The 2nd Annual IEEE Northeast Workshop on Circuits and Systems*, 2004: 5
- [ 8 ] Ka Nang Leung, Mok P K T. A Sub-1-V 15ppm/°C CMOS bandgap voltage reference without requiring low threshold voltage device. *IEEE J Solid-State Circuits*, 2002, 37(4): 526

## A 1V MNC Bandgap Reference with High Temperature Stability

Qin Bo<sup>†</sup>, Jia Chen, Chen Zhiliang, and Chen Hongyi

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

**Abstract:** A 1V matched nonlinear correction (MNC) CMOS bandgap reference with high temperature stability is presented. A 1V operational amplifier (OPA) with rail-to-rail input signal swing is also applied in the reference circuit. According to the experimental results, the output voltage is 351.9mV at room temperature. It varies by only 0.5mV from the range of 15~100°C, and the temperature coefficient is 16.7ppm/°C. The power dissipation of the circuit is 0.16mW, and the area is 0.18mm<sup>2</sup>.

**Key words:** nonlinear correction; low voltage reference; high-temperature stability

**EEACC:** 1205; 1290

**Article ID:** 0253-4177(2006)11-2035-05

<sup>†</sup> Corresponding author. Email: qinb04@mails.tsinghua.edu.cn

Received 24 April 2006, revised manuscript received 16 May 2006