

中小屏幕 TFT-LCD 驱动芯片的输出缓冲电路*

魏廷存[†] 丁行波 高德远

(西北工业大学航空微电子中心, 西安 710072)

摘要: 在分析中小屏幕 TFT-LCD 驱动芯片的负荷特性的基础上,提出了一种新型的驱动电压输出缓冲电路结构.通过负反馈动态控制输出级的工作状态,具有交替提供拉电流和灌电流的驱动能力,可有效抑制输出电压的波动.与传统的两级运算放大器电路相比,该电路结构简单,稳定性能好,降低了静态功耗并节省了芯片面积.采用 $0.25\mu\text{m}$ CMOS 工艺设计并实现了两种不同输出电压的缓冲电路. HSPICE 仿真结果表明,输出电压缓冲电路的静态电流为 $3\mu\text{A}$, Offset 电压小于 $\pm 2\text{mV}$. 同时,当 TFT-LCD 的驱动电压在 $-8\sim +16\text{V}$ 之间切换时,输出电压的波动范围小于 $\pm 0.4\text{V}$, 输出电压的恢复时间小于 $7\mu\text{s}$. 经对工程样片的测试知,其性能完全满足中小屏幕 TFT-LCD 驱动控制芯片的要求.

关键词: TFT-LCD 驱动芯片; 输出缓冲电路; 电压负反馈; 拉电流和灌电流

EEACC: 1205; 1220

中图分类号: TN402

文献标识码: A

文章编号: 0253-4177(2006)12-2214-06

1 引言

由于 TFT-LCD (thin film transistor-liquid crystal display) 显示屏具有亮度高、画质好、响应速度快和显示信息量大等优点,目前已成为彩屏手机的首选显示面板,并且呈逐年上升趋势. TFT-LCD 驱动控制芯片作为手机中 TFT-LCD 显示模组的关键部件之一,其性能直接影响着液晶显示画面的质量和显示模组的功耗. 用于手机、PDA 等小型移动终端的中小屏幕 TFT-LCD,由于其液晶屏幕小,相应的 Gate 和 Source 电极数目较少,为了降低驱动芯片的成本和占用面积,增加系统的工作可靠性,可以将 Gate 和 Source driver、时序控制电路、电源模块以及显示 RAM 等整合集成为单个驱动芯片 (one-chip solution)^[1]. 但是,随着集成度的提高,对芯片的功耗和面积约束也更加苛刻. 特别是应用于采用电池供电的便携式设备中的驱动芯片,功耗参数直接决定着芯片的性能.

本文针对我们自主开发的一款手机用单片集成 TFT-LCD 驱动控制芯片,在详细分析了该芯片驱动负荷特性的基础上,提出并设计了一种结构简单、功耗低的输出缓冲电路. 该电路通过负反馈动态控制输出级的工作状态,使其具有交替提供拉电流和灌电流的驱动能力,可有效抑制输出电压的波动. 与传统的两级运算放大器电路相比,电路结构简单,稳

定性能好,降低了静态功耗并节省了芯片面积.

2 TFT-LCD 驱动芯片的负荷特性分析

为了便于说明输出缓冲电路的设计思想,首先介绍和分析中小屏幕 TFT-LCD 的驱动原理及其驱动芯片的负荷特性^[2]. 为了增大液晶显示屏的开口率,通常采用 C_s on Gate 结构的 TFT-LCD 显示屏,为此本文针对该类结构的 TFT-LCD 显示屏进行输出缓冲电路的设计. 这种液晶显示屏的像素单元的等效电路和驱动电压波形如图 1 所示,其中 C_{LC} 是液晶像素的等效电容, C_s 是驱动电压保持电容, C_{gd} 是 TFT 开关管的寄生电容.

从图中可见,正常显示时液晶像素需要 Gate 电压、Source 电压以及 V_{COM} 电压三个电压驱动. Gate 电压用于控制 TFT 开关管的开闭,连接显示屏一行中所有 TFT 开关管的栅极; Source 电压对应每个像素单元上所加载的图像数据内容. V_{COM} 电压连接液晶像素单元的另外一个极板,它与 Source 电压的差值为液晶像素上所加的驱动电压,决定该像素显示颜色的灰度. 因此, V_{COM} 电压的精度将直接影响显示画面的质量. 为了防止液晶老化,一般 V_{COM} 电压都是周期性的变化值,即在 V_{comH} 和 V_{comL} 之间交替变化. 为了减小由于 V_{COM} 电压的变化所引起的回馈 (feed through) 电压,消除“闪烁”和“拖尾”现象, C_s on Gate 走线方式的液晶显示屏需要

* 国家高技术研究发展计划资助项目(批准号:2005AA1Z1193)

[†] 通信作者. Email: weitc@nwpu.edu.cn

2006-05-18 收到,2006-09-04 定稿

使用三阶驱动方式,即 Gate driver 会输出三种不同的驱动电压: V_{GH} , V_{goffH} , V_{goffL} , 它们分别由自身的输出缓冲电路驱动,并在输出端经过电子开关切换后形成 V_{gate} 电压,如图 1(c)所示.其中 V_{GH} 是 Gate 的开启电压,而 V_{goffH} 和 V_{goffL} 是 Gate 的关闭电压,统称为 V_{goff} .对于非扫描行,其 V_{COM} 电压和 Gate 关闭电压 V_{goff} 之间要求满足^[2]:

$$V_{comH} - V_{comL} = V_{goffH} - V_{goffL} \quad (1)$$

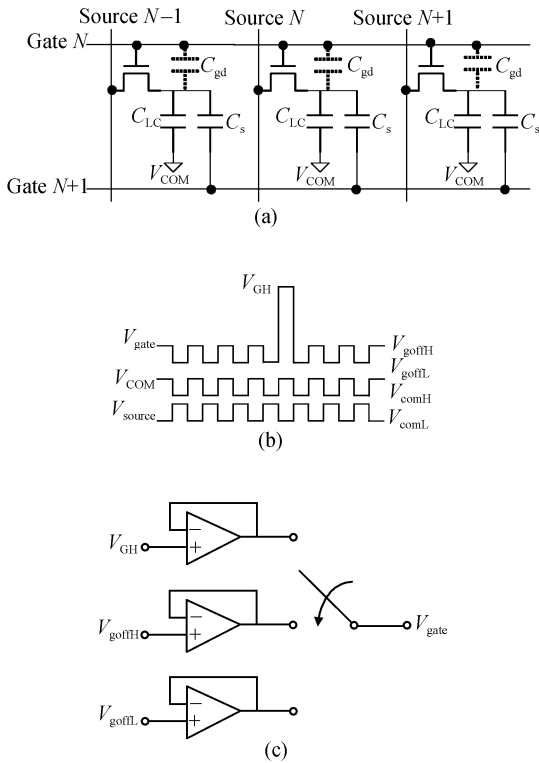


图 1 TFT-LCD 像素单元的等效电路与驱动电压波形 (a) TFT-LCD 像素单元的等效电路;(b) 驱动电压波形;(c) GATE 驱动电压的输出缓冲电路连接关系

Fig. 1 Equivalent circuit of TFT-LCD pixel and waveforms of driving voltages (a) Equivalent circuit of TFT-LCD pixel; (b) Waveforms of driving voltages; (c) Connections of output buffer circuits for gate driving voltages

除了上述回馈电压外,还存在由于扫描行的开启和关闭所引起的回馈电压.当第 $N + 1$ 行的 Gate 从关断状态变为导通状态时,该行的 Gate 电压由 V_{goff} 跳变到 V_{GH} .由于此时其余行(包括第 N 行)的 Gate 处于关闭状态,因此第 $N + 1$ 行的 Gate 电压跳变会通过第 N 行的保持电容 C_s 和液晶等效电容 C_{LC} 形成回馈电压,使公共电极端的驱动电压 V_{COM} 升高;另外通过第 N 行的保持电容 C_s 和薄膜晶体管 TFT 的寄生电容 C_{gd} 形成的回馈电压,使非扫描行的 Gate 关断电压 V_{goff} 升高.与此相反,当第 $N +$

1 行的 Gate 从导通状态变为关断状态时,该行的 Gate 电压由 V_{GH} 跳变到 V_{goff} ,同样会产生负的回馈电压使公共电极端的驱动电压 V_{COM} 和非扫描行的 Gate 关断电压 V_{goff} 降低.

由于所有行的公共电极端和所有非扫描行的 Gate 端是分别连接在同一个 V_{COM} 和 V_{goff} 输出缓冲电路的输出端,这就要求这些驱动电压的输出缓冲电路对这些回馈电压的干扰具有很强的抑制能力.通常采取的措施是,在这些输出缓冲电路的输出端外接较大的稳压电容,同时要求输出缓冲电路能够提供足够的拉电流和灌电流对外接稳压电容进行充放电,使输出缓冲电路在任意时刻都能起到正常的电压调节作用,抑制回馈电压的影响,从而保持输出驱动电压稳定.

对于中小屏幕 TFT-LCD 驱动芯片的输出缓冲电路,由于最小行扫描周期为 $50\mu s$,要求其输出驱动电压(V_{COM} 和 V_{goff})的稳定时间(从电压切换开始到输出电压稳定在最终值的 $\pm 10\%$ 以内的时间)应小于 $20\mu s$.

3 输出缓冲电路的设计

3.1 传统的输出缓冲电路

图 2 给出了传统的输出缓冲电路的基本结构框图^[3].输出缓冲电路是将运算放大器连接成电压跟随器实现的,要求运算放大器具有较高的增益和较大的相位裕度.运算放大器由差分跨导级、高增益级和输出缓冲级三级放大器级联组成,为了增加输出缓冲电路的稳定性,还需要加入相位补偿电路.为了能够同时给外接稳压电容提供拉电流和灌电流,输出缓冲级通常采用互补式推挽电路结构,由于这种输出缓冲电路在结构上设置了同时提供拉电流和灌电流的并行输出通道,导致电路结构复杂,静态偏置电流大,功耗和占用芯片面积相对较大.另外由于是由三级放大器级联组成,电路的稳定性能较差,需要加入较大的相位补偿电容.

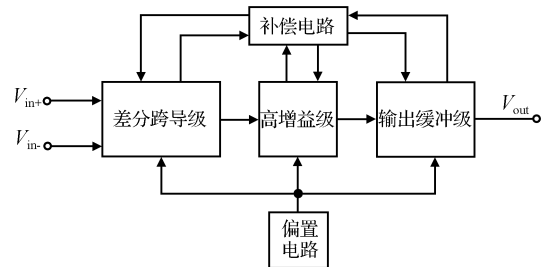


图 2 常用的输出缓冲电路的结构

Fig. 2 Architecture of conventional output buffer circuit

文献[4~7]介绍了两级放大器结构的输出缓冲电路及其采用电容的相位补偿技术. 尽管对单个输出缓冲电路而言, 相位补偿电容已减小到 2~4pF, 但对于 one-chip TFT-LCD 驱动芯片, 总的相位补偿电容已超过 1000pF, 占据了驱动芯片较大的面积. 文献[8]介绍了一种不需要相位补偿电容的输出缓冲电路, 在该电路中, 相位补偿是通过由负载电容和连接在输出端的相位补偿电阻形成的零点实现的. 尽管取消了相位补偿电容, 减小了占用芯片面积, 但由于在输出端人为地加入了相位补偿电阻, 导致输出电压的上升/下降时间增大, 影响输出缓冲电路的动态响应特性.

3.2 新型输出缓冲电路的设计

图 3 是本文提出的液晶显示驱动控制芯片中驱动电压的输出缓冲电路框图. 它包括差分跨导级和输出缓冲级二级放大器, 外加偏置电路, 省掉了传统的输出缓冲电路中的高增益级和相位补偿电路.

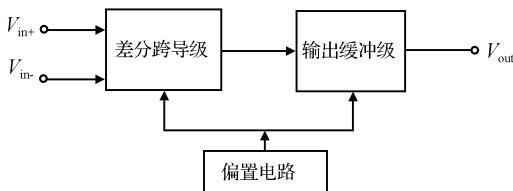


图 3 本文提出的输出缓冲电路框图

Fig. 3 A new type of output buffer circuits proposed in this paper

本文分别以 V_{goffH} 和 V_{goffL} 的输出缓冲电路为例, 说明输出缓冲电路的设计思想和方法.

图 4 是驱动电压 V_{goffH} 的输出缓冲电路, V_{goffH} 的正常输出电压为 $-8V$, 其中 C_{out} 为外接的稳压

电容. 该运放电路的第一级是由 M1~M5 组成的差分输入电路, 第二级则采用由 M9 和 M10 组成的有源负载的共源级放大电路, 以获得更高的增益和较大的输出电压摆幅. 为了减小静态功耗, M10(M9) 的偏置电流较小 ($1.1\mu A$). 电压负反馈将两级运放组成了一个单位增益放大器. 以 pMOS 管 M9 为输出驱动管的共源级放大电路只有拉电流输出能力 (给稳压电容充电), 为了能够驱动稳压电容同时吸收正电压和负电压变动, 输出缓冲电路还必须具备提供灌电流的能力, 以形成稳压电容的放电回路. 所以如何使该单位增益放大器具备输出灌电流的能力成为该设计中的关键问题. 如果用增加输出级偏置电流 (M10) 的方法, 必然会导致有源负载阻抗下降, 导致运放的增益下降, 因而降低了输出电压的精度, 更严重的是这种方法增加了静态功耗^[9,10]. 为了解决这一问题, 该输出缓冲电路在单位增益放大器的基础上, 增加了 M8 与稳压电容组成的源跟随器, 以提供灌电流输出能力. M6 和 M7 为 M8 提供浮动的偏置电压 V_2 , 这样 M8 的工作状态受偏置电压 V_2 (即输出电压 V_{out}) 的动态控制.

当输出端电压不受回馈电压影响时, 即输出端电压为正常值 V_{outn} 时, 调整 M6 和 M7 的尺寸, 使

$$V_{outn} - |V_{th,M8}| < V_2 < V_{DD} - |V_{ds,M6}| \quad (2)$$

这里 $|V_{th,M8}|$ 是 pMOS 管 M8 的阈值电压绝对值 ($V_{th,M8} < 0$); $|V_{ds,M6}|$ 是 pMOS 管 M6 的饱和导通电压. 因为 M8 管的 V_{gs} 电压为

$$V_{gs} = V_2 - V_{outn} \quad (3)$$

从(2),(3)式可知

$$V_{gs} > -|V_{th,M8}| = V_{th,M8} \quad (4)$$

此时, 由于 M8 管 (pMOS 管) 的 V_{gs} 电压大于其阈值电压, 处于完全截止状态, 它对原来的两级单位增益放大电路的性能不会产生任何影响.

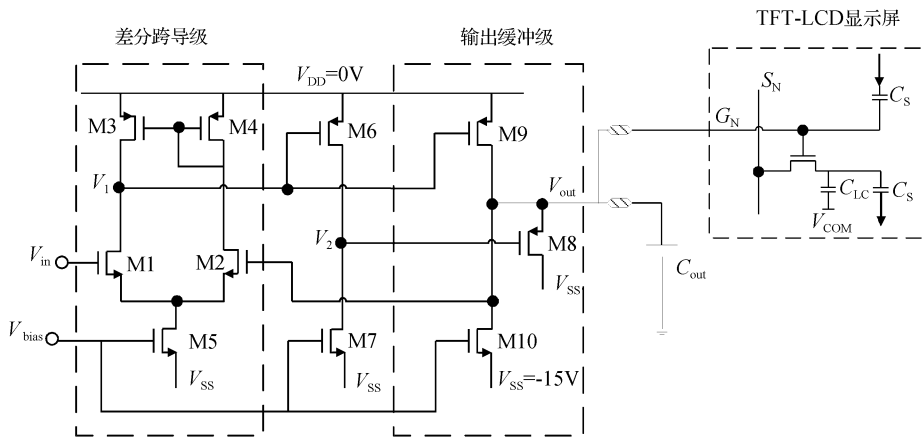


图 4 V_{goffH} 的输出缓冲电路

Fig. 4 Output buffer circuit for V_{goffH} voltage

现在我们可以分析整个输出缓冲电路的工作情况. 在正常电压输出(即输出电路的输出端没有受到回馈电压的干扰)时, 单位增益放大器正常工作, 由于具有很高的增益保证了输出电压的精度. 当输出电路输出端受到负的回馈电压干扰时, V_{out} 降低, V_1 的电压升高, M9 的电流增大, 电路输出拉电流给稳压电容充电, 使输出端电压升高, 并迅速恢复到正常值; 相反当输出电路输出端受到正的回馈电压干扰时, V_{out} 升高, V_2 的电压将降低, M8 导通, 电路输出灌电流使稳压电容放电, V_{out} 降低, 当 V_{out} 恢复到正常电压时, M8 截止. 由此可见, 该电路的关键是要设置合适的静态偏置电压 V_2 , 以保证在正常电压输出时 M8 处于截止状态. 如果 M8 在静态时不能截

止, 则小信号分别经过 M8 和 M9 两条通路, 会在输出端产生一个右半平面的零点, 影响系统稳定性, 并且形成由 V_{DD} 经 M9, M8 到 V_{SS} 的电流通路, 增加了静态功耗.

图 5 是驱动电压 V_{goffL} 的输出缓冲电路, 与图 4 所示 V_{goffH} 的输出缓冲电路在结构上完全对称. 由于 V_{goffL} 的正常输出电压为 $-13V$, 输入级采用 pMOS 差动对管, 输出级采用 nMOS 放大管, 因此输出级提供灌电流输出能力. 为了使输出级具备提供拉电流输出能力, 增加了由 pMOS 管 M8 与稳压电容组成的源跟随器. 该电路的工作原理与图 4 所示 V_{goffH} 的输出缓冲电路完全相同, 这里不再赘述.

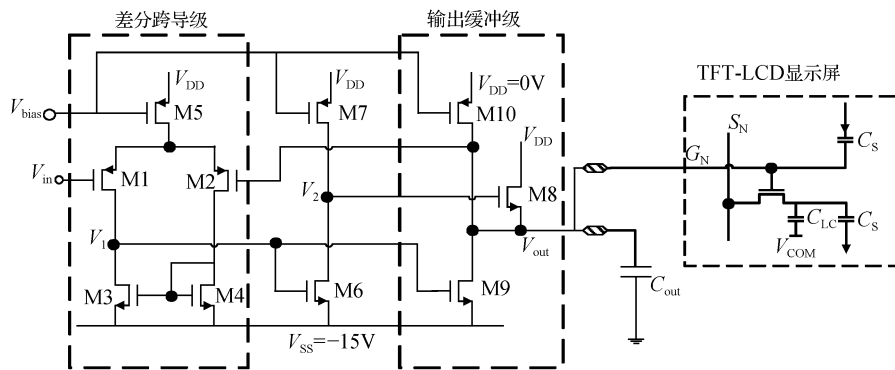


图 5 V_{goffL} 的输出缓冲电路

Fig. 5 Output buffer circuit for V_{goffL} voltage

4 仿真结果

为了考察上述电路的抗输出干扰能力, 我们对图 4 所示 V_{goffH} 的输出缓冲电路进行了 HSPICE 仿真实验. 这里 $V_{DD} = 0V$, $V_{SS} = -15V$, 外接稳定电容为 $0.5\mu F$, 采用 $0.25\mu m$ CMOS 工艺进行设计和仿真, 仿真结果如图 6 所示.

AC 特性仿真曲线如图 6(a) 所示, 运放电路的直流增益为 $110dB$, 这样保证了输出端电压的精度; 同时, 相位裕度为 67° , 说明系统是稳定的.

DC 特性仿真曲线如图 6(b) 所示. 当输入电压 V_{in} 从 $-14.5V$ ($V_{SS} + 0.5V$) 到 $0V$ 变化时, 静态消耗电流为 $2.8 \sim 3.25\mu A$, Offset 电压小于 $\pm 2mV$.

暂态仿真结果如图 6(c) 所示, 其中 V_{GN} 为相邻行的 Gate 电压波形, 通过 C_s 耦合到输出端. 从图 6(c) 可知, 当输出电压为正常输出值时 ($V_{goffH} = -8V$), V_2 点的电压约为 $-0.5V$, M8 管(pMOS)的 V_{gs} 电压为 $+7.5V$, M8 管处于完全截止状态 ($I_{M8} = 0$). 当相邻行的 Gate 电压由低向高跳变时 ($-8V \rightarrow +16V$), 通过电容耦合的回馈电压使 V_{goffH} 电压

升高, 在电压负反馈的作用下, V_1 点的电压升高, V_2 点的电压降低, 导致 M8 导通形成放电回路使 V_{goffH} 电压降低, 并迅速恢复到正常值. 当 V_{goffH} 恢复到正常值后 M8 又回到截止状态. 相反当相邻行的 Gate 电压由高向低跳变时 ($+16V \rightarrow -8V$), 回馈电压使 V_{goffH} 端的电压降低, 在电压负反馈的作用下, V_1 点的电压降低, 导致 M9 的电流增大, 对输出电容快速充电, V_{goffH} 电压迅速恢复到正常值. 此时由于 M6 管子已进入线性工作区, V_2 点的电压保持不变. 当 V_{goffH} 电压恢复到正常值后, M9 的电流又等于静态偏置电流的值.

通过上述仿真表明(参见图 6(c)), 当 TFT-LCD 的驱动电压在 $-8 \sim +16V$ 之间切换时, 输出电压 V_{goffH} 的波动范围小于 $\pm 0.4V$ (输出稳定值的 $\pm 5\%$), 其恢复到稳定值的时间小于 $7\mu s$.

5 芯片测试结果

本文所设计的电路已成功应用到我们自主研发的一款手机用单片集成 TFT-LCD 驱动控制芯片——“龙腾 T1”中. 该芯片的工程样片已流片成功,

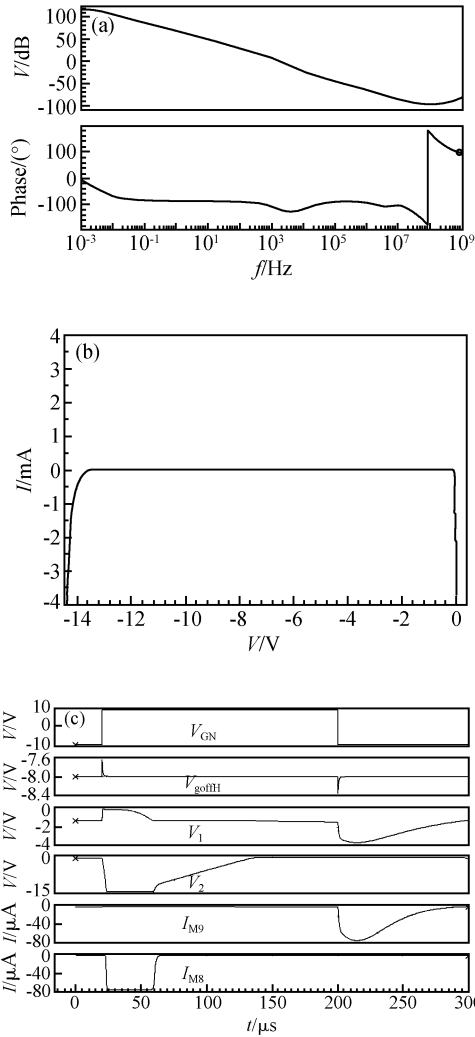


图 6 V_{goffH} 输出缓冲电路的仿真结果 (a) AC 特性曲线; (b) DC 特性曲线; (c) 暂态特性曲线
 Fig. 6 Simulation results of output buffer circuit for V_{goffH} voltage (a) AC properties; (b) DC properties; (c) Transient properties

图 7 为工程样片的测试用 PCB 板及其显示结果. 经观察 TFT-LCD 显示模组的实际显示效果以及测试其相应的驱动电压, 表明本文所设计的电路完全满足 TFT-LCD 驱动控制芯片的要求.

图 8 为从芯片的外部引脚测量到的带显示屏时的驱动电压 V_{COM} 电压和 Gate 电压的波形. 其中上面的波形为 V_{COM} 电压, 下面的波形为 Gate 电压. 该波形与图 1(b) 中给出的驱动电压波形一致(这里未给出 Source 电压波形), 其中 V_{COM} 驱动电压由 V_{comH} 和 V_{comL} 电压组成, 而 Gate 驱动电压则由 V_{GH} , V_{goffH} 和 V_{goffL} 电压组成.

由图 8 的实测波形可观测到, Gate 端的驱动电压 V_{goffH} 和 V_{goffL} 的波动范围约为 $\pm 0.5V$, 与仿真结果基本一致; 而 V_{COM} 端的驱动电压 V_{comH} 和 V_{comL}

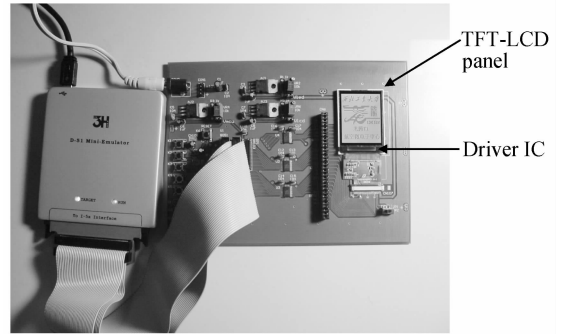


图 7 TFT-LCD 驱动芯片(龙腾 T1)工程样片的测试板及其显示结果
 Fig. 7 Testing PCB board and display results of TFT-LCD driver IC (Longtium T1)

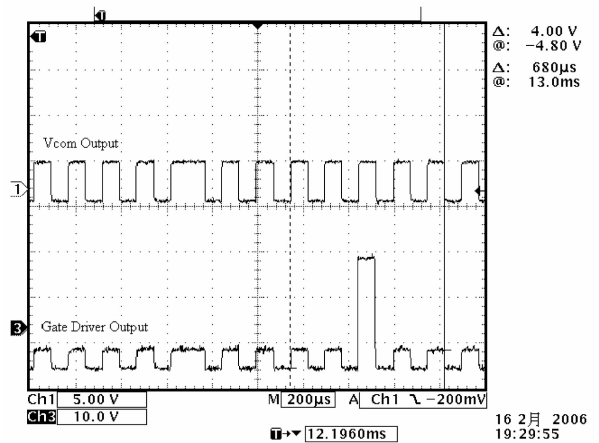


图 8 V_{COM} 电压和 Gate 电压的实测波形
 Fig. 8 Measured waveforms of V_{COM} and Gate voltages

的波动范围仅为 $\pm 0.1V$, 可以实现精确的灰度电压.

另外从芯片面积来看, 如果采用传统的带有补偿电容的输出缓冲电路, 所需补偿电容约 $1200pF$, 若用 MIM ($0.8fF/\mu m^2$) 电容实现, 占用面积约 $15\mu m \times 10^5 \mu m$, 占整体芯片面积的 3.1%. 因此本文所设计的电路可有效节省芯片面积.

6 结论

本文在详细分析了 TFT-LCD 驱动芯片负荷变动特性的基础上, 提出并设计了一种结构简单、低功耗的新型输出缓冲电路. 通过负反馈动态控制输出级的工作状态, 具有交替提供拉电流和灌电流的驱动能力, 可有效抑制输出电压的波动. 与传统的两级运算放大器电路相比, 电路结构简单, 稳定性好, 降低了静态功耗并节省了芯片面积. 本文所设计的

电路已成功应用到我们自主研发的一款手机用单片集成 TFT-LCD 驱动控制芯片——“龙腾 T1”中, 经对工程样片的测试, 其性能完全满足中小屏幕 TFT-LCD 驱动控制芯片的要求。

参考文献

- [1] Kim B S, Kim Y G, Hong S Y. Low power 260k color TFT LCD one-chip driver IC. 5th International Symposium on Quality Electronic Design Proceedings, 2004: 126
- [2] Yang Hong, Ling Zhihua, Wang Gang, et al. High image quality and low power driving method for TFT-LCD. Chinese Journal of Liquid Crystals and Displays, 1999, 14(4): 296 (in Chinese) [杨虹, 凌志华, 王刚, 等. 高画质、低功耗的 TFT-LCD 直接驱动方法. 液晶与显示, 1999, 14(4): 296]
- [3] Allen P E, Holberg D R. CMOS analog circuit design. 2nd ed. USA: Oxford University Press, 2002
- [4] Ribner D B, Copeland M A. Design techniques for cascaded CMOS Op amps with improved PSRR and common-mode input range. IEEE J Solid-State Circuits, 1984, SC-19(6): 919
- [5] Ahuja B K. An improved frequency compensation technique for CMOS operational amplifier. IEEE J Solid-State Circuits, 1983, SC-18(6): 629
- [6] Itakura T, Iida T. A simple phase compensation technique with improved PSRR for CMOS opamps. Proc ITC-CSCC'99, 1999: 289
- [7] Itakura T, Minamizaki H. 10 μ A quiescent current opamp design for LCD driver ICs. IEICE Trans Fundament, 1998, E81-A(2): 230
- [8] Itakura T, Minamizaki H. A two-gain-stage amplifier without an on-chip miller capacitor in an LCD driver IC. IEICE Trans Fundament, 2002, E85-A(8): 1913
- [9] Wu Jianhui. Analysis and design of CMOS analog integrated circuits. Beijing: Publishing House of Electronics Industry, 2004 (in Chinese) [吴建辉. CMOS 模拟集成电路分析与设计. 北京: 电子工业出版社, 2004]
- [10] Razavi B. Design of analog CMOS integrated circuits. New York: McGraw-Hill, 2001

Output Buffer Circuits for Medium or Small Size TFT-LCD Driver IC*

Wei Tingcun[†], Ding Xingbo, and Gao Deyuan

(Aviation Microelectronics Center, Northwestern Polytechnical University, Xi'an 710072, China)

Abstract: Based on the detailed analysis of the loading properties of a medium or small size TFT-LCD driver IC, a novel output buffer circuit of driving voltages is proposed. By using negative voltage feedback, the operating states of the output stage in the output buffer circuit can be controlled dynamically, which can provide source current and sink current alternately, so that the output voltage fluctuations can be rejected effectively. Compared with a conventional push-pull output buffer circuit, it has such advantages as lower static power consumption, smaller chip area, and better stability. Two output buffer circuits driving different voltages are designed and implemented using a 0.25 μ m CMOS process. HSPICE simulation results show that the static current is 3 μ A and the offset voltage is less than ± 2 mV. Furthermore, when the driving voltage for the TFT-LCD panel is switched between -8 and 16 V, the fluctuations and the recovering times of the output voltages are less than ± 0.4 V and 7μ s, respectively. By measuring the TFT-LCD driver IC's engineering samples, it is shown that the proposed output buffer circuits can completely satisfy the demands of a medium or small size TFT-LCD driver IC.

Key words: TFT-LCD driver IC; output buffer circuit; negative voltage feedback; source current and sink current

EEACC: 1205; 1220

Article ID: 0253-4177(2006)12-2214-06

* Project supported by the National High Technology Research and Development Program of China (No. 2005AA1Z1193)

[†] Corresponding author. Email: weitc@nwpu.edu.cn

Received 18 May 2006, revised manuscript received 4 September 2006