

# SOI 光波导高速电光调制器的研究进展\*

黄庆忠<sup>†</sup> 余金中

(中国科学院半导体研究所 集成光电子国家重点联合实验室, 北京 100083)

**摘要:** 介绍了不同截面大小的 SOI(silicon-on-insulator)波导单模条件,详细描述了儿种降低传输损耗,消除偏振相关,提高耦合效率的技术手段.分析比较了一种带有 MOS(metal-oxide-semiconductor)电容结构和一种具有微环结构的高速电光调制器,其调制频率分别达到 10 和 1.5GHz.

**关键词:** SOI; 单模条件; 传输损耗; 偏振相关; 耦合效率; 电光调制器  
**EEACC:** 4130; 4140

**中图分类号:** TN252; TN256      **文献标识码:** A      **文章编号:** 0253-4177(2006)12-2069-06

## 1 引言

光调制器是一种重要的有源器件,它在光通信和光计算领域有着广阔的应用前景.硅是中心对称晶体,一阶电光效应极其微弱,虽然硅的热光系数较大,但受自身导热性质的限制,热光调制器的调制频率无法超过 1MHz,因此人们一度认为实现硅基高速调制是不可能的.然而 SOI 材料以它在成本、制作工艺、电学与光学特性等方面巨大的优势,仍吸引着研究人员不懈努力,终于在近几年取得了突破,他们利用等离子体色散效应,成功地将调制频率提升到 1GHz 以上.光波导调制器最基本的组件是光波导,调制器的性能在很大程度上依赖于光波导的性能.随着工艺技术的进步,将波导截面尺寸降到亚微米甚至亚微米以下已成为可能.载流子注入或复合的路程减小会使开关时间缩短,因此小截面波导调制器不但具有更紧凑的结构,还具有更大的调制频率.然而光波导的尺寸缩小后,单模传输条件将发生改变,需要重新确定,而且也会带来传输损耗增大,偏振相关性增强,与光纤之间耦合效率下降等难题.因此在设计新的高速硅基电光调制器的过程中,将不得不考虑这些问题.沿着这一思路,本文首先阐述了几种 SOI 波导单模条件,然后回顾了研究人员在克服小截面 SOI 波导面临的三大难题上所取得的成果,最后对国际上 SOI 电光调制器相关研究的最新进展给出了介绍和分析.

## 2 SOI 光波导的单模条件

### 2.1 大截面脊形波导的单模条件

当波导中存在多个导模时,各导模传播常数不同,将会导致光波信号的畸变,因此集成光路中的光波导要求具有单模传输特性.Soref 等人基于模式匹配方法<sup>[1]</sup>,通过数值计算和拟合得到了大截面矩形截面脊形波导单模工作时, $H, h, w$  三者所应满足的关系:

$$t \leq \alpha + \frac{r}{\sqrt{1-r^2}}, \quad r > 0.5 \quad (1)$$

其中  $\alpha = 0.3$ ;  $t = w/H$ ;  $r = h/H$ ;  $w, H$  和  $h$  分别为脊形波导的脊宽、内脊高和外脊高.

当  $r > 0.5$  时,内脊区在  $y$  方向上高阶模的有效折射率小于外脊区基模的有效折射率,内脊区的高阶模将泄漏出去,从而确保  $y$  方向上只存在基模,再由第一个关系式确定  $w$ ,以确保  $x$  方向上也只存在基模.Pogossian 等人采用有效折射率法<sup>[2]</sup>计算得到的单模条件与(1)式相同,其中  $\alpha = 0$ ,因此这种单模条件比较苛刻,与实验结果符合得很好.

### 2.2 小截面脊形波导的单模条件

小截面脊形波导具有弯曲半径小,弯曲损耗小的特点,而且小截面波导调制器具有更大的调制速率.Reed 等人运用数值模拟方法<sup>[3]</sup>,对小截面 SOI 脊形波导的单模特性进行了详细的分析,得到的表达式为:

\* 国家重点基础研究发展计划(批准号:2006CB302803),国家高技术研究发展计划(批准号:2002AA3120660)和国家自然科学基金(批准号:69896260,60336010,60537010,60576001)资助项目

<sup>†</sup> 通信作者. Email:huangqz@red.semi.ac.cn  
2006-07-03 收到,2006-08-15 定稿

$$t \leq 0.05 + \frac{(0.94 + 0.25H)r}{\sqrt{1-r^2}},$$

$$0.3 < r < 0.5, 1.0 \mu\text{m} \leq H \leq 1.5 \mu\text{m} \quad (2)$$

式中  $1.0 \mu\text{m} \leq H \leq 1.5 \mu\text{m}$  限定了本式的适用范围,  $0.3 < r < 0.5$  给出了实现弱偏振相关特性及在  $y$  方向上实现单模的条件. 大截面脊形波导尺寸大, 边界处光场很弱, 偏振相关性可以忽略, 然而随着脊形波导截面减小, 波导边界对偏振特性影响增大. 事实上,  $y$  方向上的单模特性还和脊区宽度有关, 脊区宽度越小, 维持单模特性的  $r$  取值范围越大, 因此刻蚀比  $r$  可以小于 0.5, 上式限定  $0.3 < r < 0.5$ , 是考虑到需要消除波导偏振相关性而制定的.

当波导接近单模截止时, 一阶模的传输倾角变得非常小, 需要传输很长的距离才能辐射出去, 而实际器件的长度有限, 难以完全去除一阶模. 因此, Soref 利用数值模拟得到的单模条件比用实验方法得到的单模条件宽松, 只具有数学上的严格意义, 而 Pogossian 等人采用有效折射率法算得的单模条件更为严格, 和实验结果符合得更好. Soref 与 Reed 分别给出的单模条件具有明显的差异, 前者适用于大截面脊形波导, 可以忽略偏振相关性的影响, 后者适用于小截面脊形波导, 需要考虑偏振相关性.

### 3 小截面 SOI 波导面临的三大难题

为了提高集成度, 增大器件工作速率, 缩小 SOI 脊形波导尺寸已经是大势所趋. 然而随着波导尺寸的减小, 一系列新的问题出现了, 主要表现在以下三个方面:

(1) 小截面波导对光的限制能力较弱, 波导传输损耗增大.

(2) 波导几何结构不对称及芯层应力各向异性分布, 使波导对传输光的偏振状态很敏感.

(3) 波导和单模光纤尺寸差异增大, 它们之间的耦合效率将变得更低.

针对这三个方面的问题, 研究人员尝试了各种办法, 已取得许多有意义的成果.

#### 3.1 波导的传输损耗

##### 3.1.1 直波导的传输损耗

SOI 光波导芯层和包层之间折射率差较大, 而波导边界散射损耗与折射率差的立方成正比, 因此散射损耗是波导传输损耗的主要来源. 随着波导尺寸的减小, 受光刻和刻蚀等工艺的限制, 侧壁粗糙带来的散射损耗会更明显, 降低波导表面粗糙度将变得尤为重要.

光刻造成的掩模边界粗糙, 以及刻蚀或腐蚀条件的限制是引起波导侧壁粗糙的两个直接原因. 为

了减小侧壁粗糙度, 可以采用如下办法: (1) 用波长更小的光束进行光学曝光, 如深紫外曝光、电子束曝光等; (2) 控制好干法刻蚀各项条件, 并采用热氧化方法消除尖峰, 或采取湿法腐蚀工艺. Lee 等人<sup>[4]</sup> 采用热氧化方法处理经过传统光刻和 RIE (reactive ion etch) 刻蚀得到的 SOI 条形波导 (如图 1 所示), 测得波导传输损耗仅为 0.8 dB/cm, 而未经过热氧化方法处理的波导传输损耗是 32 dB/cm. Si 经过较长时间的氧化, 生成的  $\text{SiO}_2$  层变厚, 这时  $\text{SiO}_2$ -Si 界面处各点氧化速度会出现差异, 突起的峰顶能获得从更多方向扩散过来的氧化剂分子, 使它的氧化速度更快, 这样硅表面峰状突起被逐渐拉平, 去掉  $\text{SiO}_2$  覆盖层后重新获得的硅表面粗糙度将会下降.

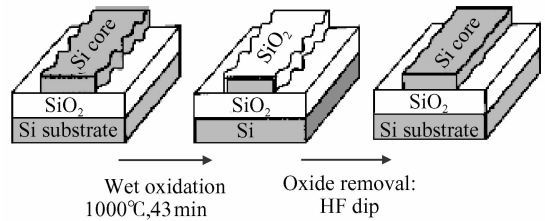


图 1 热氧化方法的工艺过程示意

Fig.1 Fabrication steps of the oxidation smoothing waveguides

##### 3.1.2 弯曲波导的传输损耗

SOI 脊形波导脊区与两侧平板区的有效折射率差不大, 波导在侧向限制光的能力较弱, 弯曲辐射损耗很大. 减小弯曲损耗主要有两种方法: (1) 选取合适的波导宽度、刻蚀比、弯曲半径参数值; (2) 采用特殊的弯曲结构, 如在弯曲波导外侧刻槽, 在波导连接处引入偏移等.

波导的弯曲损耗随着弯曲半径、刻蚀比、波导宽度的增大而减小. 减小弯曲半径将使有效折射率分布的斜率增大, 光场中心向弯曲外侧偏移, 使光场泄漏增大; 对脊形弯曲波导进行深刻蚀, 脊区与两侧平板区有效折射率的差异会增大, 能减小弯曲损耗; 波导宽度越大, 波导边界处光场分量就越小, 也能减小弯曲处光场泄漏. 弯曲波导内光场容易向外侧辐射, 而在波导外侧引入深刻槽 (如图 2 所示), 刻槽界面处的折射率差较大, 将抑制光场辐射, 从而能显著减小弯曲损耗. Rajarajan 等人<sup>[5]</sup> 在弯曲脊形波导外侧  $2.25 \mu\text{m}$  处刻槽, 波导弯曲半径为  $1.5 \text{mm}$ , 测得 TM 模的弯曲损耗是  $0.5 \text{dB}/90^\circ$ , 而未刻槽时弯曲损耗是  $12 \text{dB}/90^\circ$ , 可见刻槽后弯曲损耗明显降低. 在弯曲波导之间对接处引入偏移, 也是减小弯曲损耗的一个办法.

#### 3.2 波导的偏振相关性

波导截面几何形状不对称, 波导芯层中应力的

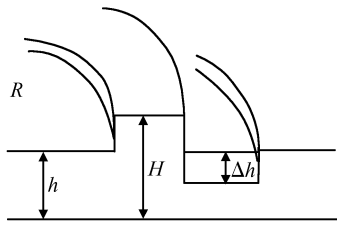
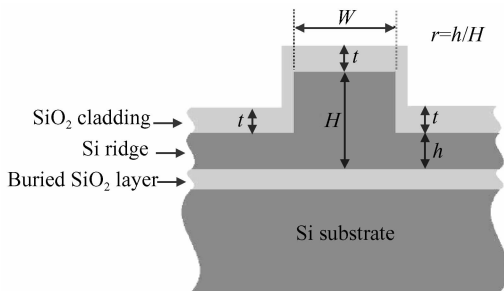


图 2 外侧深刻槽结构的 SOI 弯曲波导

Fig. 2 SOI bend waveguide with etching groove at the outside

各向异性分布是导致小截面 SOI 脊形波导对偏振敏感的主要原因. 对脊形波导深刻蚀或在波导上沉积一层  $\text{SiO}_2$ , 都能有效降低波导的偏振相关性. 采用脊形波导深刻蚀结构, 能优化刻蚀比和波导宽度等参数, 能够改变几何双折射和应力双折射, 从而获得零双折射. Reed 等人<sup>[3]</sup>采用 BPM (beam propagation method) 方法模拟, 脊形波导内脊高度  $H$  为  $1.00\mu\text{m}$ , 刻蚀深度  $D$  为  $0.64\mu\text{m}$ , 发现当波导宽度是  $0.52$  或  $0.78\mu\text{m}$  时, 双折射为零. 在脊形波导上覆盖一层  $\text{SiO}_2$ , 通过调节包层厚度和张力系数调节波导芯层中应力双折射从而消除偏振相关, 如图 3 所示. Xu 等人<sup>[6]</sup>通过这种方法将波导双折射从  $1.2 \times 10^{-3}$  降到了  $4.5 \times 10^{-5}$ .

图 3 覆盖有  $\text{SiO}_2$  包层的 SOI 波导截面图Fig. 3 Cross-section of SOI ridge waveguide with  $\text{SiO}_2$  cladding

改变波导的截面形状对波导的偏振特性、单模工作特性、弯曲损耗特性都会产生较大的影响, 无法单独调节波导的双折射, 而通过包层应力调节波导芯层中应力分布实现零双折射, 不但不影响波导的单模特性和弯曲损耗特性, 而且能通过改变覆盖层厚度和沉积条件准确地控制芯层内的应力分布. 但它的缺点是沉积  $\text{SiO}_2$  增大了工艺的复杂程度, 若在波导上制作电极,  $\text{SiO}_2$  层将受到破坏而难以有效调节双折射.

### 3.3 波导与光纤的耦合

SOI 脊形波导和单模光纤的截面几何形状和尺

寸差异很大, 它们之间的模场失配严重, 而且随着 SOI 脊形波导尺寸的进一步减小, 波导与光纤之间直接耦合的效率将更低, 因此需要加入模斑转换器来降低模场失配. Fijol 等人<sup>[7]</sup>设计了一种锥形模斑转换器, SOI 矩形波导的截面尺寸从  $3\mu\text{m} \times 3\mu\text{m}$  到  $11.5\mu\text{m} \times 11.5\mu\text{m}$  逐渐线性过渡, 它的插入损耗仅  $0.66\text{dB}$ , 但缺点是器件长度过大. 于是提出了一种基于 SOI 矩形波导的反向锥形模斑转换器<sup>[8]</sup>, 它的长度仅有  $40\mu\text{m}$ , 可以将耦合效率提高近一个数量级, 但仍不够大. 为了提高耦合效率, 减小耦合长度, Masanovic 等人<sup>[9]</sup>设计了一种双光栅辅助定向耦合器结构 (如图 4 所示), 将波长为  $1550\text{nm}$  的光波从光纤耦合进入  $250\text{nm}$  厚的波导, 耦合效率高达  $90\%$ , 而耦合区总长度仅  $2\text{mm}$ .

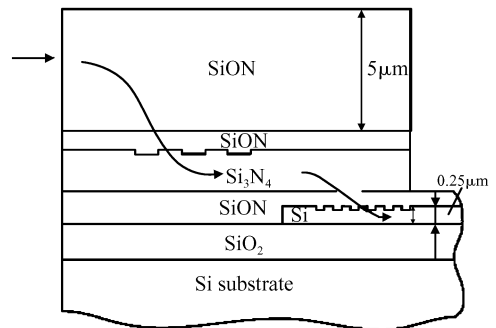


图 4 双光栅辅助 SOI 定向耦合器结构

Fig. 4 Dual grating-assisted directional coupler

在上述三种模斑转换器中, 锥形模斑转换器工艺相对简单, 是当前研究得最多的一种结构, 但它的长度过大, 不利于提高器件集成度, 而且锥形波导侧壁粗糙会导致较大的插入损耗. 反向锥形模斑转换器长度短, 结构紧凑, 并且对光纤与波导的对准误差敏感, 但是耦合效率不够大, 而且对偏振敏感. 双光栅辅助定向耦合器是近来研究的一个热点, 它的耦合效率高、耦合长度短, 还可以通过对材料折射率、光栅厚度、周期、刻蚀深度、占空比等参数的选取, 准确地控制其耦合效率与耦合长度, 但它同样具有偏振敏感的缺点.

## 4 SOI 波导电光调制器

光调制器是一种重要的有源器件, 它在光通信、光计算等领域都有广泛的应用. 硅导热的速度有限, 线性电光系数又极小, 要实现高速调制只能通过等离子色散效应. 目前, 两种调制频率超过  $1\text{GHz}$  的 SOI 波导电光调制器已经在实验室研制成功, 一个是带有 MOS 电容结构的 MZI (Mech-Zehnder interferometer) 型电光调制器<sup>[10]</sup>, 另一个是 p-i-n 结

构的微环型电光调制器<sup>[11]</sup>.

#### 4.1 带有 MOS 电容结构的 MZI 型电光调制器

2004 年初, Liu 等人设计了第一只调制频率超过 1GHz 的硅基电光调制器<sup>[10]</sup>. 他们引入了 MOS 电容结构, 由于电容两侧的载流子注入是在偏压作用下做漂移运动, 而不像 p-i-n 结中载流子注入是漂移过程, 因此它的调制速率大大提高. 如图 5 所示, n-Si 厚  $1.4\mu\text{m}$ , p 型多晶硅厚  $0.9\mu\text{m}$ , 栅氧层厚  $12\text{nm}$ , MZI 调制臂长度  $10\text{mm}$ , 波导截面  $2.5\mu\text{m} \times 2.3\mu\text{m}$ . 实验测量发现, MOS 型电光调制器的调制带宽达到 1GHz, 插入损耗为 15.3dB. 进一步优化设计, 在原结构上做两处改进<sup>[12]</sup>: (1) 缩小脊形波导的尺寸, 将波导截面尺寸从  $2.5\mu\text{m} \times 2.3\mu\text{m}$  降低到  $1.6\mu\text{m} \times 1.6\mu\text{m}$ ; (2) 用 ELO(epitaxial lateral over-growth) 技术生长出的单晶硅代替脊区的多晶硅, 改进后调制频率提高到了 10GHz, 插入损耗为 19dB.

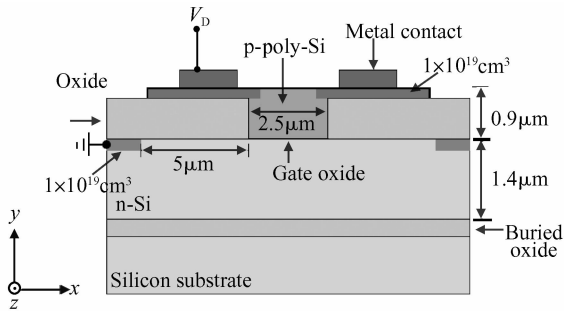


图 5 MOS 电光调制器相移臂横截面图

Fig. 5 Cross sectional view of a MOS capacitor waveguide phase shifter

波导截面尺寸的减小带来了载流子输运长度的缩短, 使调制器的调制速率显著提高. 用单晶硅代替多晶硅将有助于减小波导的吸收损耗, 但是波导尺寸的缩小也会带来较大的散射损耗和辐射损耗, 因此总的插入损耗仍略有提高. MOS 型电光调制器的调制速率大, 而且不需要直流注入, 具有功耗小的特点. 由于薄栅两侧载流子集电区厚度仅  $10\text{nm}$  左右, 调制效率低, 使得器件需要长达  $10\text{mm}$ , 器件尺寸过大将降低集成度, 而且这种调制器对 TE 模和 TM 模的调制效率相差 7 倍, 表现出对偏振态的敏感.

#### 4.2 微环型电光调制器

##### 4.2.1 微环型电光调制器的电学结构

微环型电光调制器的电学结构可以采用 p-i-n 结型<sup>[11]</sup>、MOS 电容型<sup>[12]</sup>、反向 pn 结型. 对比这三种结构, p-i-n 结型在工艺上相对容易实现, 载流子浓

度改变区域和光场分布重叠度大, 调制效率比较高, 然而载流子注入是扩散过程, 调制速率比较低, 而直流注入工作又使器件具有较大功耗; MOS 电容型和反向 pn 结型电光调制器, 载流子注入是漂移过程, 具有很高的调制速率, 工作时不涉及直流注入, 因而功耗较小, 但是工艺比较复杂, 调制效率也比较低.

2005 年, Cornell 大学的 Xu 等人结合微环和 p-i-n 结<sup>[11]</sup>, 制作了微环型电光调制器, 调制频率高达 1.5GHz. 如图 6 所示, 脊形波导  $W = 450\text{nm}$ ,  $h = 50\text{nm}$ ,  $H = 250\text{nm}$ , 微环和直波导间隔  $200\text{nm}$ , 环直径  $12\mu\text{m}$ , 波导尺寸已经达到亚微米或亚微米以下, 这是采用电子束曝光和 RIE 干法刻蚀技术得到的. 增大正向偏压使微环谐振波长蓝移, 直波导内光波难以耦合进微环, 光场分布达到稳态比载流子分布达到稳态更快, 这是微环调制器能够高速调制的原因. Kedatpure 等人运用有限元法分析并设计了一种带有 MOS 电容的微环调制器<sup>[13]</sup>, 它的消光比大于 7dB, 调制电压为 2V, 在工作时无直流注入, 同时具备功耗小和调制深度大的特点.

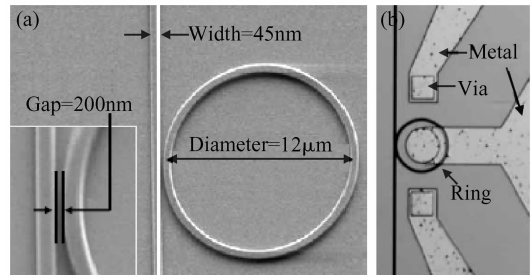


图 6 微环电光调制器的 SEM 图

Fig. 6 SEM images of the modulator with a ring resonator

##### 4.2.2 微环型电光调制器的光学结构

微环型电光调制器是由直波导与微环构成的, 影响器件工作性能的因素有: (1) 直波导与微环的耦合效率; (2) 微环的特性, 包括品质因子、环内光子寿命和完全内部损耗. 直波导与微环耦合效率大, 微环才能有效地将直波导内的光束引进去. 微环和直波导之间定向耦合最常见, 它要求耦合区波导间距很小, 这可以通过改善工艺来实现. Miao 等人<sup>[14]</sup>采用电子束曝光和智能剥离技术制作掩模, 然后采用 ICP(inductively coupled plasma) 干法刻蚀, 得到的耦合区波导间隔仅  $58\text{nm}$ . 但定向耦合在工艺上实现颇有难度, 于是人们提出了另外两种方案: (1) 采用 MMI(multi-mode interference) 耦合器并结合跑道型微环结构, 增大工艺容差; (2) 采用微环与直波导垂直耦合结构, 以便在材料生长方向上控制微小间距相对容易.

微环的品质因子、环内光子寿命和完全内部损耗分别决定了微环调制器的调制频率、调制深度和透射率,因此微环的设计和制作十分关键. Kiyat 等人<sup>[15]</sup>设计了一种 SOI 矩形截面脊形波导微环结构,波导的脊高  $1.00\mu\text{m}$ ,脊宽  $1.00\mu\text{m}$ ,平板波导高度为  $0.58\mu\text{m}$ ,微环与直波导定向耦合,间距为  $0.8\mu\text{m}$ .采用跑道型微环结构,弯曲半径为  $350\mu\text{m}$ 时,品质因子高达 119000,这是已报道的具有最大品质因子的 SOI 脊形波导微环.随着弯曲半径减小,微环自由频谱宽度增大,但是尺寸缩小使损耗增加,品质因子会下降.

比起 MZI 型结构,微环型调制器具有三个优点:(1)不像 MZI 结构需要很长的相移臂,它是依靠微环谐振腔控制光的通断,结构非常紧凑;(2)可以很方便地构成光开关以及光开关矩阵;(3)调制器处于开态时微环失谐,难以从直波导中捕获到光,因此调制器的插入损耗小.然而微环型调制器也有自身的缺陷:(1)对温度变化敏感,Si 的热光效应将削弱电光调制的作用;(2)受微环性质的限制,调制深度不大.为了克服温度敏感性,可在波导表面沉积一层材料,通过应力作用使折射率随温度上升而减小,以补偿温度对折射率的影响.

## 5 结语

更高的调制频率、更小的插入损耗、更大的调制深度是 SOI 电光调制器的发展方向.通过缩小波导截面尺寸和优化器件结构,可以有效提高调制频率;而改善工艺条件使侧壁光滑,优化模斑转换器设计以提高耦合效率,能降低器件的插入损耗;MZI 干涉型电光调制器虽然尺寸较大,但与谐振腔型调制器相比,它具有更大的调制深度.目前 SOI 电光调制器的最大调制频率为 10GHz,已经具备一定的实用价值.凭借着丰富的材料来源、低廉的制作成本,硅基高速电光调制器的研制成功无疑会为光通信、光计算等领域的发展带来一场革命,并将进入一个崭新的硅基光子学时代.

## 参考文献

- [1] Soref R, Schmidtchen J, Petermann K. Large single-mode rib waveguides in GeSi-Si and Si-on-SiO<sub>2</sub>. IEEE J Quantum Electron, 1991, 27(8): 1971
- [2] Pogossian S P, Vescan L, Vonsovici A. The single mode condition for semiconductor rib waveguides with large cross section. J Lightwave Technol, 1998, 16(10): 1851
- [3] Chan S P, Png C E, Lim S T, et al. Single-mode and polarization-independent silicon-on-insulator waveguides with small cross section. J Lightwave Technol, 2005, 23(6): 2103
- [4] Lee K K, Lim D R, Kimerling L C, et al. Fabrication of ultralow-loss Si/SiO<sub>2</sub> waveguides by roughness reduction. Opt Lett, 2001, 26(23): 1888
- [5] Rajarajan M, Obayya S S A, Rahman B M A, et al. Design of compact optical bends with a trench by use of finite-element and beam-propagation methods. Appl Opt, 2000, 39(27): 4946
- [6] Xu D X, Cheben P, Dalacu D, et al. Eliminating the birefringence in silicon-on-insulator ridge waveguides by use of cladding stress. Opt Lett, 2004, 29(20): 2384
- [7] Fijol J J, Fike E E, Keating P B, et al. Fabrication of silicon-on-insulator adiabatic tapers for low-loss optical interconnection of photonic devices in photonics packaging and integration. Proc SPIE, 2003, 4997: 157
- [8] Almeida V R, Panepucci R R, Lipson M. Nanotaper for compact mode conversion. Opt Lett, 2003, 28(28): 1302
- [9] Masanovic G Z, Passaro V M N, Reed G T. Coupling to nanophotonic waveguides using a dual grating-assisted directional coupler. IEE Proceedings-Optoelectronics, 2005, 152(1): 41
- [10] Liu A, Jones R, Liao L, et al. A high-speed silicon optical modulator based on a metal-oxide-semiconductor capacitor. Nature, 2004, 427: 615
- [11] Xu Q F, Schmidt B, Pradhan S, et al. Micrometer-scale silicon electro-optic modulator. Nature, 2005, 435(7040): 325
- [12] Liao L, Samara-Rubio D, Morse M, et al. High speed silicon Mach-Zehnder modulator. Optics Express, 2005, 13(8): 3129
- [13] Kekatpure R D, Brongersma M L, Shenoy R S. Design of a silicon-based field-effect electro-optic modulator with enhanced light-charge interaction. Opt Lett, 2005, 30(16): 2149
- [14] Miao B L, Yao P, Murakowski J, et al. Fabrication of silicon microring resonators with narrow coupling gaps. Journal of Microolithography Microfabrication and Microsystems, 2005, 4(2): 023013
- [15] Kiyat I, Aydinli A, Dagli N. High-Q silicon-on-insulator optical rib waveguide racetrack resonators. Optics Express, 2005, 13(6): 1900

## Recent Progress on SOI-Based High-Speed Electro-Optic Modulators<sup>\*</sup>

Huang Qingzhong<sup>†</sup> and Yu Jinzhong

(*State Key Laboratory of Integrated Optoelectronics, Institute of Semiconductors,  
Chinese Academy of Sciences, Beijing 100083, China*)

**Abstract:** Silicon-on-insulator (SOI)-based high-speed electro-optic modulators are the key component in optical communication and computing systems. It is necessary to scale down the size of optical waveguides to increase integrity and modulation speed. However, many difficulties will be faced, such as changes in the single-mode conditions, increased transmission loss and coupling loss, and polarization dependence. In this paper, the single-mode conditions of SOI waveguides with different section areas are introduced, and various techniques for dealing with these difficulties are described. Then, a high-speed silicon modulator with a metal-oxide-semiconductor capacitor and a compact silicon modulator with a ring resonator are introduced and analyzed, whose modulation frequencies are as high as 10 and 1.5GHz, respectively.

**Key words:** silicon-on-insulator; single mode condition; polarization-dependence; transmission loss; coupling efficiency; electro-optic modulator

**EEACC:** 4130; 4140

**Article ID:** 0253-4177(2006)12-2069-06

---

<sup>\*</sup> Project supported by the State Key Development Program for Basic Research of China(No.2006CB302803), the National High Technology Research and Development Program of China(No.2002AA312060), and the National Natural Science Foundation of China(Nos. 69896260,60336010,60537010,60576001)

<sup>†</sup> Corresponding author. Email: huangqz@red.semi.ac.cn

Received 03 July 2006, revised manuscript received 15 August 2006

©2006 Chinese Institute of Electronics