

InP 衬底 AlAs/In_{0.53}Ga_{0.47}As RTD 的研制

高金环^{1,†} 杨瑞霞² 武一宾¹ 刘岳巍³ 商耀辉¹ 杨克武¹

(1 中国电子科技集团公司第十三研究所, 石家庄 050051)

(2 河北工业大学信息工程学院, 天津 300130)

(3 石家庄铁道学院电气分院, 石家庄 050051)

摘要: 报道了 InP 衬底 AlAs/In_{0.53}Ga_{0.47}As/AlAs 两垒一阱结构共振隧穿二极管 (RTD) 器件的研制. 结构材料由分子束外延制备, 衬底片为 (001) 半绝缘 InP 单晶片, 器件制作选用台面结构. 测得室温下的峰值电流密度为 1.06×10^5 A/cm², 峰-谷电流比为 7.4, 是国内报道的首例 InP 材料体系 RTD 器件.

关键词: 共振隧穿二极管; 分子束外延; 台面结构; InP 衬底; 峰-谷电流比
EEACC: 2560

中图分类号: TN312.2 文献标识码: A 文章编号: 0253-4177(2007)04-0573-03

1 引言

共振隧穿二极管 (RTD) 是利用量子共振隧穿效应而构成的一种新型的两端高速器件, 它是最有前景的纳米电子器件之一. 产生隧穿量子效应的共振隧穿结构是决定 RTD 性能的关键^[1]. 从能带图上看, 它的核心是两个宽带隙材料的势垒中间夹着窄带隙材料的势阱, 形成两垒一阱 (DBSW) 的结构. 势垒与势阱间的带隙差值增加时, RTD 的峰-谷电流比 (PVCR) 随之增大^[2]. 选用不同的材料体系, RTD 的特性会出现很大差异.

采用 InP 衬底材料体系可以大大改善 RTD 器件的性能^[2]. 峰值电流密度 J_p 和 PVCR 是评价 RTD 器件直流参数性能的两个重要指标, 增大 J_p 有利于提高器件的驱动能力、开关速度和频率; 增大 PVCR 有利于提高器件的抗干扰能力和输出功率, 但二者不可能同时达到最大值, RTD 的设计者需根据不同的需要选择其中之一作为主要目标.

目前我们所见过的报道^[3~5], 在常温下, InP 衬底 AlAs/In_xGa_{1-x}As 体系 RTD 器件的 PVCR 最高可达 25.9, 对应的 J_p 为 6.21×10^2 A/cm²^[3]. 本文提出的 AlAs/In_{0.53}Ga_{0.47}As/AlAs 19nm/40nm/19nm 结构旨在获得较高的 J_p (10^5 A/cm² 量级), 以提高 RTD 器件的驱动能力.

2 材料结构设计

RTD 是一种纵向器件, 器件的性能参数主要取

决于其分子束外延材料结构的设计. 结构设计的核心是根据材料结构参数与器件特性间的关系, 设计出最佳的材料结构参数, 获得性能优越的 RTD 器件. 根据所需 RTD 器件性能的要求, 提出材料结构设计, 如图 1 所示.

n ⁺ -In _{0.53} Ga _{0.47} As	$N_D = 1 \times 10^{19}$ cm ⁻³	100nm
n-In _{0.53} Ga _{0.47} As	$N_D = 5 \times 10^{18}$ cm ⁻³	10nm
In _{0.53} Ga _{0.47} As		5nm
AlAs		1.9nm II
In _{0.53} Ga _{0.47} As		4.0nm I
AlAs		1.9nm II
In _{0.53} Ga _{0.47} As		5nm
n-In _{0.53} Ga _{0.47} As	$N_D = 5 \times 10^{18}$ cm ⁻³	60nm
n ⁺ -In _{0.53} Ga _{0.47} As	$N_D = 1 \times 10^{19}$ cm ⁻³	250nm
SI InP substrate		

图 1 RTD 材料结构

Fig.1 Layer structure for RTD

AlAs/In_{0.53}Ga_{0.47}As/AlAs 两垒一阱 (DBSW) 结构是 RTD 结构的核心. 选取 In_xGa_{1-x}As 中 $x = 0.53$, 是因为 In_{0.53}Ga_{0.47}As 与 InP 的晶格完全匹配, 因而避免了外延材料生长过程中的位错缺陷. 选择禁带宽度大的 AlAs 做势垒, 能够有效提高器件的 PVCR 值.

如图 1 中所示, I 区为 In_{0.53}Ga_{0.47}As 势阱层, 势阱层厚度 L_w 增大, 对应量子阱中离散能级数目增多, 为了制得具有单峰 $I-V$ 特性的 RTD 器件, 设计势阱宽 4nm; II 区为 AlAs 势垒层, AlAs 与 In_{0.53}-

† 通信作者. Email: oror_2000@163.com

2006-10-09 收到, 2006-11-10 定稿

$\text{Ga}_{0.47}\text{As}$ 的晶格失配度决定 AlAs 层厚应小于其膜晶生长的临界厚度值 2.5nm ^[6]. 随 AlAs 势垒厚度 L_B 的减小, 器件的 J_P 增大, 而 PVCR 值减小. 为研制高 J_P 的 RTD 器件, 满足在电路中做驱动器器件的需要, 设计势垒厚 1.9nm ; AlAs 势垒层两边 5nm 非掺杂的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 隔离层 (spacer), 将重掺杂区与 DBSW 隔离开, 减小重掺杂区的电子散射对器件性能的影响; 靠近衬底的重掺杂层为 RTD 的集电极 (collector) 接触层, 远离衬底的重掺杂层为发射极 (emitter) 接触层, 使用 Si 重掺杂层做接触层能够有效减小接触电阻, 进而减小器件功耗.

3 实验

3.1 外延材料制备

材料制备使用分子束外延 (MBE) 工艺, 衬底片选用 (001) 半绝缘 InP 单晶片. 样品的外延生长在 Riber 32 型 MBE 实验设备上完成, 设备配有反射式高能电子衍射仪 (RHEED), 它通过电子在衬底表面的衍射, 提供实时的生长表面再构信息, 利用荧光屏上得到的图像便可以实现实时监控.

样品在生长制备前期, 进行了一系列的基础实验, 通过霍尔、X 射线双晶衍射、PL 谱等测试手段对实验条件进行验证和优化, 获取了合适的生长条件. 外延生长时的衬底温度为 470°C , 各生长源温度如下表:

表 1 MBE 工艺制备的各生长源温度

Table 1 Temperatures of deferent growth source with MBE process

生长源	1# Si	3# Si	Ga 顶	Ga 底	In	Al
温度/ $^\circ\text{C}$	1130	937	1070	897	770	1083

生长过程中, 各层的生长厚度由程序精确控制. 对于晶格失配的 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}/\text{AlAs}$ 结构, 采用中断生长技术, 提高界面的平坦度. 生长 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 时观察到的 RHEED 表面再构衍射图样为 2×1 , 生长 AlAs 时的 RHEED 衍射图样为 2×3 , 表明外延材料的生长模式是二维逐层生长的^[5].

3.2 器件制作

对于 RTD 器件技术指标的实现来说, 材料的设计和制备是基础和前提, 器件结构的设计和选择、器件制造工艺的实施则是重要保证. 器件制作选用台面结构, 如图 2 所示. 由三个台面构成, (1) 由发射极接触金属 AuGeNi 构成的顶层台面, 作用是引出发射极电极, 并在工艺过程中用做下一层台面的掩蔽金属; (2) 位于重掺杂 n^+ -InGaAs 层的集电极接

触台面, 以 AuGeNi 作为引出电极; (3) 设计在半绝缘 InP 衬底上的压焊点台面.

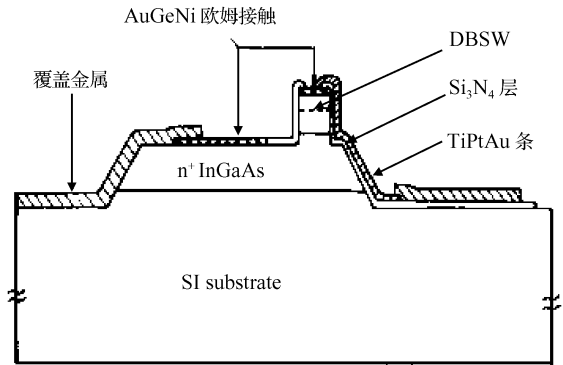


图 2 RTD 台面结构剖面图

Fig. 2 Cross section of the RTD fabricated by a planar technology

主要工艺过程如下: (1) 制作 E 区接触电极, 蒸发 $1\mu\text{m}$ 厚 AuGeNi; (2) 以电极金属作掩蔽, 腐蚀 E 区台面, 腐蚀到 C 区的 n^+ 层为止. 腐蚀液选用非选择性的磷酸系腐蚀液 ($\text{H}_3\text{PO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 38$); (3) 制作 C 极的接触电极, 同 E 区一样蒸发 $1\mu\text{m}$ 厚 AuGeNi; (4) 腐蚀大台面; 沉积 Si_3N_4 钝化层; 光刻引线孔; 蒸发 TiPtAu; 光刻、腐蚀出从 E, C 极引线孔到压焊点的引线.

3.3 特性测试

RTD 样品器件发射极面积 A_E 为 $4\mu\text{m} \times 4\mu\text{m}$, 用 GH4821 半导体特性测试仪测试其 DC 特性, 测试结果如图 3 所示. 正向 E 极接地时的直流参数如下: $V_P = 1.0\text{V}$, $I_P = 17\text{mA}$, $V_V = 1.5\text{V}$, $I_V = 2.3\text{mA}$, 峰值电流密度 $J_P = 1.06 \times 10^5 \text{A}/\text{cm}^2$, 峰-谷电流比 $\text{PVCR} = 7.4$. 峰值电流密度值为 $1.06 \times 10^5 \text{A}/\text{cm}^2$, 适于在电路中作驱动器器件的需要, 符合设计要求. 峰-谷电流比 PVCR 较小, 与设计的势垒厚度值相对较小有关, 势垒的生长质量也会影响 PVCR 值, 其细节还有待进一步研究.

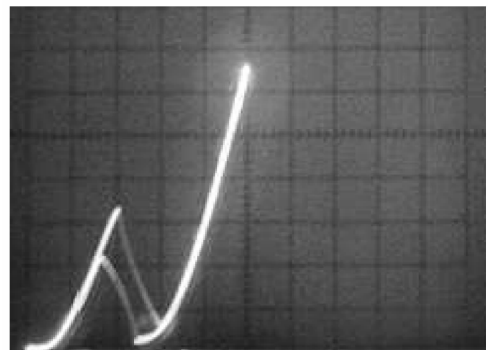


图 3 InP 衬底 RTD 样品的 I-V 特性

Fig. 3 I-V characteristics of InP based RTD sample

从测试结果看,器件开启电压比较大(约为 0.3V),经分析原因可能有两种:(1)势阱较窄,导致势阱中的基态能级较高,使得开启电压变大;(2)器件欧姆接触的接触电阻较大.图3中对应(V_{12}, I_{12}) = (0.8, 12), (1.5, 1)的曲线一般被认为是由器件与测试系统的共振造成的回扫线^[7].

4 结束语

目前,越来越多的高速器件如 HEMT, HBT, MOSFET 和光探测器等使用 InP 衬底材料制作,国外已有许多将 RTD 和上述器件集成在 InP 衬底材料上制作高速的微波模拟/数字电路的实例^[6,8,9].我们设计并制作出了具有高峰值电流密度的 InP 衬底 In_{0.53}Ga_{0.47}As/AlAs 结构 RTD 器件,室温下的 J_p 为 1.06×10^5 A/cm², PVCR 为 7.4,有助于国内 InP 材料体系 RTD 的进一步研究和发展.

参考文献

- [1] Sun J P, Haddad G I, Mazumder P. Resonant tunneling diodes: models and properties. Proceedings of the IEEE, 1998, 86(4):641
- [2] Rolland P A, Friscourt M R. Comparison between InP and other semiconductor materials for the realization of millimeter wave two terminal devices. Second International Conference of Indium Phosphide and Related Materials, 1990:80
- [3] Lin C H, Haddad G I. Negative differential resistance device and their circuit applications. UMI Microform 3000996, 2001
- [4] Sugiyama H, Matsuzaki H, Oda Y, et al. InP-based strained In_{0.8}Ga_{0.2}As/AlAs resonant tunneling diodes with high peak-current density and large peak-to-valley current ratio grown by MOVPE. International Conference of Indium Phosphide and Related Materials, 2003:211
- [5] Höntschel J, Stenzel R, Klix W. Simulation of quantum transport in monolithic ICs based on In_{0.53}Ga_{0.47}As-In_{0.52}Al_{0.48}As RTDs and HEMTs with a quantum hydrodynamic transport model. IEEE Trans Electron Devices, 2004, 51(5):684
- [6] Bergman J I, Chang J, Joo Y, et al. RTD/CMOS nanoelectronic circuits: thin-film InP-based resonant tunneling diodes integrated with CMOS circuits. IEEE Electron Device Lett, 1999, 20(3):119
- [7] Zhao Peiji, Cui Huilin, Wooland D L, et al. Origin of hysteresis and plateau-like behavior of the I - V characteristics of resonant tunneling diodes. International Journal of Modern Physics B, 2000, 14(4):411
- [8] Arai K, Matsuzaki H, Maezawa K, et al. Static frequency divider featuring reduced circuit complexity by utilizing resonant tunneling diodes in combination with HEMT's. IEEE Electron Device Lett, 1997, 18(11):544
- [9] Sano K, Murata K, Otsuji T, et al. An 80-Gb/s optoelectronic delayed flip-flop IC using resonant tunneling diodes and untravelling-carrier photodiode. IEEE J Solid-State Circuits, 2001, 36(2):281

Research on InP-Based AlAs/In_{0.53}Ga_{0.47}As RTD

Gao Jinhuan^{1,†}, Yang Ruixia², Wu Yibin¹, Liu Yuewei³, Shang Yaohui¹, and Yang Kewu¹

(1 The 13th Research Institute, CETC, Shijiazhuang 050051, China)

(2 School of Information Engineering, Hebei University of Technology, Tianjin 300130, China)

(3 Department of Electrical Engineering, Shijiazhuang Railway Institute, Shijiazhuang 050051, China)

Abstract: The research and fabrication of an InP-based AlAs/In_{0.53}Ga_{0.47}As double barrier single well resonant tunneling diode (RTD) device are reported. The material structure was grown on (001) semi-induction InP wafer by molecular beam epitaxy, and the device was fabricated with a mesa structure. The DC characteristics for the RTD sample were measured at room temperature. The peak-to-valley current ratio was 7.4, and the peak current density J_p was 1.06×10^5 A/cm².

Key words: resonant tunneling diode; molecular beam epitaxy; mesa structure; InP substrate; peak-to-valley current ratio
EEACC: 2560

Article ID: 0253-4177(2007)04-0573-03

† Corresponding author. Email: oror_2000@163.com

Received 9 October 2006, revised manuscript received 10 November 2006