

# 不同偏置下全耗尽 SOI NMOSFET 总剂量抗辐射的研究

王宁娟<sup>†</sup> 刘忠立 李 宁 于 芳 李国花

(中国科学院半导体研究所 传感器国家重点实验室, 北京 100083)

**摘要:** 研究了不同偏置条件下,全耗尽 SOI NMOSFET 的总剂量抗辐射特性,主要讨论不同偏置条件对器件中陷获电荷的产生和分布,以及由此对器件性能产生的影响.通过器件模拟发现,在辐射过程中器件的偏置条件不同,造成器件的有源区和埋氧层中电场的分布有着很大的差异.而俘获电荷的产生与电场又有着紧密的联系,所以造成了俘获电荷的分布和密度有很大的不同,从而对器件的影响也不同.模拟结果表明,在三种不同的偏置条件下,OFF 态(关态)时背沟道附近陷获电荷密度最高,以常数电流法估算出的阈值电压负漂移最大,同时引起了最大的本底静态漏电流.

**关键词:** SOI; 全耗尽; 总剂量辐射; 器件模拟

EEACC: 2560; 0290

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2007)05-0750-05

## 1 引言

与传统的体硅器件相比,SOI 器件具有集成密度高,工作速度快,功耗低等优点<sup>[1]</sup>.尤其在空间和军事等应用领域,由于 SOI 器件具有很强的抗辐射能力,因此有体硅器件无法比拟的优势.

SOI 器件是在一层很薄的硅膜上制作的,硅膜下是用于隔离的埋氧层.由于其有良好的隔离、无场区体硅等特点,所以 SOI 结构有非常好的抗击单粒子辐射的能力.然而,在抗总剂量效应方面,SOI 的抗辐射能力同体硅相比,并无特别优势,特别是对于全耗尽器件来说反而更加复杂,其复杂性表现在全耗尽器件中前栅与背栅晶体管的电学耦合上.近些年来,很多人对 SOI 器件的抗总剂量辐射进行了研究,主要是在工艺上提出一些辐射加固技术和对俘获电荷的产生机制进行物理上的分析<sup>[2~4]</sup>.但是与辐射相关的物理机制是非常复杂的,很多问题还处于争论中.以全耗尽器件中总剂量辐射中的最差偏置条件为例,不同的研究结果给出过完全相反的结论<sup>[2,3]</sup>.另外,这些研究结果主要是通过实验的方式得到的最差偏置条件,且没有给出具体的原因或者分析的内容非常少.

本文主要讨论埋氧层中的俘获电荷产生与分布的物理机制,通过器件模拟的方法对全耗尽器件的抗总剂量辐射进行深入研究,特别是对在不同偏置

条件下由辐射产生的俘获电荷的产生及其分布是如何对器件的电学特性产生影响进行探讨,总结出一些有价值的规律,为器件和电路的辐射加固的设计与生产,奠定理论基础.

## 2 器件辐射响应的模拟理论

辐射的模拟是建立在数值求解传统漂移扩散方程的基础上的,为了考虑辐射的影响,需在标准漂移扩散方程的基础上加入由辐射产生的电子和空穴项.漂移扩散方程由以下方程组成:

$$\nabla^2 \Phi = \frac{q}{\epsilon} [p - n + p_t - n_t] \quad (1)$$

$$\frac{\partial n}{\partial t} = \frac{1}{q} \nabla J_n + G - R - \frac{\partial n_t}{\partial t} \quad (2)$$

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \nabla J_p + G - R - \frac{\partial n_p}{\partial t} \quad (3)$$

$$J_n = q\mu_n E + qD_n \nabla n \quad (4)$$

$$J_p = q\mu_p E - qD_p \nabla p \quad (5)$$

式中  $n$  和  $p$  分别是自由电子和空穴的浓度;  $n_t$  和  $p_t$  分别是由辐射产生的俘获电子和空穴的浓度;  $G$  是产生率;  $R$  是复合率.方程(1)是泊松方程,方程(2)是电子的连续性方程,方程(3)是空穴的连续性方程,方程(4)是电子电流密度方程,方程(5)是空穴电流密度方程.另外,辐射引起的产生率  $G$  与复合率  $R$  可以由以下公式表达<sup>[5]</sup>:

$$G_r = G - R = Dg_0 Y(E) \quad (6)$$

<sup>†</sup> 通信作者. Email: njwang@mail.semi.ac.cn

2006-11-06 收到,2007-01-04 定稿

其中  $G_r$  代表净产生率;  $D$  是辐射剂量率;  $g_0$  是初始的电子-空穴对的产生率;  $Y(E)$  是与电场相关的项, 其趋势是电场越大,  $Y(E)$  越大, 最终趋近于 1. 由于电子和空穴在硅中的迁移率较高, 所以由辐射产生的电子和空穴能在很短时间内复合, 或者被电极所收集. 然而电子和空穴在氧化层中的迁移率比较低, 特别是空穴的迁移率更低, 加上氧化层中存在大量的空穴陷阱, 所以辐射会在氧化层中产生大量的俘获空穴. 本文主要讨论这些俘获空穴对器件的影响.

器件模拟过程中, 在上述公式(6)的基础上, 考虑了用 Shockley-Read-Hall(SRH)模型来描述载流子的产生与复合, 低场的迁移率模型充分考虑了衬底的掺杂浓度对迁移率造成的衰减; 高场的迁移率模型考虑了横向(沿沟道方向)电场对迁移率的影响, 即在高场下, 迁移率趋向饱和. 在考虑禁带宽度变窄效应时, 我们采用了费米统计函数来代替 Boltzmann 分布函数.

### 3 模拟结果与讨论

#### 3.1 电学特性的模拟

根据已经发表的实验结果, 我们取电子在氧化层中的迁移率为  $\mu_n = 20\text{cm}^2/(\text{V} \cdot \text{s})$ , 空穴在氧化层中的迁移率为  $\mu_p = 10^{-5}\text{cm}^2/(\text{V} \cdot \text{s})$ , 空穴和电子陷阱在氧化层中为均匀分布, 其密度为  $N_{\text{tp}} = N_{\text{tm}} = 3 \times 10^{18}\text{cm}^{-3}$ [6]. 为了减小短沟道效应的影响, 模拟中采用器件的栅长为  $0.8\mu\text{m}$ ; 顶硅的厚度为  $50\text{nm}$ , 掺杂浓度为  $10^{17}\text{cm}^{-3}$ , 源漏区的掺杂浓度为  $10^{20}\text{cm}^{-3}$ , 埋氧层厚度为  $375\text{nm}$ .

我们对全耗尽器件在 3 种不同的偏置条件下俘获电荷的产生进行了模拟. 这 3 种偏置条件分别对应于 CMOS 反向器的 ON(开态), OFF(关态), TG(传输门态), 器件的各端对应的电压值如表 1 所示[3,4]. 此处需要说明的是, 上述对应的各端的电压值是器件在 CMOS 反相器中的接法, 而本文中模拟的是单个 n 沟 SOI MOSFET.

表 1 偏置电压条件

Table 1 Applied bias configurations

	源极电压/V	栅极电压/V	漏极电压/V	衬底电压/V
ON	0	5	0	0
OFF	0	0	5	0
TG	5	0	5	0

从表 1 可以看出, 三种偏置条件中, 各端对应的电压是不同的, 它必然导致器件内部电势和电场分布的不同. 在上节公式(6)中我们提及辐射产生的俘

获电荷数是电场的函数, 下面将讨论在三种偏置条件下俘获电荷与器件特性之间的关系.

图 1 模拟了器件在  $500\text{krad}(\text{SiO}_2)$  辐射后, 在三种偏置条件下器件的转移特性和在辐射前后的对比. 器件在辐射前的阈值电压为  $0.42\text{V}$ , 而在辐照后, 器件的漏电流急剧增大. 在  $V_{\text{gs}} = 0\text{V}$  时, 漏电流在  $10^{-5}\text{A}$  的量级, 这表明辐射产生的俘获电荷使背沟道反型, 使器件完全开启了; 并且辐照后的阈值电压在三种偏置条件下全部变成了负值. 同时漏电流的大小顺序为: OFF 态, TG 态, ON 态; 这个排列的顺序与埋氧层中俘获电荷的多少有着紧密的联系, 即背沟道附近的俘获电荷越多, 引起的漏电流越大. 另外, 可以看出 OFF 态是最差的偏置条件.

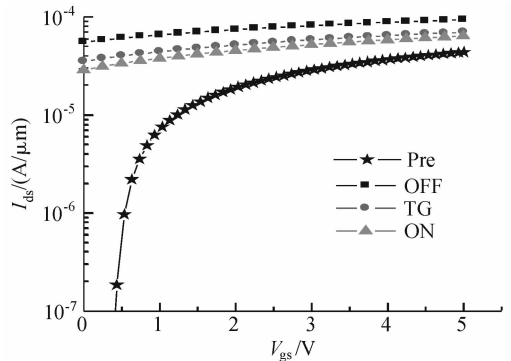


图 1 辐射前和辐射后转移特性的对比  
Fig.1 Pre & post-irradiation transfer characteristics

#### 3.2 俘获电荷与电场

由于电子的迁移率在埋氧层中比空穴的迁移率高几个数量级, 所以俘获的电荷大部分是空穴, 本文主要研究俘获的空穴对器件性能的影响. 为了了解俘获的空穴是如何影响器件性能的, 必须了解俘获空穴的分布和浓度, 以及在不同的偏置条件下俘获空穴分布的异同.

首先讨论 OFF 态的情况, 在 OFF 态下漏端接的是高电压, 源端接的是  $0\text{V}$ , 其电势是非对称的. 不但漏极区域的电势高, 而且与漏极相连的部分埋氧层电势也很高, 几乎与漏极的电势是一样的, 如图 2 所示. 图 3 给出了 OFF 态下电场的分布, 可以看到强电场主要出现在漏极的空间电荷区、体区的下方、源区的下方以及埋氧层的背界面. 值得注意的是, 源区下方的电场很强, 这是由于辐射产生的空穴对源区下面电场的分布产生了影响[2], 这些强场区域必然使陷阱俘获大量的空穴. 图 4 给出了 OFF 态俘获空穴的分布情况, 在强电场区域俘获空穴的密度基本上等于陷阱的密度, 这表明在强场区域陷阱基本上被填满了. 比较图 3 和图 4 可以看出, 高电场的区

域对应俘获空穴密度高的区域.当埋氧层中的俘获空穴在超过一定数量时,必然导致背沟道的反型,背沟道的反型可以引起前栅晶体管很大的漏电电流.一般来说埋氧层与硅衬底界面处的反型对前栅晶体管的特性影响不大,但是如果埋氧层的厚度比较薄时,有可能造成前栅晶体管 *I-V* 特性的变化.我们的研究结果与国外的 Ferlet-Cavrois<sup>[3]</sup> 和国内的余学锋等人<sup>[7]</sup> 的实验结果符合得非常好.

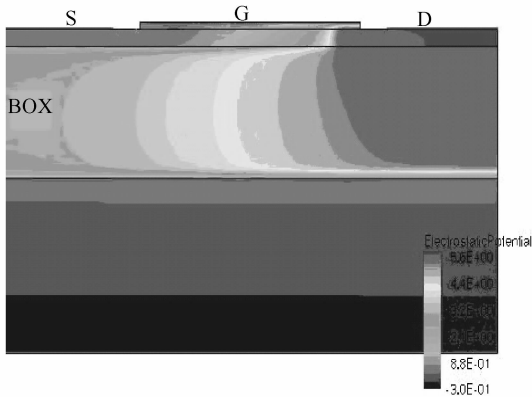


图 2 OFF 态下电势的分布

Fig. 2 Electrical potential distribution under OFF state

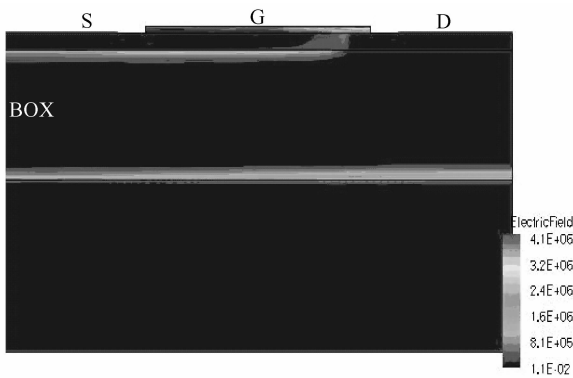


图 3 OFF 态下电场的分布

Fig. 3 Electrical field distribution under OFF state

在 TG 态下,源和漏同时接高电位,器件中的电势和电场分布是对称的.图 5 给出了在 TG 态下俘获空穴的分布,与 OFF 态不同的是,在源极下方的区域俘获的电荷密度很低,只有在体区下方俘获电荷的密度较高.

图 6 给出了在 ON 态下俘获空穴的分布,我们发现,对应的在埋氧区上方(靠近顶硅)的俘获空穴密度与 OFF 态和 TG 态的情况相比低了很多;对应背沟道引起反型的程度,或者说在背沟道反型层中引起的电子密度低了很多.

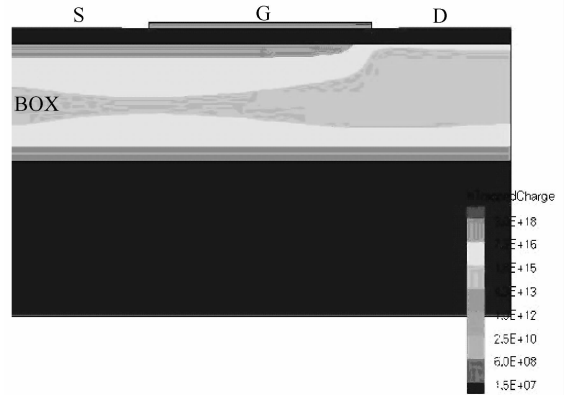


图 4 OFF 态下俘获空穴的分布

Fig. 4 Trapped-hole distribution under OFF state

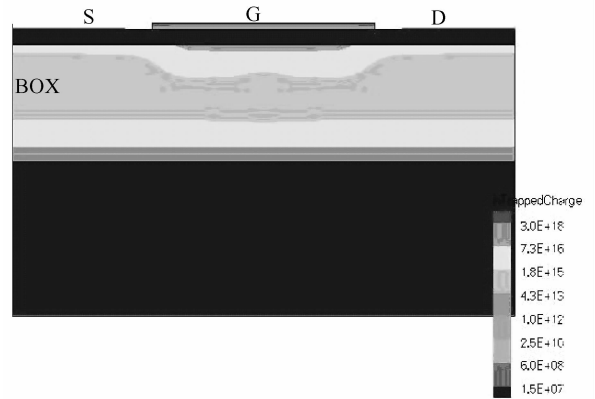


图 5 TG 态下俘获空穴的分布

Fig. 5 Trapped-hole distribution under TG state

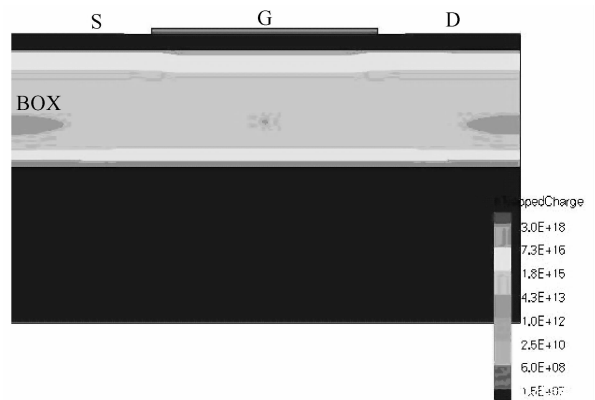


图 6 ON 态下俘获空穴的分布

Fig. 6 Trapped-hole distribution under ON state

接着再比较 OFF 态和 TG 态的情况,对比图 4 和图 5,可以看到在 OFF 态情况下,在背沟道附近的埋氧层中俘获空穴浓度大于对应 TG 态的情况(颜色越深,浓度越高).通过模拟三种偏置条件下俘获空穴的分布,可以发现 OFF 态在埋氧层中背沟道

附近区域的俘获电荷密度最高,其次是 TG 态,最低的是 ON 态。

图 7 给出了在三种偏压条件下顶硅/埋氧层界面处反型电子的分布,从图中可以看出,背沟道反型程度最大的为 OFF 态,其对应的漏电流也必然最高.反型程度的大小必然从器件的  $I-V$  特性上体现出来(对应图 1),这样我们就用电场、俘获空穴和反型电子的大小和分布解释了图 1 中三种偏置下漏电流大小不同的现象。

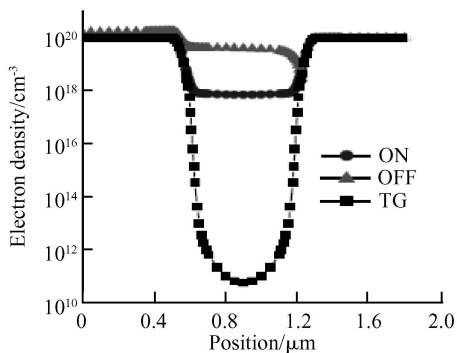


图 7 顶硅/埋氧界面处反型电子的浓度

Fig.7 Inversion electron distributions at top silicon and buried oxide interface

有些文献认为,全耗尽 SOI 器件的最差偏置条件是 TG 态<sup>[4]</sup>,也有些文献认为是 ON 态<sup>[2]</sup>.从上面的模拟结果可以看出,如果只有埋氧层中的俘获空穴对器件起作用,那么在 OFF 态下对应的俘获空穴密度最高,必然导致 OFF 态是最差的偏置条件.两种研究结论的不同,可能是由于俘获电荷在不同区域的分布存在差异所造成的,比如在隔离区域的氧化中的俘获电荷也可能对器件的性能产生决定性的影响.我们将在今后进行更深入的研究。

## 4 结论

本文深入地研究了全耗尽 SOI 器件的抗总剂量辐射问题,通过模拟的手段得到了由辐射产生的

陷获电荷,特别是陷获空穴的分布.我们发现,在埋氧层中产生的陷获空穴主要集中在埋氧层的上下两个界面,在界面处的密度是在埋氧层中间区域的 1000 倍左右(这个比例与埋氧层的厚度有关,埋氧层越厚,比例越大),其原因是在这两个界面处的电场非常强.一般认为,在前界面的陷获空穴对前栅晶体管的特性影响起主导作用,而在背界面的空穴对前栅器件的特性没有什么影响.但是通过模拟我们可以得出结论,如果埋氧层比较薄的话,背界面的电荷必然对器件的特性产生影响.另外,我们对全耗尽器件的最差偏置条件也进行了研究.发现在 ON 态和 OFF 态的情况下,在前界面处产生的陷获空穴比较少,那么对应在前硅中诱导出的电子密度就比较低,所以前栅晶体管的漏电流就比较小;而在 OFF 态情况下,在前界面处的电场比较高,所以能产生较高浓度的陷获空穴,从而使前栅晶体管的漏电流增大.通过这些分析,我们从物理机制的角度揭示了最差偏置条件产生的原因,为今后的抗辐射研究奠定了基础。

## 参考文献

- [1] Colinge J P. Silicon-on-insulator technology: materials to VLSI. Kluwer Academic Publisher, 1997
- [2] Schwank J R, Shaneyfelt M R, Dodd P E, et al. New insights into fully-depleted SOI transistor response after total-dose irradiation. IEEE Trans Nucl Sci, 2000, 47(3): 604
- [3] Ferlet-Cavrois V, Collandant T, Paillet P, et al. Worst-case bias during total dose irradiation of SOI transistors. IEEE Trans Nucl Sci, 2000, 47(6): 2183
- [4] Jenkins W C, Liu S T. Radiation response of fully-depleted MOS transistors fabricated in SIMOX. IEEE Trans Nucl Sci, 1994, 41(6): 2317
- [5] Leray J L. Total dose effects: modeling for present and future. IEEE NSREC Short Course, 1999
- [6] Milanowski R J, Pagey M P, Massengill L W, et al. TCAD-assisted analysis of back-channel leakage in irradiated mesa SOI nMOSFETs. IEEE Trans Nucl Sci, 1998, 45(6): 2593
- [7] Yu Xuefeng, Ren Diyuan, Lu Wu, et al. The ionizing radiation effects of SOS-CMOS device. Nuclear Electronics & Detection Technology, 1997, 17(3): 187 (in Chinese) [余学锋, 任迪远, 陆妩, 等. SOS-CMOS 电路的电离辐射响应特性. 核电子学与探测技术, 1997, 17(3): 187]

## Total Dose Irradiation of FD SOI NMOSFET Under Different Bias Configurations

Wang Ningjuan<sup>†</sup>, Liu Zhongli, Li Ning, Yu Fang, and Li Guohua

(State Key Laboratory of Transducer Technology, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

**Abstract:** The total dose irradiation effects under different bias configurations for fully-depleted (FD) silicon on insulator (SOI) devices are investigated, especially the influence on device performance from radiation-induced trapped-charges. The simulation results show that distribution of the electrical field is strongly dependent on the bias configuration. Moreover, the generation of trapped-charges is related to the electrical field. The variation of the electrical field distribution leads to the variation of trapped-charge distribution, which in turn results in the variation of device performance. Among the three different bias configurations, the OFF state has the highest density of trapped-charges and corresponds to the largest drift of threshold-voltage and leakage current of the front-gate transistor.

**Key words:** SOI; fully-depleted; total dose irradiation; device simulation

**EEACC:** 2560; 0290

**Article ID:** 0253-4177(2007)05-0750-05

---

<sup>†</sup> Corresponding author. Email: njwang@mail.semi.ac.cn

Received 6 November 2006, revised manuscript received 4 January 2007