

TFT-LCD 驱动芯片内置电源电路 IP 核设计*

魏廷存[†] 林彦君 高武 吕丽峰

(西北工业大学航空微电子中心, 西安 710072)

摘要: 设计了一种采用 $0.25\mu\text{m}$ CMOS 低压/中压/高压混合电压工艺的 TFT-LCD 驱动芯片内置电源电路 IP 核. 该 IP 模块包括低压降线性稳压电路、电荷泵升压/反压电路、VCOM 驱动电路和 VG OFF 驱动电路等, 能够提供驱动芯片的系统工作电压和 TFT-LCD 的驱动电压. 所产生的电压值可实现编程控制, 具有启动时间快、工作稳定和较低的温度系数等特点. 仿真与测试结果表明, 在上电 200ms 后能够生成稳定、正确的输出电压. 电源电路模块的总静态功耗小于 2mW.

关键词: TFT-LCD; 驱动芯片; 电源 IP 模块; LDO; 电荷泵

EEACC: 1205; 1220

中图分类号: TN43

文献标识码: A

文章编号: 0253-4177(2007)05-0802-08

1 引言

薄膜晶体管液晶显示器(thin film transistor-liquid crystal display, TFT-LCD)具有显示画质好, 响应速度快, 低电压、低功耗驱动以及适于显示动态图像等优点, 已成为各种便携式移动终端的首选显示屏. 驱动 IC 作为驱动 TFT-LCD 显示屏的核心部件, 在用于手机、PDA 等小型移动终端的中小屏幕显示驱动时, 出于面积、成本和功耗的考虑, 通常采用单片集成的办法(one-chip solution), 即在一个芯片上集成 Gate driver 和 Source driver、时序控制电路、电源电路以及显示 SRAM 等^[1~3]. 其中电源电路模块提供驱动 IC 的系统工作电压和 TFT-LCD 的驱动电压, 其特性直接影响着整个芯片的性能和显示的画面质量.

对于中小屏幕 TFT-LCD, 系统工作电压和 TFT-LCD 的驱动电压的规格基本一致, 为降低设计难度, 提高芯片的可靠性, 缩短上市时间(time-to-market), 可以将电源模块做成通用性强、工艺移植性好的 IP 核. 另外, 由于内置电源电路为数模混合电路, 其 IP 核的设计除了要具有通用性、工艺可移植性外, 还要在面积和功耗等方面具有足够优越的性能指标. 根据 IP 应用分类, 该 IP 核可归为电源管理模块类^[4].

本文首先分析 TFT-LCD 驱动芯片的内置电源电路的总体功能和构成, 然后介绍各模块的具体实

现方案, 同时分析模块的性能参数, 最后给出仿真和测试结果. 本文的设计结果已经成功应用于我们自主研发的手机用 TFT 彩色液晶显示驱动芯片“龙腾 T1”中, 通过对工程样片的详细测试和 TFT-LCD 模组上的使用, 证明此设计能够满足 TFT-LCD 驱动芯片的性能指标要求.

2 电源电路模块的功能与结构

2.1 TFT-LCD 的驱动电压要求

TFT-LCD 模组的结构框图如图 1 所示. 正常工作, 液晶像素单元需要 Gate 电压, Source 电压以及 Common 电压三个电压驱动. Gate 电压用于控制 TFT 的通断, 连接显示屏一行中所有 TFT 的栅极; Source 电压对应每个像素单元上所加载的图像数据内容; Common 电压连接液晶像素单元的另外一个极板, 它与 Source 电压的差值为像素单元上所加的驱动电压, 决定显示颜色的灰度. 为了减小 Source 电压的幅度以及防止液晶老化, 一般 Common 电压都是周期性的变化值: 即在 V_{comH} 和 V_{comL} 之间交替变化. 为了改善显示画质, 通常 Gate driver 采用三阶驱动方式, 即会输出 3 种不同的驱动电压: V_{goffH} , V_{goffL} , V_{GH} , 以补偿由 Common 电压变化带来的馈通电压(feed through voltage), 来消除“闪烁”和“拖尾”现象^[2].

* 国家高技术研究发展计划(批准号:2005AA1Z1193), 西安应用材料创新基金(批准号:XA-AM-200511)和西北工业大学研究生创业种子基金(批准号:Z200648)资助项目

[†] 通信作者. Email: weitc@nwpu.edu.cn

2006-11-10 收到, 2006-12-18 定稿

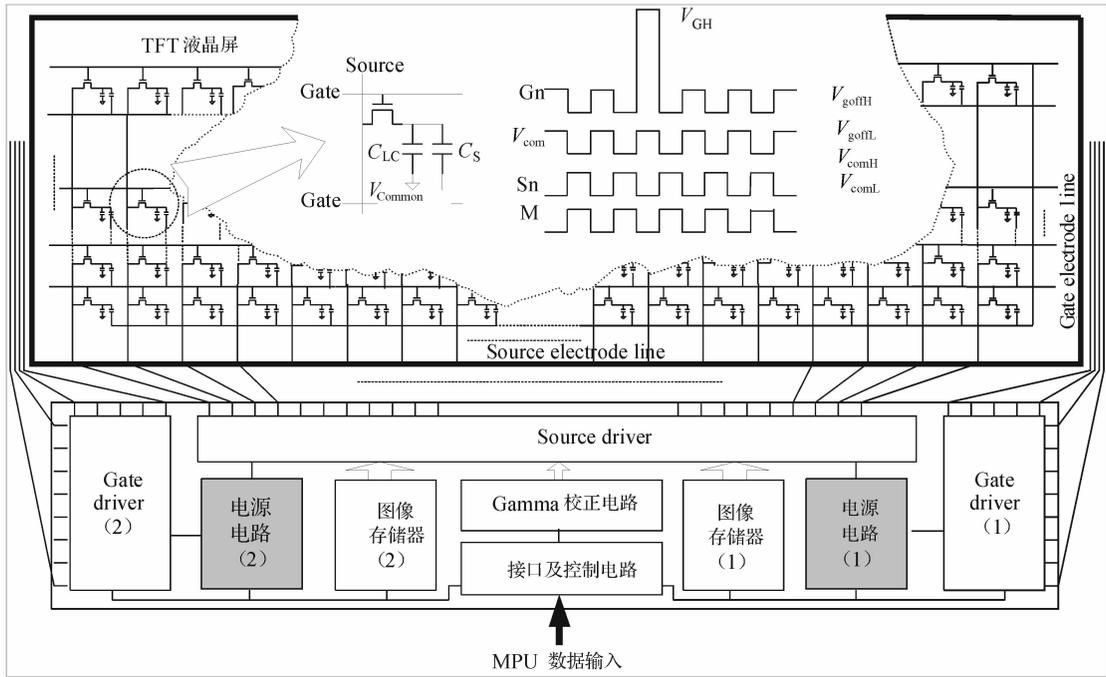


图 1 TFT-LCD 模组的结构框图
Fig.1 Block diagram of TFT-LCD module

2.2 电源电路模块的功能

TFT-LCD 驱动芯片内置电源电路模块的功能包括两个方面：即生成驱动 TFT-LCD 面板需要的驱动电压和整个 IC 的工作电压。其中驱动电压包括 V_{comH} 、 V_{comL} 、 V_{goffH} 、 V_{goffL} 和 V_{GH} 等；工作电压包括所有数字电路和图像存储器 (GRAM) 的工作电压 V_{CC} ，模拟电路的电源电压 V_{DH} 、 V_{GL} 、 V_{CL} ，升压电路基准电压 V_{CH} ，以及 Gamma 校正电路的基准电压 $V_{REG1OUT}$ 等。

电源电路模块的电压生成关系如图 2 所示^[5]。由外部供给的数字电源 V_{CC3} 通过调节生成 V_{CC} ；由外部供给的模拟电源 V_{CI} 通过调节产生 V_{CH} ，进一步升压产生 V_{DH} 、 V_{GH} ； V_{CH} 经过反压生成 V_{CL} ； V_{DH} 与 V_{CH} 之和经过反压生成 V_{GL} 。这几个过程中产生的电压 V_{DH} 、 V_{GH} 、 V_{GL} 、 V_{CL} 分别作为模拟电路的中压、正高压、负高压以及负低压工作电源。调节 V_{CH} 分别产生 $V_{REG1OUT}$ 和 $V_{REG2OUT}$ 作为产生驱动电压 V_{comH} 、 V_{comL} 和 V_{goffH} 、 V_{goffL} 模块的基准电压，其中 $V_{REG1OUT}$ 又用作为 Gamma 校正电路的基准电源电压。

2.3 电源电路模块的结构

本文设计的电源 IP 模块实现了芯片中与电源相关的所有功能，其模块结构如图 3 所示。整个模块按功能分为 4 个子模块，分别为：(1)可调节的低压

降线性稳压器 (low dropout regulator, LDO Regulator)；(2)升压倍数可调的电荷泵电路；(3) V_{com} 电压产生电路；(4) V_{goff} 电压产生电路。将该 4 种子模块分别讨论如下。

(1)可调节的低压降线性稳压器。采用 LDO 结构对外部电源 V_{CC3} 、 V_{CI} 和由电荷泵产生的 V_{DH} 、 V_{GL} 进行调节。产生温度系数小，PSRR 电压高，如数字部分的电源 V_{CC} ，电荷泵电路的升压基准电压 V_{CH} 、 V_{com} 和 V_{goff} 驱动电路的基准电压 $V_{REG1OUT}$ 和 $V_{REG2OUT}$ 。

(2)升压倍数可调的电荷泵电路。本设计中采用开关电容方式 (switched-capacitor topology) 的电荷泵^[6]，这种方式的电路实现简单，升压效率高，更重要的是该方法通过设置寄存器值就可以改变充电通路，能够灵活地调整升压倍数^[7]。这部分电路还包括 (-1)倍反压电荷泵电路。

(3) V_{com} 电压产生电路。产生在 V_{comH} 和 V_{comL} 之间交替变化的 V_{com} 电压，用于驱动 LCD 的 Common 电极。在此设置寄存器 VCM4-0、VDV4-0，可以根据需要调节 V_{comH} 与 V_{comL} 的大小。

(4) V_{goff} 电压产生电路。如前所述三阶驱动时 Gate driver 会输出 3 种不同的电压 V_{GH} 、 V_{goffH} 、 V_{goffL} 。显示屏的某行没有被选中时，所加的 Gate 电压在 V_{goffH} 、 V_{goffL} 之间交替变化。该模块主要负责产生 V_{goffH} 和 V_{goffL} 电压，具体值的大小可通过寄存器 VRL<4:0>设置。

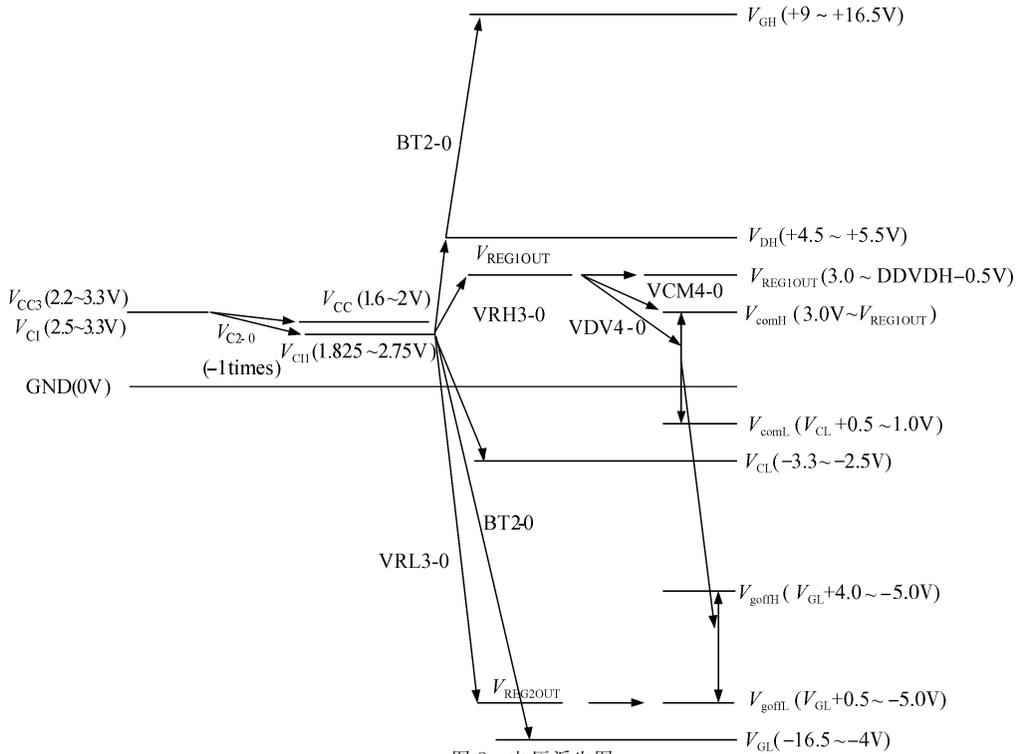


图 2 电压派生图

Fig. 2 Diagram for voltages generation relationship

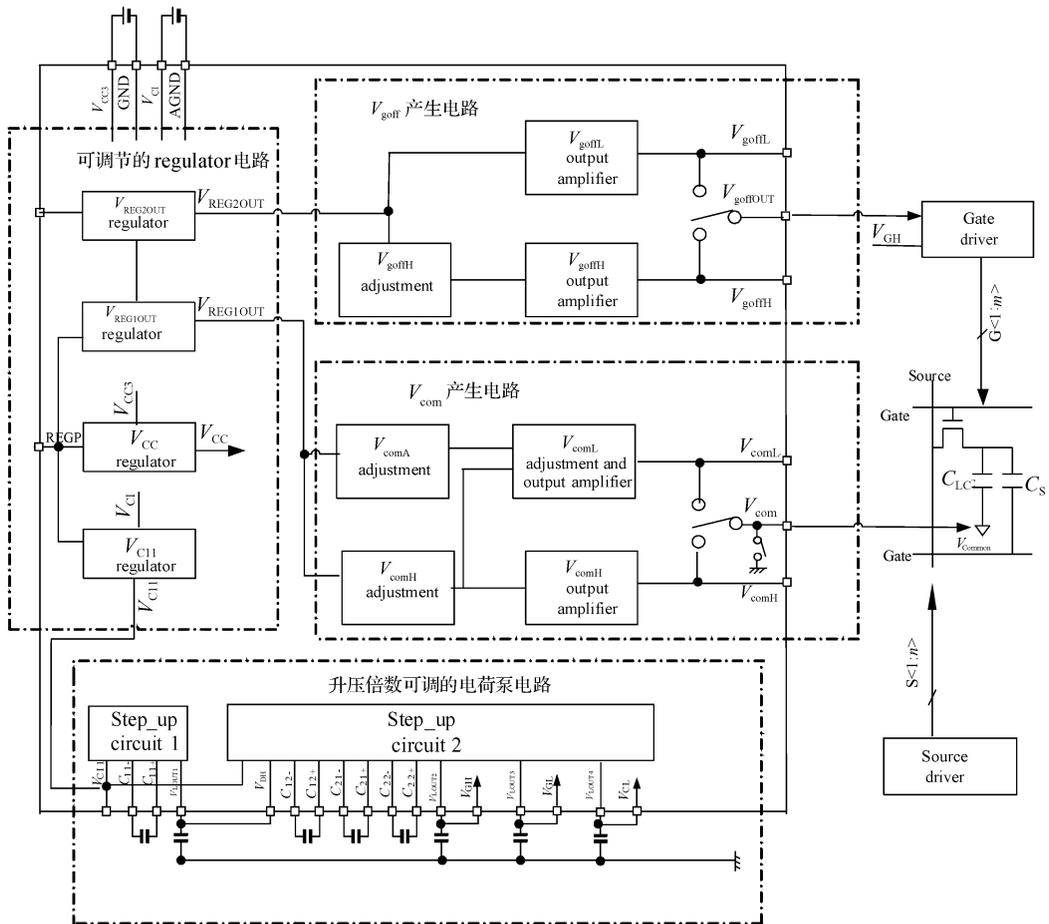


图 3 电源 IP 核整体结构框图

Fig. 3 Block diagram of power supply IP core

在此需要说明的是, TFT-LCD 中的存储电容 (C_s) 可采用 C_s on common 和 C_s on gate 两种走线方式. 对于 C_s on common 结构, Gate driver 只能采用二阶驱动; 而对于 C_s on gate 结构 Gate driver 则需要三阶驱动. 本文中的设计是基于三阶驱动的, 采用不同的驱动方式, 所需要的电源电路内部功能模块略有不同. 实际应用时若采用二阶驱动, 只需删除电源电路 IP 核中的 V_{goff} 电压产生模块以及 V_{REG2OUT} 产生电路, 其余模块保持不变.

3 电源电路 IP 核的设计与实现

3.1 可调节的低压降线性稳压器

LDO 线性稳压电路由于具有低噪声、高 PSRR、快速瞬态响应和输出纹波小等优点, 在各种模拟集成电路中得到广泛应用. 低压降线性稳压电路的基本结构如图 4 所示.

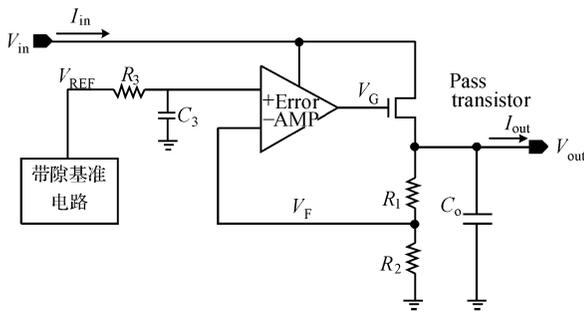


图 4 LDO 线性稳压电路结构示意图
Fig.4 Schematic of LDO regulator

其动作原理如下: 首先由带隙基准电路产生温度系数很小的基准电压 V_{REF} [8,9], 作为误差放大器

(error AMP) 的基准输入电压, 与反馈电压 V_F 进行比较, 其输出电压用来调节调整管 (pass transistor) 的 V_{ds} 电压, 以达到稳定输出电压的目的. 通过调节电阻反馈网络中的可变电阻值改变 V_{CC} 的大小.

由于 V_{CC} 给所有的数字电路和大容量 GRAM 供电, 所以要确保 V_{CC} 具有较强的电流负载能力 ($>2\text{mA}$). 该模块所能达到的性能指标为: 电源 V_{CC3} 在 $2.0 \sim 4.2\text{V}$ 之间变化时, V_{CC} 被稳定在 $1.924 \sim 1.926\text{V}$ 之间, 温度从 $-50 \sim 125^\circ\text{C}$ 之间变化时, V_{REF} 的变化只有 2.4mV .

V_{CH} 调整电路与 V_{CC} 调整电路的区别仅在于调整输出电压幅度的方式不同. V_{CC} 为一个确定的值, 因而 R_1 与 R_2 的值在硅实现后不可更改, 但是可以在版图设计时设置多余的电阻, 根据需要接入到电路中进行调整. 而 V_{CH} 作为升压电路的基准电压, 一般采用寄存器控制可变电阻串的大小以调节输出电压的幅度.

V_{REG1OUT} 与 V_{REG2OUT} 电压调整电路结构与 V_{CH} 相同. 分别通过寄存器 VRH3-0, VRL3-0 控制产生 $V_{\text{REG1OUT}} = 3 \sim 5\text{V}$, $V_{\text{REG2OUT}} = -16 \sim -5\text{V}$.

3.2 升压倍数可调节电荷泵电路

TFT 液晶屏上的 TFT 开关所需要的开启电压范围为 $8 \sim 16\text{V}$, 关闭电压范围为 $-9 \sim -13\text{V}$, 而芯片外加电压 $V_{\text{Cl}} = 2.5 \sim 3.3\text{V}$, 远远不能满足驱动电压的需求, 需要进行升压或反压处理. 电荷泵电路利用模拟电子开关控制电容的充、放电, 将能量由输入端传给输出负载, 可以实现对输入电压的整数倍升压或反压, 同时具有升压效率高, 易于单片集成等优点, 广泛用于 LCD 驱动 IC 中.

升压倍数可调的电荷泵电路结构如图 5 所示. 振荡器 (RC_OSC) 产生的时钟, 经分频器分频后, 由时钟产生电路获得两相不交叠时钟 (CLK11,

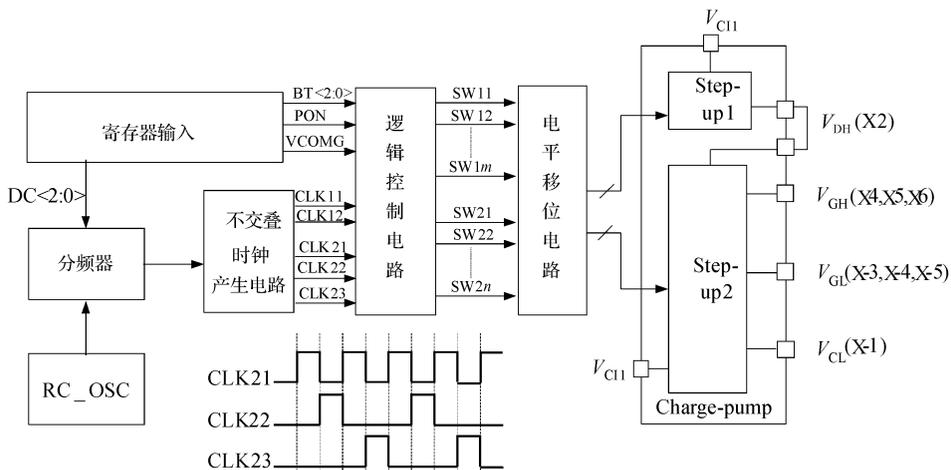


图 5 升压倍数可调的电荷泵电路结构
Fig.5 Diagram of step-up factor adjustable charge-pump circuit

CLK12, 用于 Step-up1) 和三相不交叠时钟 (CLK21, CLK22, CLK23, 用于 Step-up2), 并连同寄存器控制信号经由逻辑控制电路生成开关动作的数字信号, 寄存器位 DC<2:0> 主要用来设置分频系数. 电平移位电路(level shift) 将此数字信号的电平移位到可以控制电荷泵电路中, 模拟开关动作的模拟信号电平. 升压倍数是通过改变寄存器位 BT<2:0> 的值来调整的, 这样可以根据具体需要来选择升压倍数, 增加了 IP 核的通用性. 升压电路 1 (Step-up1) 对 V_{CH} 可进行 2 倍的升压, 得到中压电源 V_{DH} (4.5~5.5V); 然后通过升压电路 2 (Step-up2) 对 V_{CH} 进一步进行 4~6 倍升压, 得到正高压电源 V_{GH} , 对 V_{DH} 与 V_{CH} 之和进行反压得到 V_{GL} , 对 V_{CH} 进行反压得到 V_{CL} . 另外, 两个寄存器位 PON, VCOMG 分别用来控制是否产生 V_{GL} 与 V_{CL} .

本文中, 升压电路 2 采用同时升压和反压的电荷泵结构, 如图 6 所示. 采用三相时钟 CLK21, CLK22, CLK23 控制大尺寸模拟开关, 其中 CLK21 用于充电时的开关控制; CLK22 用于升压时的开关控制; CLK23 用于反压时的开关控制. 在充电周期, 开关 2, 3, 8, 9, 13, 14 闭合, C_{12} , C_{21} , C_{22} 被充电到 V_{DH} ($2 \times V_{CH}$); 在升压周期, 若开关 6, 12, 17 闭合, 则得到 $V_{GH} = 3 \times V_{DH}$ ($6 \times V_{CH}$); 若开关 6, 12, 16 闭合, 则得到 $V_{GH} = 5 \times V_{CH}$; 若开关 6, 12, 14 闭合, 则得到 $V_{GH} = 4 \times V_{CH}$. 同理在反压周期, 根据 BT<2:0> 的设置可以实现 $V_{GL} = -5 \times$

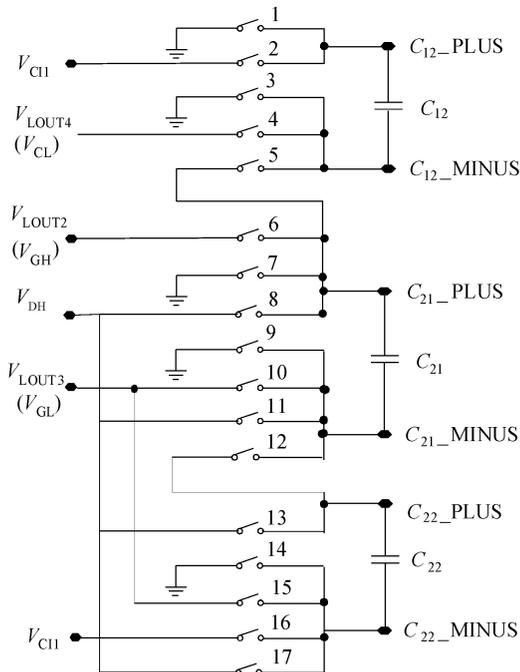


图 6 Step-up2 拓扑结构

Fig. 6 Topology structure of step-up2

$$V_{CH} \text{ 或 } V_{GL} = -4 \times V_{CH}.$$

3.3 V_{com} 和 V_{goff} 电压产生电路

V_{com} 电压产生电路如图 3 所示. 其动作原理如下: 输入基准电压 $V_{REG1OUT}$ 经过 V_{comH} 调节电路 (V_{comH} adjustment) 产生 V_{comH} , 经输出 buffer (V_{comH} output amplifier) 输出增加驱动能力, 最后产生 V_{comH} 电压. V_{comH} 调节电路中, 通过电阻网络对 $V_{REG1OUT}$ 分压得到一系列电压, 分压比从 0.4~1.0 可调, 然后通过开关网络选择后经 buffer 输出, 产生 V_{comH} . 该模块中开关网络的控制信号由寄存器位 VCM<4:0> 译码得到, 另外由于对 V_{comH} 电压精度要求较高, 模块中的运算放大器的低频增益要到达 80dB, offset 电压要小于 2mV.

V_{comA} 调整电路 (V_{comA} adjustment) 结构与 V_{comH} 的相同, 对 $V_{REG1OUT}$ 的调整系数由寄存器 VDV<4:0> 设置, 放大比例为 0.4~0.8, 生成 V_{comA} (3~4V). V_{comA} 和 V_{comH} 输入 V_{comL} 调整电路 (V_{comL} adjustment and output amplifier), 进行减法运算, $V_{comH} - 1.5 \times V_{comA}$, 得到 V_{comL} ($V_{CL} + 0.5 \sim 1.0V$). 驱动 Common 电极的低电压可以为零电压, 这种情况下为了降低功耗, 可以设置寄存器位 VCOMG 关闭 V_{comA} 调整电路和 V_{comL} 调整电路这两个产生 V_{comL} 的模块, 另外由于 V_{CL} 完全用作 V_{comL} 调整电路的负电源, 此时也通过 VCOMG 控制关闭其输出. 产生的 V_{comH} 和 V_{comL} 由控制电路生成的极性选择控制信号 M 控制, 产生交替输出的 V_{COM} 信号.

V_{goff} 电压产生电路用来产生 V_{goff} 的两个电压 V_{goffH} 和 V_{goffL} , 其产生过程同 V_{com} 类似. 如图 3 所示, V_{goffL} ($-V_{GL} + 0.5 \sim -5V$) 可以通过在 V_{goffL} 调整电路中对 $V_{REG2OUT}$ 做 1~4 倍反向比例放大生成. 在 V_{goffH} ($-V_{GL} + 4 \sim -5V$) 调整电路中, 寄存器位 VCOMG 为高时 $V_{goffH} = V_{goffL} + 1.5 \times V_{comA}$; 寄存器位 VCOMG 为低时 V_{comA} 产生模块关闭, $V_{goffH} = V_{goffL} + V_{comH}$. V_{goffH} 和 V_{goffL} 要连接到 LCD 的 gate 电极上, 因此要通过输出 buffer 电路输出. 最后要通过极性选择控制信号 M 控制, 选择输出 V_{goffH} 或 V_{goffL} .

4 电路仿真与测试结果

本文设计的电源电路 IP 核采用 $0.25\mu m$ CMOS 低压/中压/高压混合电压工艺实现, 经过仿真和流片验证表明, 该电源电路 IP 核在芯片上电后的 200ms 内可以形成稳定、正确的驱动电压. 并且测试数据显示, 整个电源电路 IP 核的静态功耗小于 2mW. 下面给出几个重要的仿真与测试结果.

4.1 低压降线性稳压器的 HSPICE 仿真结果

图 7 为低压降线性稳压器输出电压 V_{CC} 随输入电压变化的情形,当 V_{CC3} 在 2.0~4.2V 变化时 V_{CC} 稳定在 1.925V,误差范围仅为 $\pm 2\text{mV}$.对其中的带隙基准电路进行仿真,当温度从 -50°C 到 125°C 变化时,基准电压的输出范围为 $1.962 \pm 0.0012\text{V}$,温度系数为 $13.7\text{ppm}/^\circ\text{C}$,可见其具有良好的温度特性.

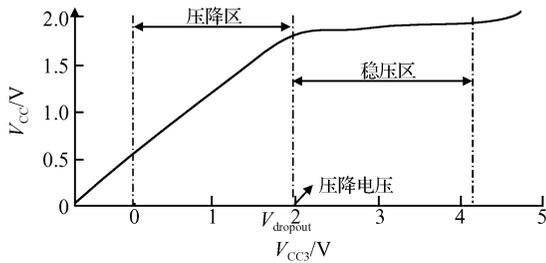


图 7 V_{CC} 随 V_{CC3} 变化情形
Fig.7 Changes of V_{CC} with V_{CC3}

4.2 升压/反压电荷泵 HSPICE 仿真结果

图 8 给出了升压倍数可调的电荷泵电路的仿真结果.由图可知,系统启动后升压电路 1 和升压电路 2 开始工作,40ms 后生成稳定的电压 DDVDH (5.5V) 和 V_{GH} (12.5V);然后 V_{GL} 和 V_{CL} 开始产生,并在系统启动 100ms 后生成 4 个稳定的内部电源. V_{CL} 稳定在 -3V , V_{GL} 稳定在 -12.5V .

升压电路在动作时钟频率为 40kHz 情况下不同负载电流时的升压效率见表 1.

表 1 升压电路模块的升压效率
Table 1 Step-up output efficiency

升压电路 1			
负载电流/mA	0.3	0.9	1.5
DDVDH	98.5%	97.3%	96.4%
升压电路 2			
负载电流/mA	0.2	0.5	0.8
V_{GH}	95.2%	88.1%	78.5%
V_{GL}	94.9%	87.8%	80.5%
V_{CL}	94.5%	87.3%	83.6%

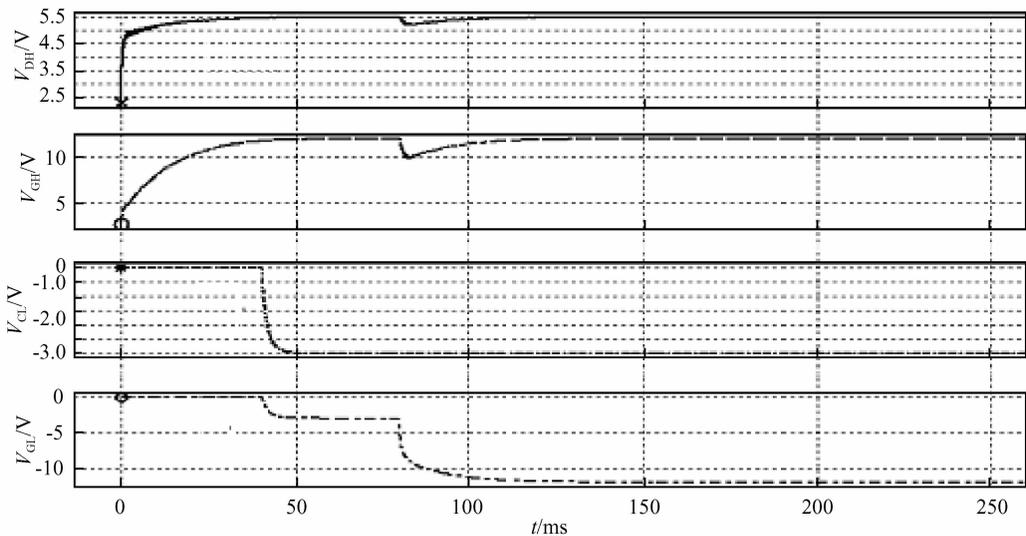


图 8 升压倍数可调的电荷泵电路仿真波形
Fig.8 Simulated output voltages waveform for charge-pump circuits

4.3 V_{com} 和 V_{goff} 的测试波形

图 9 为 V_{com} 和 V_{goff} 的实测波形,Ch1(通道 1)为 V_{com} 输出,Ch3(通道 3)为 gate 输出.正极性时输出 V_{comH} 和 V_{goffH} ;负极性时输出 V_{comL} 和 V_{goffL} . V_{com} 正极性时为 V_{comH} ,负极性时为 V_{comL} ;行选中时 gate 输出为 V_{GH} ,不选中时的正极性为 V_{goffH} ,负极性为 V_{goffL} .

4.4 使用“龙腾 T1”驱动芯片的 TFT-LCD 测试模组

本文所设计的内置电源电路 IP 核已经成功地应用于我们自主研发的手机用 TFT 彩色液晶显示驱动控制电路芯片——“龙腾 T1”中.图 10 为采用该芯片加工制作的手机用 TFT-LCD 测试模组,从显示效果来看能够产生清晰的、色彩鲜艳的高质量画面.

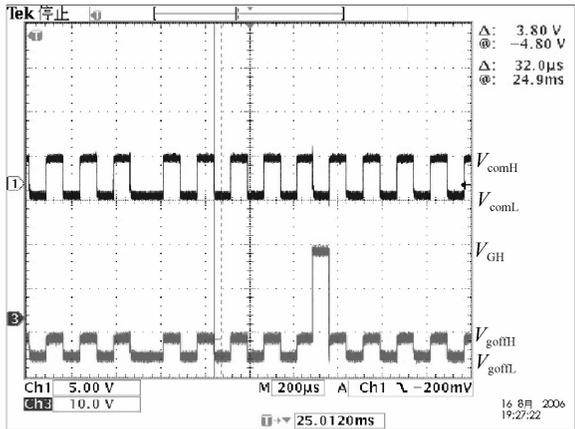


图 9 V_{com} , V_{goff} 电压实测波形

Fig.9 Measured voltage waveforms of V_{com} and V_{goff}

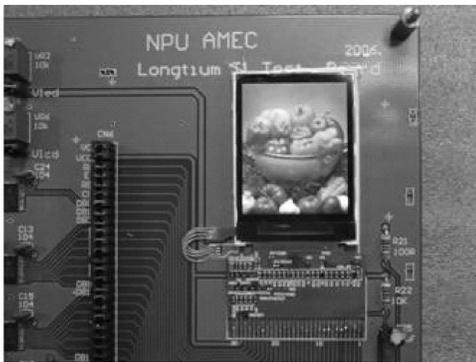


图 10 使用“龙腾 T1”驱动芯片的 TFT-LCD 测试模组

Fig.10 TFT-LCD module using “Longtium T1” driver IC

5 结束语

设计了一种 TFT-LCD 驱动芯片的内置电源电路 IP 核. 根据自顶向下的设计思想, 完成了功能分析和模块电路实现, 并对所设计电路进行了流片验

证. 该 IP 核中各模块由于采用了可由寄存器控制的参数化设计, 具有很好的工艺移植性和通用性, 可方便地用于手机、PDA 等便携式产品的液晶显示驱动芯片中.

参考文献

- [1] Kim B S, Ko J S, Lee W H. Low power 260K color TFT LCD driver IC. ETRI Journal, 2003, 25(5): 288
- [2] Gao Wu, Wei Tingcun, Zhang Meng, et al. Source driver block analysis and design for TFT-LCD driver IC used for mobile phone. Chinese Journal of Liquid Crystals and Displays, 2006, 21(2): 179 (in Chinese) [高武, 魏廷存, 张萌, 等. 手机用 TFT-LCD source driver 电路模块研究与设计. 液晶与显示, 2006, 21(2): 179]
- [3] Wei Tingcun, Ding Xingbo, Gao Deyuan. Design of output circuit for medium or small size TFT-LCD driver IC. Chinese Journal of Semiconductors, 2006, 27(12): 2214 (in Chinese) [魏廷存, 丁行波, 高德远. 中小屏幕 TFT-LCD 驱动芯片的输出缓冲电路. 半导体学报, 2006, 27(12): 2214]
- [4] Xia Yuwen. Modern design tools for electronics and the re-use of IP cores. Semiconductor Technology, 2001, 26(11): 17 (in Chinese) [夏宇闻. 现代电子设计与 IP 核的重用. 半导体技术, 2001, 26(11): 17]
- [5] Renesas. Specification of HD66789. 2003: 129
- [6] Starzyk J A, Jan Y W. A DC-DC charge pump design based on voltage doublers. IEEE Trans Circuits and Systems I, 2001, 48(3): 391
- [7] Yang Hong, Tang Zhiyong, Ling Zhihua, et al. Design of VGA TFT-LCD driving circuits. Chinese Journal of Liquid Crystals and Displays, 2001, 16(1): 52 (in Chinese) [杨虹, 唐智勇, 凌志华, 等. VGA TFT-LCD 的驱动电路设计. 液晶与显示, 2001, 16(1): 52]
- [8] Razavi B. Design of analog CMOS integrated circuits. Xi'an: Xi'an Jiaotong University Press, 2003: 312 (in Chinese) [毕查德·拉扎维. 模拟 CMOS 集成电路设计. 陈贵灿等译. 西安: 西安交通大学出版社, 2003: 312]
- [9] Allen P E, Holberg D R. CMOS analog circuit design. 2nd ed. Beijing: Publishing House of Electronics Industry, 2002: 153 (in Chinese) [Allen P E, Holberg D R. CMOS 模拟集成电路设计. 北京: 电子工业出版社, 2002: 153]

Design of a Built-In Power Supply IP Core for TFT-LCD Driver IC*

Wei Tingcun[†], Lin Yanjun, Gao Wu, and Lü Lifeng

(Aviation Microelectronics Center, Northwestern Polytechnical University, Xi'an 710072, China)

Abstract: A build-in power supply circuits IP core for TFT-LCD driver IC is designed using 0.25 μ m CMOS LV/MV/HV hybrid voltage process. It is composed by four sub-blocks such as LDO regulators, capacitor-switched charge-pump circuits, V_{COM} and V_{goff} driving buffer circuits. Both power supply voltages for TFT-LCD driver IC and driving voltages for TFT-LCD panel can be provided by this IP core. The temperature coefficients of voltages generated by LDO regulators are less than 13.7ppm/ $^{\circ}$ C. A new topology of charge pump which generates the highest voltage V_{GH} and the lowest voltage V_{GL} is proposed, and the settling time of V_{GH} and V_{GL} is reduced to less than 100ms. The voltages generated by V_{COM} and V_{goff} driving buffer circuits can be adjusted by programmable register. All generated voltages are with their stable values in 200ms when power is on. The static power dissipation of this IP core is less than 2mW.

Key words: TFT-LCD; driver IC; power supply IP core; LDO; charge-pump

EEACC: 1205; 1220

Article ID: 0253-4177(2007)05-0802-08

* Project supported by the National High Technology Research and Development Program of China (No. 2005AA1Z1193), Xi'an-Applied Materials Innovation Fund (No. XA-AM-200511), and the Graduate Starting Seed Fund of Northwestern Polytechnical University (No. Z200648)

[†] Corresponding author. Email: weitc@nwpu.edu.cn

Received 10 November 2006, revised manuscript received 18 December 2006

©2007 Chinese Institute of Electronics