

4H-SiC BJT 的 Early 电压分析*

韩 茹[†] 李 聪 杨银堂 贾护军

(西安电子科技大学微电子学院, 宽禁带半导体材料与器件教育部重点实验室, 西安 710071)

摘要: 通过考虑缓变基区 4H-SiC BJT 电流增益及器件内 4 种载流子复合过程, 计算了 4H-SiC BJT 的厄利(Early)电压, 分析了 Early 电压及电流增益的温度特性. 结果表明, 其他参数不变时, Early 电压 V_A 随发射区掺杂浓度 N_E 增大而增大, 随集电区掺杂浓度 N_C 增大而减小, 随基区宽度 W 增大而增大. SiC 中杂质非完全离化会影响 4H-SiC BJT 的 Early 电压及电流增益的温度特性.

关键词: 碳化硅双极晶体管; Early 电压; 共射极电流增益; 温度

PACC: 7630D; 7155E; 7210

中图分类号: TN325+.3 **文献标识码:** A **文章编号:** 0253-4177(2007)09-1433-05

1 引言

4H-SiC 双极晶体管在大功率器件应用中有着明显优势, 与功率 MOSFET 相比, 高温条件下 4H-SiC BJTs 能够在较低外加电压下得到更高的输出电流, 并提供更好的器件稳定性^[1]. 但是, 与 Si BJTs 一样, 各种双极器件效应也会影响 4H-SiC BJTs 性能, 如大电流效应, 厄利(Early)效应等.

目前, 对异质结双极晶体管 HBTs 和 Si BJTs 来说, Early 电压模型已基本成熟. 如 Clifford 等人^[2]基于流量散射矩阵提出的 Early 电压模型, 计入了量子机械刺穿及基区复合效应影响; Chiu 等人^[3]研究了表面复合对 HBTs 的 Early 电压影响; Scott 等人^[4]则比较了 Si BJTs 与 HBTs 的 Early 电压温度特性. 但针对 SiC BJTs 的 Early 电压模型还未见报道. 本文根据 SiC BJTs 自身的材料特点首次提出了适用于 4H-SiC BJT 的 Early 电压模型. 该模型是基于传统的 Early 电压定义建立的, 包括: (1) 发射结空间电荷区内复合(SCR); (2) 表面复合; (3) 大注入条件下, 发射极注入效率的降低; (4) 杂质非完全离化. 另外 Early 电压的温度特性用数学模拟的方法得到, 包括了载流子冻析效应、禁带宽度、少子寿命以及迁移率的温度效应. 模拟结果与实验值进行了比较.

2 模型分析

双极晶体管中, 基区准中性宽度随外加电压变

化的现象称为 Early 效应. 该效应会影响器件的低频输出电导、基区渡越时间、电流增益等特性, 因此由这一效应所定义的参数 Early 电压对预测器件性能非常重要. 下面针对 4H-SiC BJTs 分析其模型.

假定: (1) 发射极电流近似等于集电极电流 ($I_C \approx I_E$); (2) 发射极电子扩散电流 I_{nd} 远大于空穴扩散电流 I_{pd} , E-B 结 SCR 复合电流 I_{SCR} , 以及基区表面复合电流 i_{sr} , 也就是 $I_E \approx I_{nd} \gg I_{pd}, I_{SCR}, i_{sr}$; (3) 器件不受自热效应影响.

正向 Early 电压由下式给出^[5]:

$$V_A = V_{CE0} - j_{C0} (\partial V_{CE} / \partial j_C) = V_{CE0} - \beta_{F0} (\partial V_{CE} / \partial \beta) \quad (1)$$

其中 V_{CE0} 为共射极放大系数泰勒展开时的零点; j_{C0}, β_{F0} 分别为 V_{CE0} 下的集电极电流及增益. 为了便于分析, 上式可表示为:

$$V_A = V_{CE0} - \beta_{F0} \left(\frac{\partial V_{CE}}{\partial W_b} \times \frac{\partial W_b}{\partial \beta} \right) \approx V_{CE0} - \beta_{F0} \left(\frac{\partial V_{CB}}{\partial W_b} \times \frac{\partial W_b}{\partial \beta} \right) \quad (2)$$

本节将给出正向 Early 电压 V_A 的热学表达式, 它与以往的 Early 电压表达式有所不同: 第一, 双极晶体管中基区杂质为非均匀分布; 第二, 考虑 4 种载流子复合过程; 第三, 计入温度的影响.

2.1 准中性基区宽度

基区杂质分布及准中性宽度如图 1(a) 所示, 可表示为:

$$N(x) = N_C^+ e^{x/L_A} \quad (3)$$

$$W_b = W - x_{pE} - x_{pC} \quad (4)$$

* 教育部重点科技(批准号:02074)和国家部委预研(批准号:513080302)资助项目

[†] 通信作者. Email: hr526@tom.com

2007-01-30 收到, 2007-04-26 定稿

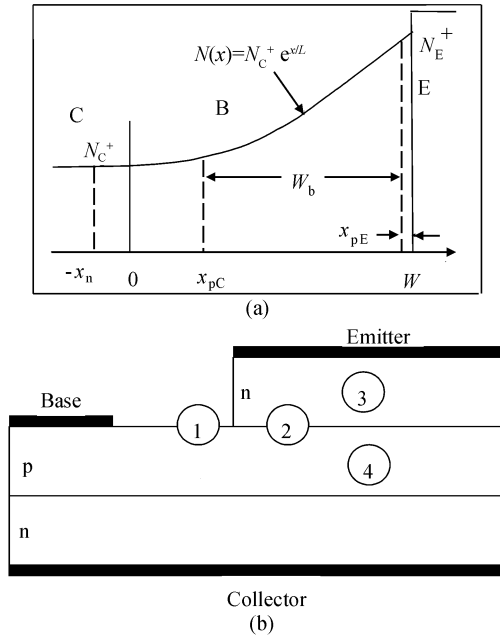


图 1 (a) BJT 各区实际离化的杂质分布图; (b) 结构示意图
Fig. 1 (a) Ionized impurity profiles of BJT; (b) Schematic cross-sectional view of n-p-n BJT

其中 $L_A = W/m$, $m = \ln(N_E^+/N_C^+)$ 为基区缓变系数; W 为基区宽度; x_{pE} , x_{pC} 分别为基区内 E-B 结和 C-B 结耗尽区宽度. 需要注意的是由于 SiC 材料特有的载流子冻析效应^[6], 必须用 (5) 式得到的已离化杂质浓度 N_C^+ , N_E^+ 来计算 x_{pE} , x_{pC} 值.

$$N_{C(E)}^+ = N_{C(E)} \left(-1 + \sqrt{1 + 4g_D \frac{N_{C(E)}}{N_C} \exp\left(\frac{E_C - E_D}{kT/q}\right)} \right) / \left(2g_D \frac{N_{C(E)}}{N_C} \exp\left(\frac{E_C - E_D}{kT/q}\right) \right) \quad (5)$$

其中 q 为单位电荷电量; k 为玻尔兹曼常数; T 为绝对温度; N_C , N_E 分别为集电区和发射区掺杂浓度; N_C 为导带底有效态密度; $g_D = 2$ 施主简并度; E_D 为施主杂质能级.

解 B-C 结泊松方程可得 B-C 结上电压与基区一侧耗尽层宽度的关系:

$$V_{CB} + V_{bi-CB} = qN_C^+ L_A / \epsilon [L_A + e^{x_{pC}/L_A} (x_p - L_A) + 0.5 L_A (e^{x_{pC}/L_A} - 1)^2] \quad (6)$$

$$\frac{\partial V_{CE}}{\partial W_b} \approx - \frac{\partial V_{CB}}{\partial x_{pC}} = - \frac{qN_C^+ L_A}{\epsilon} \times \left[e^{x_{pC}/L_A} \left(e^{x_{pC}/L_A} - 1 + \frac{x_{pC}}{L_A} \right) \right] \quad (7)$$

其中 ϵ 为 SiC 介电常数; V_{bi-CB} 为 B-C 结内建电势; V_{CB} 为集电结外加电压.

2.2 共射极电流增益

共射极(CE)电流增益是功率 BJT 非常重要的参数, 它标志晶体管驱动损失的大小. 由于本文讨论

缓变基区, 因此对文献[1]中的部分参数做一修正: 与中性基区复合有关的增益系数 β_r 中计入基区缓变系数 m 的影响; 利用发射极有效宽度概念简化了对表面复合电流的计算. 模型主要考虑了以下几种载流子复合过程, 示于图 1(b): (1) 表面复合; (2) 发射结空间电荷区复合 (SCR); (3) 发射区复合; (4) 基区复合.

考虑以上各种复合, CE 增益可表示为:

$$\beta^{-1} = \beta_r^{-1} + \beta_{SCR}^{-1} + \beta_E^{-1} + \beta_{sr}^{-1} \quad (8)$$

其中 β_r 为与中性基区复合有关的增益系数:

$$\beta_r^{-1} \approx W_b^2 / (L_n^2 n) \quad (9)$$

其中 L_n 为基区内少子扩散长度; $n = m^2 / (m - 1 + e^{-m})$.

β_{SCR} 为与发射结空间电荷区复合有关的增益系数:

$$\beta_{SCR}^{-1} = \frac{j_{SCR}}{j_E} = \frac{j_{or} \exp(qV_{bc}/2kT)}{j_{od} \exp(qV_{bc}/kT)} = \frac{j_{or} \exp(qV_{bc}/2kT)}{(qn_b D_{nb} / W_b) \exp(qV_{bc}/kT)} = AW_b \quad (10)$$

$$\begin{cases} j_{or} = 1 \times 10^3 \exp(-1.85 \times 10^4 / T) \\ n_b = n_i^2 \left(\int_{x_{pC}}^{W_b} N_C^+ e^{x/L_A} dx / W_b \right)^{-1} \\ D_{nb} = (L_n^2 / \tau_n) / (1 + (n_b / N_r)^\alpha) \end{cases}$$

其中 V_{bc} 为发射结外加电压; j_{or} 为 SCR 内饱和态复合电流密度, 单位为 A/cm^2 ; n_b 为基区平均少子密度; D_{nb} 为基区少子平均扩散系数, 其中 $\alpha = 0.72$, $N_r = 7.3 \times 10^{16} cm^{-3}$, $\tau_n = \tau_0 \exp(-\Delta E/kT)$ 为基区少子寿命, 室温下的少子寿命 $\tau_0 = 200ns$, 激活能 $\Delta E = 0.13eV$.

β_E 为与发射极空穴电流有关的增益系数:

$$\beta_E^{-1} = \frac{j_{pd}}{j_E} \approx \frac{D_{pe} j_E W_b^2}{q D_a^2 N_E^+ L_{pe}} = BW_b \quad (11)$$

$$D_a = 2 D_{nb} D_{pb} / (D_{nb} + D_{pb})$$

其中 D_{pe} , L_{pe} 分别为发射极空穴扩散系数及扩散长度; D_a 为基区双极载流子扩散系数; D_{pb} 为基区空穴扩散系数.

β_{sr}^{-1} 为与基区表面复合有关的增益系数:

$$\beta_{sr}^{-1} = \frac{i_{sr}}{i_E} \approx \frac{0.5 j_{E0} s W_b^2 D_{nb}^{-1} L_E}{i_E} = CW_b^{3/2} \quad (12)$$

$$\begin{cases} j_{E0} = i_E / (L_E S_{eff}) \\ S_{eff} = \sqrt{(2kTW_b \sigma_b) / [q j_0 (1 - \alpha_0)]} \end{cases}$$

其中 j_{E0} 为发射结中靠近 E 端的电流密度^[7]; L_E 为发射极长度; S_{eff} 为发射极有效宽度^[8]; σ_b 为基区电导; j_0 为临界高注入时的集电极电流密度; α_0 为发射效率; $s = 4000cm/s$, 为表面复合速率.

则由 (7~11) 式可得:

$$\frac{\partial W_b}{\partial \beta} = - \frac{[W_b^2 / L_n^2 C + AW_b + BW_b + CW_b^{3/2}]^2}{2W_b / nL_n^2 + A + B + 3C\sqrt{W_b}/2} \quad (13)$$

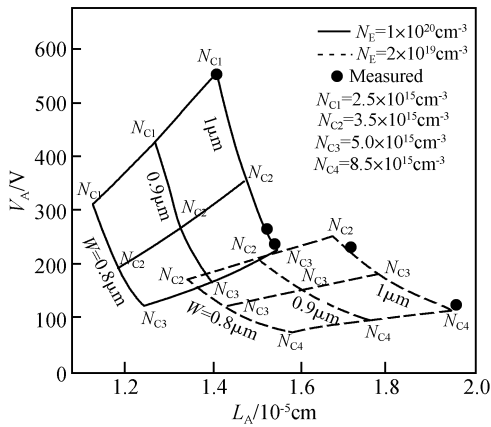


图 2 V_A 与 $L_A(N_E, N_C, W)$ 的关系

Fig. 2 Plot of V_A versus L_A showing the effects of N_E, N_C and W

3 结果与讨论

对缓变基区 4H-SiC BJT 来说, N_E, N_C, W 是影响 Early 电压的主要参数. 利用前面介绍的模型模拟得到这三个参数变化时, V_A 与 L_A 之间的关系如图 2 所示. 实验值取自文献[9~13], 是通过测量器件共发射极输出特性中曲线在 $V_{CB} = 0$ 那点的切线与 V_{CE} 轴的交点电压获得的. 图中实线和虚线分别给出了不同 N_E 下的两组数据(其他参数不变). 由于器件制作过程的复杂性, 基区内的掺杂不会像理想条件那样是一个常数, 而是具有一个缓变的(非常数)掺杂分布, 当 $N_B/N_C \leq 10^2$ 时, 缓变基区对准中性宽度的影响与均匀基区相差不大($< 0.1 \mu\text{m}$), 可用缓变基区 4H-SiC BJT 的 V_A 模型来近似均匀基区管的 V_A .

由图中曲线可看出 V_A 随 N_E 增加而增大, 且当 N_C 或 W 不变时, 两种 N_E 下的 V_A 曲线基本平行, 并随 N_C 增大而减小, 随 W 增大而增大. 若 $V_A < 10\text{V}$, 则耗尽区占基区宽度的 50%, 晶体管没有饱和特性, 若 $V_A > 100\text{V}$, 则耗尽区仅占基区宽度的 10%, 晶体管能够达到饱和状态[14]. 在确定了基区宽度之后, 基区缓变系数 m 越大, V_A 越大, 因此要设计性能良好的 SiC BJT, 应该尽量增大 m ; 另外由于 x_{pC} 与基区、集电区相对掺杂浓度有关, 对缓变基区模型而言, N_C 的高低会严重影响 Early 电压的大小. 由图 2 可看出, 要保证 $V_A > 100\text{V}$, 室温下, 集电区掺杂浓度应小于 10^{16}cm^{-3} . 例如: 若 $W = 0.8 \mu\text{m}$, 则 N_C 应小于 $5 \times 10^{15} \text{cm}^{-3}$, N_E 大于 $2 \times 10^{19} \text{cm}^{-3}$, 才能保证 $V_A > 100\text{V}$.

SiC 中各种材料参数的温度效应也会影响 SiC BJT 的 Early 电压, 从而影响器件的输出特性. 实际上, 4H-SiC 的少数寿命随温度指数增长, 而载流

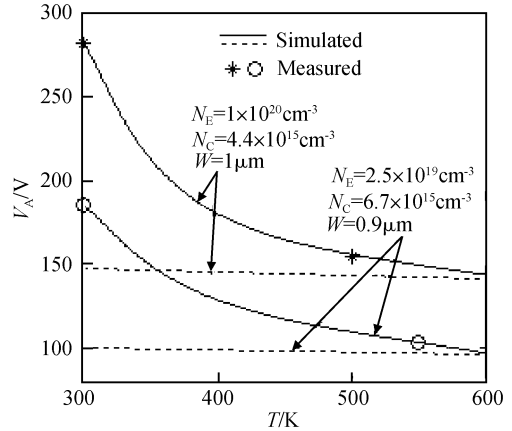


图 3 Early 电压与温度的关系

Fig. 3 Plot of early voltage versus temperature

子迁移率及扩散系数却随温度升高而降低[1], 室温下, 受主杂质部分离化, 随着温度的升高, 空穴浓度也不断升高. 这些参数的温度特性都会影响准中性基区宽度, 最终带来 Early 电压的变化. 图 3 给出了考虑载流子冻析效应(实线)和未考虑载流子冻析效应(虚线)时, V_A 与温度的关系, 实验值取自文献[10, 15]. 由图可知, 未考虑载流子冻析效应时, V_A 基本不变, 考虑载流子冻析效应后, V_A 随温度升高而降低. 该现象可解释为: 室温下, 由模拟可知 p 型杂质掺杂浓度为 $2 \times 10^{17} \text{cm}^{-3}$ 时, 其离化率仅为 10% (假设 $E_A - E_V = 200\text{meV}$), 而在 500K 时为 50%. 因此, 温度较低时 ($T < 500\text{K}$) 基区内有效载流子浓度小, B-C 结反向偏置耗尽层较厚, 相应的准中性基区宽度较小(如图 4 所示), 降低了基区宽度调制作用, Early 电压较大; 温度升高后, 杂质离化率的提高使 B-C 结空间电荷区缩小, B-C 结电容增大, 基区宽度调制作用增强, V_A 下降.

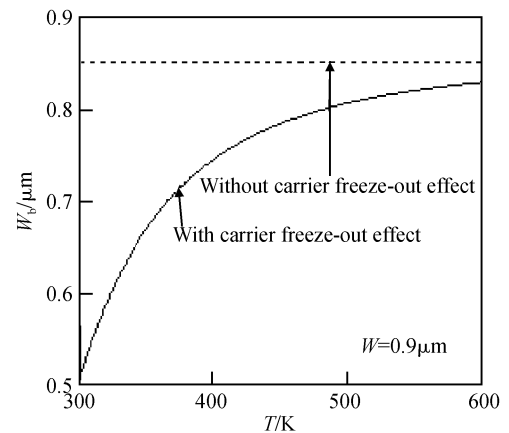


图 4 准中性基区宽度与温度的关系

Fig. 4 Plot of effective neutral base width versus temperature

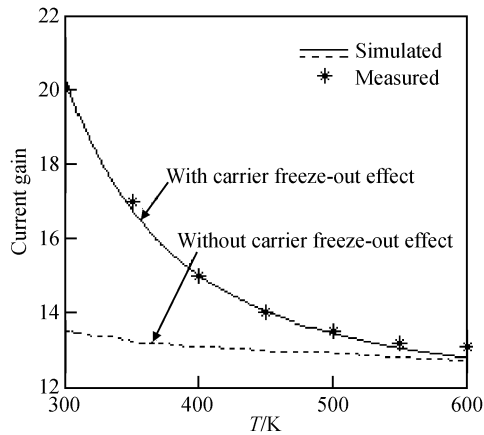


图 5 $V_{CE} = 10V$ 时, 电流增益与温度的关系

Fig. 5 Current gain as a function of temperature at $V_{CE} = 10V$

图 5 为温度对 SiC BJT 电流增益的影响, 实验值取自文献[10]. 由图可知 $T < 600K$ 时, β 随温度升高而下降, 这是由于受主杂质的离化能级较深, 杂质离化率低造成的. 高温下, 离化的深能级受主杂质增加导致发射极注入效率降低, 这一效应抵消了少子寿命增加所带来的效应, 而基区传输因子却并无太大改变(基区宽度很窄), 由此, 电流增益下降. 另外, 如(7)式所示, β 受基区表面复合限制. 表面复合发生在图 1(b)中位置 4, 在大电流密度下发射极电流集边效应使非平衡载流子大部分集中在具有高复合速率的区域内, 高温条件下, 杂质离化率越高表面复合电流所占比例也越高. 该复合电流的存在同样降低了电流增益. 要获得大的 SiC BJT 增益, 就要合理地优化器件结构, 增加基极与发射极距离以减小表面复合的影响.

4 结论

结合 SiC 材料特性, 给出了 4H-SiC BJT 的 Early 电压模型, 分析了 Early 电压及电流增益的温度特性. 模型考虑了缓变基区 4H-SiC BJT 中 4 种载流子复合过程, 并计入温度的影响. 结果表明, 其他参数不变的条件下, Early 电压 V_A 随 N_E 增大而增大, 随 N_C 增大而减小, 随 W 增大而增大. 因此, 器件设计过程中, 要保证 $V_A > 100V$, 就要确定好三者之间的比例, 选取合适的 L_A 值, 如: 若 $W = 0.8\mu m$, 则 N_C 应小于 $5 \times 10^{15} cm^{-3}$, N_E 大于 $2 \times 10^{19} cm^{-3}$. 另外, SiC 中各种材料参数的温度效应会影响 SiC BJT 的 Early 电压, 特别是杂质非完全离

化效应会影响 4H-SiC BJT 的 Early 电压及电流增益的温度特性. 温度升高时, 杂质离化率提高带来集电结空间电荷区缩小, 相应的准中性基区宽度增大, 加强了基区宽度调制作用, 使 Early 电压降低. 同时, 高温下, 离化的深能级杂质增加导致发射极注入效率降低, 表面复合增大, 最终带来电流增益的下降.

参考文献

- [1] Ivanov P A, Levinshtein M E, Agarwal A K, et al. Temperature dependence of the current gain in power 4H-SiC NPN BJTs. *IEEE Trans Electron Devices*, 2006, 53(5): 1245
- [2] Krown C M, Ikossi-Anastasiou K, Kougianos E. Early voltage in heterojunction bipolar transistors: quantum tunneling and base recombination effects. *Solid-State Electron*, 1995, 38(12): 1979
- [3] Chiu S Y, Anwar A F M. Effect of surface recombination on the Early voltage in HBTs. *Semicond Sci Technol*, 1999, 14(10): 840
- [4] Wartenberg S A, Westgate C R. Modeling the temperature-dependent Early voltage of a silicon germanium heterojunction bipolar transistor. *IEEE Trans Electron Devices*, 1999, 46(6): 1207
- [5] Pyne D, Khokle W S. Analysis of the Early voltage in bipolar transistors. *IEEE Trans Electron Devices*, 1986, 33(10): 1539
- [6] Martin R, Heinz M, Reinhard H. SiC devices: physics and numerical simulation. *IEEE Trans Electron Devices*, 1994, 41(6): 1040
- [7] Ivanov P A, Levinshtein M E, Agarwal A K, et al. Transient characteristics of a 1.8kV, 3.8A 4H-SiC bipolar junction transistor. *Semicond Sci Technol*, 2001, 16(6): 521
- [8] Ghandhi S K. *Semiconductor power devices physics of operation and fabrication technology*. John Wiley & Sons Inc, 1977
- [9] Losee P A, Gutmann R J, Chow T P, et al. Simulation, characterization and design of epitaxial emitter NPN 4H-SiC BJTs for amplifier applications. *Proc IEEE Lester Eastman Conference on High Performance Devices*, 2002: 186
- [10] Agarwal A K, Ryu S H, Richmond J, et al. Recent progress in SiC bipolar junction transistors. *Proc IEEE 16th Int Symp Power Semicond, Devices & ICs (ISPSD'04)*, 2004: 361
- [11] Krishnaswami S, Agarwal A, Ryu S H, et al. 1000-V, 30-A 4H-SiC BJTs with high current gain. *IEEE Electron Device Lett*, 2005, 26(3): 175
- [12] Yi T, Chow T P. High gain monolithic 4H-SiC darlington transistors. *Proc IEEE 15th Int Symp Power Semicond Devices & ICs (ISPSD'03)*, 2003: 383
- [13] Zhang J, Alexandrov P, Burke T, et al. 4H-SiC power bipolar junction transistor with a very low specific ON-resistance of $2.9m\Omega \cdot cm^2$. *IEEE Electron Device Lett*, 2006, 27(5): 368
- [14] Koide Y. Depletion layer in pn-junction of diamond with phosphorus donor and boron acceptor. *Diamond & Related Materials*, 2004, 13(11/12): 1963
- [15] Sheng K, Yu L C, Zhang J, et al. High temperature characterization of SiC BJTs for power switching applications. *Solid-State Electronics*, 2006, 50(6): 1073

Analysis of Early Voltage in 4H-SiC BJTs*

Han Ru[†], Li Cong, Yang Yintang, and Jia Hujun

(Key Laboratory of the Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices,
School of Microelectronics, Xidian University, Xi'an 710071, China)

Abstract: The Early voltage of 4H-SiC BJT, which has an exponential impurity profile in the base, is calculated, taking into account the current gain of the device and four recombination processes in the device. The effects of temperature on the Early voltage and the current gain of the 4H-SiC BJT are investigated. Simulation results show that, keeping the other parameters unchanged, the Early voltage increases with N_E (emitter doping density), and decreases when N_C (collector doping density) increases and W (base width) decreases. The incomplete ionization of the impurities in 4H-SiC can affect the temperature dependences of the Early voltage and current gain.

Key words: SiC BJT; Early voltage; common-emitter current gain; temperature

PACC: 7630D; 7155E; 7210

Article ID: 0253-4177(2007)09-1433-05

* Project supported by the Key Program for Science and Technology of the Ministry of Education of China (No. 02074) and the Pre-Research Program of the National Commissions of China (No. 513080302)

[†] Corresponding author. Email: hr526@tom.com

Received 30 January 2007, revised manuscript received 26 April 2007

©2007 Chinese Institute of Electronics