# RTD/HEMT 串联型共振隧穿三极管的设计与研制

梁惠来<sup>1,†</sup> 郭维廉<sup>1,2</sup> 宋瑞良<sup>1</sup> 齐海涛<sup>1,2</sup> 张世林<sup>1</sup> 胡留长<sup>1</sup> 李建恒<sup>1</sup> 毛陆虹<sup>1</sup> 商跃辉<sup>2</sup> 冯 震<sup>2</sup> 田国平<sup>2</sup> 李亚丽<sup>2</sup>

(1天津大学电子信息工程学院,天津 300072)(2中国电子科技集团公司第十三研究所,石家庄 050051)

摘要:对 RTD/HEMT 串联型共振隧穿三极管进行了设计和研制.测量结果表明:最大电流峰谷比为17.6:1,栅 压对峰值电压调控能力在1.5~7.7范围内,-3dB 截止频率为4GHz,此种器件可与 HEMT 在结构和工艺上兼 容,可应用于 HEMT 高速电路.

关键词: RTT; RTD; HEMT; 跨导截止频率; 电流峰谷比
EEACC: 2560S
中图分类号: TN386.3 文献标识码: A 文章编号: 0253-4177(2007)10-1594-05

## 1 引言

共振隧穿三极管(RTT)是一种三端共振隧穿 器件,它同时具有 RTD 高频、高速、双稳、自锁的优 点;又有三端器件驱动能力大、输入输出间能够隔离 等优点,它可方便而灵活地用于高速电路.

RTT 一般可分为栅型 RTT<sup>[1]</sup> 和复合型 RTT. 复合型 RTT 是将 RTD 与高速三端器件如 MES-FET,HBT 和 HEMT 相结合而构成的一类 RTT. 其中以 RTD/HEMT 串联型 RTT 最为常见<sup>[2]</sup>,最 具发展前途.与栅型 RTT 相比,它的优点是:(1)具 有较大的增益和驱动能力;(2)器件结构和工艺与高 速 HEMT 电路兼容,因此它是最具有发展潜力的一 种 RTT 结构.本文率先在国内开展了 GaAs 基 RTD/HEMT 串联型 RTT 的设计和研制工作,并 对研制出的器件进行了参数测量.结果表明:最大 PVCR 为 17.6:1,栅压对峰值电压的调控能力为 1.5~7.7,-3dB 截止频率≌4GHz.本器件与常规 HEMT 工艺兼容,可应用于高速数字电路.

## 2 器件设计

#### 2.1 材料结构设计

材料结构如图 1 所示,上部为 RTD 部分,下部 为 HEMT 部分.二者之间用 280nm 的 n<sup>+</sup>-GaAs 层 连接,该层也为 HEMT 的源、漏区域,上部第二层较

薄(10nm),其3×10<sup>18</sup> cm<sup>-3</sup> 掺杂层对 Emitter 也有 影响,故为 Emitter 的一部分.材料是由中国电子科 技集团公司电子第十三研究所用 MBE 设备生长 的.

#### 2.2 器件结构设计

RTD/HEMT 串联 RTT 又可以分为将产生共

500nm	n <sup>+</sup> -GaAs	$3 \times 10^{18} \mathrm{cm}^{-3}$	Contact + Emitter			
10 <b>nm</b>	n <sup>+</sup> -GaAs	$1 \times 10^{17} \mathrm{cm}^{-3}$	Emitter			
5nm	i-GaAs	undoped	Spacer			
5nm	$i\text{-}In_{0.1}Ga_{0.9}As$	undoped	Subwell			
0.5nm	i-GaAs	undoped	Spacer			
1.7nm	i-AlAs	undoped	Barrier			
0.5nm	i-GaAs	undoped	Well			
4nm	$i\text{-}In_{0.1}Ga_{0.9}As$	undoped	Subwell			
0.5nm	i-GaAs	undoped	Well			
1.7nm	i-AlAs	undoped	Barrier			
0.5nm	i-GaAs	undoped	Spacer			
5nm	$i\text{-}In_{0.1}Ga_{0.9}As$	undoped	Subwell			
5nm	i-GaAs	undoped	Spacer			
10 <b>nm</b>	n <sup>+</sup> -GaAs	$1 \times 10^{17} \mathrm{cm}^{-3}$	Collector			
280nm	n <sup>+</sup> -GaAs	$3 \times 10^{18} \mathrm{cm}^{-3}$	Collector + S/D			
27nm	i-AlGaAs	undoped	Gate			
δ-	Si doping	$3 \times 10^{12} \mathrm{cm}^{-2}$				
4nm	i-AlGaAs	undoped	Spacer			
20 <b>nm</b>	$i\text{-}In_{0.1}Ga_{0.9}As$	undoped	Channel			
500nm	i-GaAs	undoped	Buffer			
SI GaAs substrate						

图 1 RTD/HEMT 串联结构 RTT 材料结构 Fig.1 Structure and doping profiles of RTD/HEMT

<sup>†</sup> 通信作者.Email:hlliang@tju.edu.cn 2007-03-27 收到,2007-06-12 定稿



图 2 DBS 位于 HEMT 源极的 RTT (a)结构示意图;(b)等 效电路

Fig. 2 RTT whose DBS located in source of HEMT

(a) Profile of structure; (b) Equivalent circuit

振隧穿的双势垒单势阱系统(DBS)制作在 HEMT 的源极或漏极两种结构.如图 2 和图 3 所示,每种结 构的等效电路在相应的图(b)中给出,将 DBS 制作 在 HEMT 源极时(图 2)可以认为先经过 RTD 产生 负阻 *I-V* 特性,并经过源极输入给 HEMT,经 HEMT 放大(具体体现为功率增益)后在漏极输出. 当 DBS 制作在 HEMT 漏极时(图 3)<sup>[3]</sup>可以认为电 流先从源极注入给 HEMT,从漏极输出已经具有功 率增益的电流,再经 RTD 产生负阻特性.从两个 (b)图中可以看出串联结构的等效电路构成了一个 反相器,图 2(b)中的反相器是以 RTD 作为驱动器 件而 HEMT 为负载器件,图 3(b)中的反相器是以 HEMT 作为驱动器件而 RTD 为负载器件.

如果所设计的 RTD,当正反两种接法所显示的 *I-V* 特性对称时,则只设计上面的一种,通过改变接 法便可得到另外一种.但如果 RTD 正反时 *I-V* 特 性不对称,就不能通过改变接法获得两种结构不同 的器件.上述两种结构器件特性并不相同.图 2 的器 件在源和地之间有 RTD,由于 RTD 本身的压降, 器件起始电压大于图 3 的结构.而且出现负阻电流 跳变时谷值电流  $I_v$  值比图 3 器件更小.

#### 2.3 光刻版图设计

图 4 是 RTD/HEMT 串 联 型 RTT 光 刻 版 图,



图 3 DBS 位于 HEMT 漏极的 RTT (a)结构示意图;(b)等 效电路

Fig. 3 RTT whose DBS located in drain of HEMT(a) Profile of structure ;(b) Equivalent circuit



图 4 RTD/HEMT 型 RTT 光刻版图 Fig. 4 Photograph of RTD/HEMT RTT

其中 E,C 是 RTD 的发射极和集电极,S,G,D 是 HEMT 的源、栅、漏极,RTD 的集电极与 HEMT 的 源极相联,图中的中文表示相应电极的压焊点.该图 为与图 3 结构相应的版图,其中 RTD 的发射极面 积设计为: $4\mu$ m ×  $4\mu$ m 和  $5\mu$ m ×  $5\mu$ m 两种.HEMT 栅长设计为 0.25,0.5,1.0 $\mu$ m 三种,栅宽设计为 20,30,40 和  $60\mu$ m 四种尺寸.

## 3 器件参数和特性测量

#### 3.1 器件 *I*<sub>DS</sub>-*V*<sub>DS</sub>特性

由于 RTD 和 HEMT 各自  $I_{DS}$ - $V_{DS}$ 特性形状以 及二者电流互相匹配情况不同,RTD/HEMT 串联 型 RTT 具有多种多样的  $I_{DS}$ - $V_{DS}$ 特性,如图 5 所 示.其中图 5(a)为  $V_P$  低, $I_P$  较小的 RTD 与  $I_{DS}$ 较 大 HEMT 在 HEMT 的线性区进行耦合生成的 RTT  $I_{DS}$ - $V_{DS}$ 特性;图 5(b)为 PVCR 较小(或  $I_V$  较 大)的 RTD 与 HEMT 在过渡区(线性区与饱和区 之间)进行耦合生成的 RTT  $I_{DS}$ - $V_{DS}$ 特性;图 5(c) 是 HEMT 为驱动器件时 RTT  $I_{DS}$ - $V_{DS}$ 特性,负阻区 ( $I_P$ - $I_V$ )随  $V_G$  而增大;图 5(d)是 RTD 为驱动器件 时 RTT I-V特性,负阻区( $I_P$ - $I_V$ )随  $V_G$  变化不明 显.各图底部曲线较倾斜是 HEMT 漏电流较大所 致.这种现象对栅调制能力 $\frac{\Delta V_P}{\Delta V_{GS}}$ 没明显影响.

#### 3.2 器件直流负阻参数随栅压的变化

从两组 RTT  $I_{DS}$ - $V_{DS}$ 特性数据提取的直流负阻 参数 随栅 压  $V_{GS}$  的 变化如表1,表2和图6所示.



图 5 各种不同形状的 RTT  $I_{DS}$ - $V_{DS}$ 特性 (a)Step:0.2V,最低曲线  $V_{GS} = -0.8V$ ; (b)Step:0.1V,最低曲线  $V_{GS} = -0.8V$ ; (c)Step:0.2V,最顶曲线  $V_{GS} = 0V$ ; (d)Step:0.2V,最左曲线  $V_{GS} = 0V$ 

Fig. 5 Different  $I_{DS}$ - $V_{DS}$  characteristic curves (a) Step:0. 2V, the lowest curve  $V_{GS} = -0.8V$ ; (b) Step:0. 1V, the lowest curve  $V_{GS} = -0.8V$ ; (c) Step:0. 2V, the lowest curve  $V_{GS} = 0V$ ; (d) Step:0. 2V, the left curve  $V_{GS} = 0V$ 

表 1 芯片 9(图 5(c)  $I_{DS}$ - $V_{DS}$ 特性)直流负阻参数与  $V_G$  的关系(器件面积  $5\mu m \times 5\mu m$ ) Table 1 Negative parameters towards  $V_G$  whose area is  $5\mu m \times 5\mu m$  (based on characteristic in Fig. 5 (c))

							-			
$V_{\rm GS}/{ m V}$	$V_{\rm P}/{ m V}$	$I_{\rm P}/{ m mA}$	$I_{\rm V}/{ m mA}$	$V_{ m V}/{ m V}$	PVCR	PVVR	$R_{ m N}/\Omega$	$V_{\mathrm{T}}/\mathrm{V}$	$J_{\rm P}/({\rm kA/cm^2})$	$\Delta V_{ m P}/\Delta V_{ m GS}$
0	0.75	0.44	0.025	0.8	17.6	0.937	120	0.1	1.73	2.75
-0.2	1.3	0.425	0.030	1.4	14.1	0.928	253	0.1	1.67	2.5
-0.4	1.8	0.34	0.060	2.1	5.66	0.857	1071	0.2	1.33	5.0

表 2 芯片 14(图 5(d) I<sub>DS</sub>-V<sub>DS</sub>特性)直流负阻参数与 V<sub>G</sub> 的关系(器件面积 5μm×5μm)

Table 2 Negative parameters towards  $V_G$  whose area is  $5\mu$ m ×  $5\mu$ m (based on characteristic in Fig.5 (d))

$V_{\rm GS}/{ m V}$	$V_{\rm P}/{ m V}$	$I_{\rm P}/{ m mA}$	$I_{\rm V}/{ m mA}$	$V_{ m V}/{ m V}$	PVCR	PVVR	$R_{ m N}/\Omega$	$V_{\rm T}/{ m V}$	$J_{\rm P}/({\rm kA/cm^2})$	$\Delta V_{ m P} / \Delta V_{ m GS}$
0	0.4	0.51	0.13	0.7	3.92	0.571	789	0.1	2.0	1.5
-0.2	0.7	0.53	0.17	1.35	3.11	0.518	1805	0.1	2.08	7.7
-0.4	2.25	0.59	0.23	2.75	2.56	0.818	1389	0.1	2.31	4.5
-0.6	3.15	0.62	0.29	3.4	2.12	0.926	769	0.1	2.41	1.75
-0.8	3.5	0.63	0.33	3.7	1.91	0.946	667	0.25	2.47	



图 6 从表 2 提供的数据绘制的 RTT  $I_P$ ,  $I_V$ ,  $V_P$ ,  $V_V$ , PVCR- $V_{GS}$ 特性

Fig. 6 Characteristics of  $I_P$ ,  $I_V$ ,  $V_P$ ,  $V_V$ , PVCR- $V_{GS}$  from Table 2

从表 1,表 2 和图 6 可看到:(1)对于 RTD/HEMT 串联构成的 RTT,其栅调制作用主要表现为 V<sub>P</sub>和  $V_{\rm V}$ 的变化,即 $\frac{\Delta V_{\rm P}}{\Delta V_{\rm GS}}$ , $\frac{\Delta V_{\rm V}}{\Delta V_{\rm GS}}$ 较大.而 $\frac{\Delta I_{\rm P}}{\Delta V_{\rm GS}}$ 和 $\frac{\Delta I_{\rm V}}{\Delta V_{\rm GS}}$ 较 小.这是因为 RTD 的  $I_{\rm P}$  与 HEMT 的  $I_{\rm DS}$ 多数情况 下的 HEMT IDs-VDs特性的过渡区和饱和区相交而 生成 RTT 的 I-V 特性, 而在这两个区, HEMT 的沟 道处于临近耗尽或完全耗尽的状态,沟道电阻较大, 不同 V<sub>Gs</sub>下的 I<sub>Ds</sub>渡过沟道时产生数值不同的电压 降,继而形成负阻特性和 V<sub>P</sub> 沿 V<sub>DS</sub>轴的移动,故  $\frac{\Delta V_{\rm P}}{\Delta V_{\rm GS}}$ ,  $\frac{\Delta V_{\rm V}}{\Delta V_{\rm GS}}$ 较大. (2)从图 5(b), (c)和表1可见在 一定情况下 PVCR 随 V<sub>Gs</sub>也存在较大的变化, PVCR 最大达到 17.6:1, PVCR 最小为 1.91:1. (3)在 RTD/HEMT 串联型 RTT 器件中,栅调制能 力通常利用栅压变化对  $\Delta V_{\rm P}$  的比率 $\frac{\Delta V_{\rm P}}{\Delta V_{\rm cs}}$ 来表征, 从表 1 和表 2 可知,  $\frac{\Delta V_{\rm P}}{\Delta V_{\rm GS}}$ 值在 1.5~7.7 范围的变 动,最大值为7.7.

#### 3.3 器件-3dB截止频率的测量

利用中国电子科技集团第 13 所仪表室的网络 分析仪,将图 7 所示的 RTT 微波探针测试图形与网 络分析仪的微波探针相连接,使偏置电压加到待测 RTT 负阻区内的偏置点,可测得 RTT 的跨导  $g_m$ (图中以  $h_{21}$ 表示)对频率的  $h_{21}$ -f 特性曲线,如图 8 所示.从图 9 中的数据可整理出表 3 归一化  $h_{21}$ 对数 与频率 f 的关系,利用表 3 给出的数据绘制出图 9 的  $lgh_{21}$ -f 特性,进一步可得到 – 3dB 带宽(或截止 频率  $f_{-3dB}$ )为 4GHz.



	51	, 8	
$f/\mathrm{GHz}$	$h_{21}/10^{-3}$	归一化 h <sub>21</sub>	$\lg h_{21}/\mathrm{dB}$
0.8	118	1	0
2.0	100	0.847	-0.72
4.0	60	0.508	-2.94
6.0	28	0.237	-6.25
8.0	2	0.0169	- 17.72



## 4 结论

本文结合国内现有的工艺水平设计并研制出 RTD/HEMT 串联型 RTT,最大 PVCR 为 17.6: 1,栅压对峰值电压调控比在 1.5~7.7 范围内, -3dB带宽为 4GHz.可应用于调整数字电路,并与 HEMT 电路兼容.

#### 参考文献

[1] Stock J, Malindretos J, Indlekofer K M, et al. A vertical resonant tunneling transistor for application in digital logic circuits. IEEE Trans Electron Devices, 2001, 48(6):1028

- [2] Chen K J, Maezawa K, Yamamoto M, et al. Novel currentvoltage characteristics in an InP-based resonant-tunneling high electron mobility transistor. Appl Phys Lett, 1995, 67 (24):3608
- [3] Lee C S, Hsu W C, Huang J C, et al. Monolithic AlAs-In-GaAs-InGaP-GaAs HRT-FETS with PVCR of 960 at 300K. IEEE Electron Device Lett, 2005, 26(2):50
- Pacha C, burwick V A C, Glosekotter P, et al. Threshold logic circuit design of parallel adders using resonant tunneling devices. IEEE Trans Very Large Scale Integr (VLSI) Syst, 2000,8(5):558
- [5] Seabaugh A, Brar B, Broekaert T, et al. Resonant-tunneling mixed-signal circuit technology. Solid-State Electron, 1999, 45,1355

## Design and Fabrication of Resonant Tunneling Transistor with RTD/HEMT in Series Structure

Liang Huilai<sup>1,†</sup>, Guo Weilian<sup>1,2</sup>, Song Ruiliang<sup>1</sup>, Qi Haitao<sup>1,2</sup>, Zhang Shilin<sup>1</sup>, Hu Liuchang<sup>1</sup>, Li Jianheng<sup>1</sup>, Mao Luhong<sup>1</sup>, Shang Yuehui<sup>2</sup>, Feng Zhen<sup>2</sup>, Tian Guoping<sup>2</sup>, and Li Yali<sup>2</sup>

(1 School of Electronic Information Engineering, Tianjin University, Tianjin 300072, China) (2 No. 13 Research Institute, Chinese Electronic Technology Group Corporation, Shijiazhuang 050051, China)

Abstract: The design and fabrication of a resonant tunneling transistor with an RTD/HEMT in-series structure are presented. The measurement results of the fabricated devices show that the maximum peak valley current ratio (PVCR) is 17.6:1, the gate voltage modulating peak voltage ratio is in the range of  $1.5 \sim 7.7$ , and the -3dB cut-off frequency is about 4GHz. This device is compatible with HEMTs in the device structure and fabrication technology, and can be used in high speed circuits with HEMTs devices.

Key words: RTT; RTD; HEMT; transconductance cut off frequency; PVCR EEACC: 2560S Article ID: 0253-4177(2007)10-1594-05

<sup>†</sup> Corresponding author. Email: hlliang@tju.edu. cn Received 27 March 2007, revised manuscript received 12 June 2007