

绝缘层/有源层界面修饰及对有机薄膜 晶体管性能的影响*

陈 玲^{1,2,†} 朱文清^{1,2} 白 钰¹ 刘 向¹ 蒋雪茵¹ 张志林^{1,2}

(1 上海大学新型显示技术与应用集成教育部重点实验室, 上海 200072)

(2 上海大学材料科学与工程学院, 上海 201800)

摘要: 制备了具有修饰层的有机薄膜场效应晶体管, 采用高掺杂 Si 作为栅极, 传统的无机绝缘材料 SiO₂ 作为栅绝缘层, 有机绝缘材料 PMMA 或 OTS 作为修饰层, CuPc 作为有源层, Au 作为源、漏极. 测试结果表明, 采用经过修饰的栅绝缘层 SiO₂/OTS 和 SiO₂/PMMA 的两种器件的开关电流比最高可达 8×10^4 , 迁移率最高为 $1.22 \times 10^{-3} \text{ cm}^2 / (\text{V} \cdot \text{s})$, 而漏电流仅为 10^{-10} A , 总体性能优于单层 SiO₂ 器件.

关键词: 有机薄膜晶体管; 栅绝缘层; 场效应迁移率; 修饰层

EEACC: 2560

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2007)10-1589-05

1 引言

从 20 世纪 70 年代开始, 有机半导体材料开始受到人们的关注. 在这个背景下, 有机薄膜晶体管 (organic thin film transistors, OTFTs) 的研究也随之开展起来. 作为新一代柔性显示的核心技术, OTFTs 在有源矩阵显示器、电子纸、大面积传感阵列以及柔性标签等应用领域有着广阔的发展前景, 而且相对于无机 TFT, OTFT 具有制备工艺简单、材料来源广泛、低能耗、低污染等优势, 因此受到越来越多的国际著名公司与研发机构的重视^[1,2]. 近几年国际上对 OTFT 的研究已进入对有机发光二极管阵列和液晶阵列的应用研究阶段. 2005 年, Nomoto 等人^[3,4] 在玻璃衬底上制作出 OTFT 驱动的有源矩阵扭转向列液晶显示 (160×120 像素). 其中, OTFT 采用的是目前公认的、较为理想的 p 型有机半导体材料并五苯 (pentacene), 器件的空穴迁移率为 $0.17 \text{ cm}^2 / (\text{V} \cdot \text{s})$, 开/关电流比为 10^3 ^[3]. 前不久, Mizukami 等人^[4] 报道了一种用底接触型 OTFT 驱动的柔性有源矩阵有机发光二极管阵列 (16×16 像素), 其中的 OTFT 同样采用并五苯为有源层, 迁移率达到 $0.25 \text{ cm}^2 / (\text{V} \cdot \text{s})$, 开/关电流比为 10^4 .

作为有机薄膜晶体管的重要组成部分, 栅绝缘层材料的选择与栅绝缘薄膜的表面性质对 OTFTs 的器件性能有很大影响^[5,6]. 传统 OTFT 的绝缘层主要采用的是 SiO₂, Ta₂O₅ 等无机材料, 但是无机

绝缘层表面具有较强的亲水性, 很可能与有源层材料发生不利于其生长的界面反应, 从而直接影响到器件性能^[7~9]. 在 90 年代早期, Philips 公司首先报道了采用 HMDS (hexamethyldisilazene vapors, C₆H₁₉NSi₂) 修饰 SiO₂ 基底, 达到了提高器件迁移率的目的. 从此, 一些硅烷试剂、烷基磷酸试剂或苯乙烯试剂等被广泛用于在 SiO₂ 表面形成修饰层, 优化器件性能^[10~12]. 但是, 迄今为止国内外对采用不同修饰材料对 OTFT 器件性能影响的系统研究还比较少, 而这种系统的对比研究对评价 OTFT 的性能和可靠性是很有价值的.

本文在传统的 TFT 绝缘层材料 SiO₂ 基础上, 分别引入有机低介电常数材料十八烷基三氯硅烷 (octadecyltrichlorosilane, OTS) 和聚甲基丙烯酸甲酯 (poly methyl methacrylate, PMMA) 作为修饰层, 同时也可作为第二层绝缘薄层, 在修饰 SiO₂ 表面, 提高器件的场效应迁移率的同时, 降低器件的漏电流.

2 实验

图 1 为器件 A, B, C 结构截面的示意图, 所有的器件都采用底栅-顶接触结构.

首先采用重掺杂的硅片 ($0.01 \sim 0.015 \Omega \cdot \text{cm}$) 作为 OTFTs 的栅电极兼衬底, 热氧化的 SiO₂ (厚度为 230nm) 作为栅绝缘层. 制作修饰层前, 先对 SiO₂ 表面进行处理. 依次用丙酮、乙醇和去离子水超声清

* 国家自然科学基金资助项目 (批准号: 90202034, 60477014, 60577041)

† 通信作者. Email: fanqiamei@163.com

2007-03-30 收到, 2007-05-31 定稿

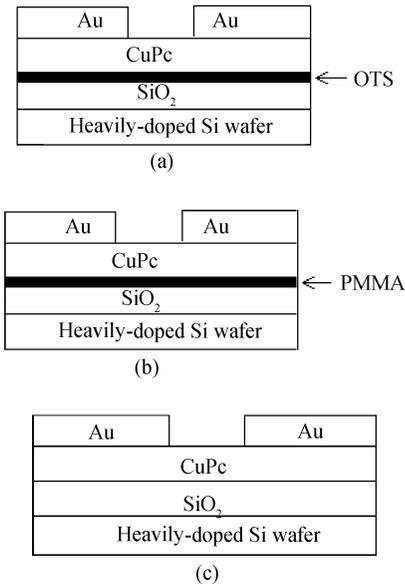


图 1 (a) SiO_2/OTS 绝缘层结构的器件 A; (b) SiO_2/PMMA 绝缘层结构的器件 B; (c) 传统单层 SiO_2 绝缘层结构的器件 C
Fig.1 Structures of OTFTs with SiO_2/OTS (a), SiO_2/PMMA (b), and single SiO_2 layer as gate dielectric (c)

洗,每次 3min. 然后用 N_2 吹干,放入 80°C 烘箱中烘干,最后用 UV 处理 5min 备用. 器件 A 采用 OTS 对 SiO_2 表面进行处理. 首先配制 OTS 溶液: 将 CHCl_3 和 C_6H_{14} 配成体积比为 3 : 7 的溶液,然后放入溶质 OTS,构成 2% 的 OTS 溶液. 将干净的备用片放入 OTS 的溶液中浸泡 30min 后取出,用二甲苯溶液淋洗 3 遍并用 N_2 吹干,再放入 80°C 烘箱中干燥 2h^[13]. 器件 B 则是在 SiO_2 上旋涂一层约 50nm 的 PMMA 的氯仿溶液(PMMA 浓度为 3%,旋涂转速控制在 2000r/min,维持 40s),作为栅绝缘层的修饰层. 为了更好地进行对比,同时制作只有一层 SiO_2 绝缘层的器件 C. 3 种绝缘层结构制备完毕后,在室温下采用真空分区升华将 CuPc 提纯 3 次,然后通过真空蒸发镀膜沉积到衬底上(沉积速率约为 2nm/min,压强为 6×10^{-4} Pa). 最后通过掩膜版热蒸发一层 40nm 的 Au 作为源、漏电极. 3 种器件采用的沟道宽 (W) 为 $4000\mu\text{m}$,长 (L) 为 $35\mu\text{m}$. 制成器件的电学特性用自行设计的测试电路(如图 2 所示)在室温下进行测量. 微电流计(Keithley Model 6485)的测量精度可达 10^{-12} A.

3 结果与讨论

采用 SiO_2/OTS , SiO_2/PMMA 作为栅绝缘层结构的器件 A, B 以及采用单层 SiO_2 作为栅绝缘层的器件 C 在不同栅压 V_G 下的源漏电流 I_{DS} 与源、漏电压 V_D 的关系曲线如图 3 所示.

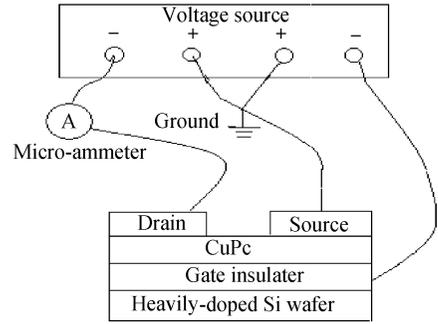


图 2 OTFTs 电学特性测试电路

Fig.2 Circuit used to measure the electric characteristics of OTFTs

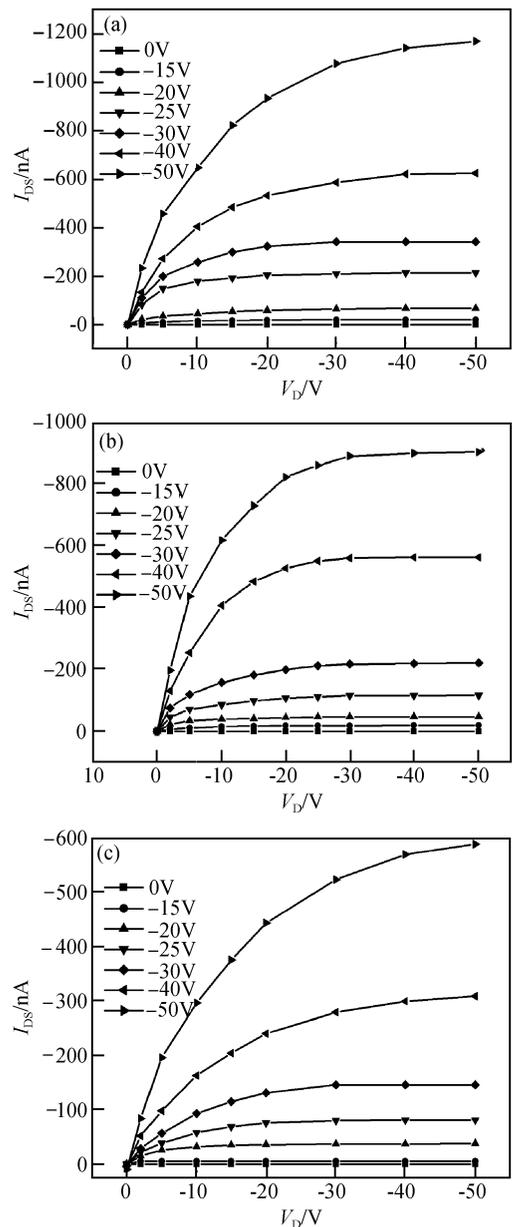


图 3 不同栅压下的 $I_{\text{DS}}-V_D$ 关系曲线 (a) 器件 A; (b) 器件 B; (c) 器件 C
Fig.3 $I_{\text{DS}}-V_D$ characteristics of OTFTs at varied gate voltage (a) Device A; (b) Device B; (c) Device C

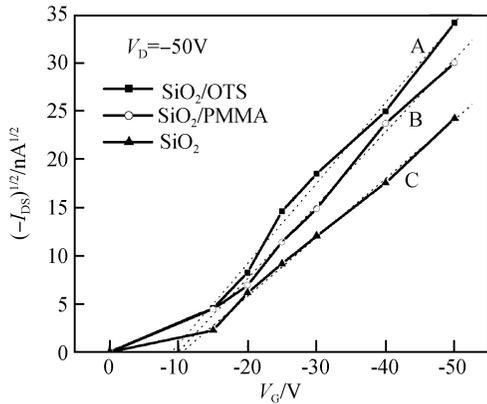


图 4 器件 A,B,C 的 OTFT 转移特性曲线

Fig. 4 $(-I_{DS})^{1/2}$ versus V_G characteristics of OTFTs with three gate dielectrics

加负栅压 V_G 表明这 3 种 OTFTs 都属于空穴传输型,即在源、漏间的沟道中传输的载流子为空穴.将图 3(a),(b)和(c)进行对比,可以看出,当 $V_D = -50V$, $V_G = -50V$ 时,器件 A,B 的饱和电流分别为 1.17×10^{-6} 和 0.91×10^{-6} A,而器件 C 的饱和电流仅为 5.88×10^{-7} A.也就是说,采用修饰层结构的器件 A,B 的饱和电流比采用单层 SiO_2 的器件 C 增大了近一倍.

图 4 是当 $V_D = -50V$ 时,采用不同栅绝缘层的器件 A,B 和 C 的 OTFT 转移特性曲线,实线代表实验中实际测得 3 种器件的 $(-I_{DS})^{1/2}$.在饱和区 ($V_D \geq V_G - V_T$),载流子的迁移率可以根据公式(1)通过拟合 $(-I_{DS})^{1/2} - V_G$ 曲线获得,如图 4 中虚线所示,公式(1)如下:

$$I_{DS} = \frac{WC_i}{2L} \mu (V_G - V_T)^2 \quad (1)$$

式中 C_i 是栅绝缘层单位面积的电容,本实验中是通过制作 ITO/ SiO_2 /Al, ITO/ SiO_2 /OTS/Al 和 ITO/ SiO_2 /PMMA/Al 3 种结构测得.根据公式(1), $(-I_{DS})^{1/2}$ 与 V_G 满足线性关系,而实验所得的值也基本符合这样的趋势. V_T 是阈值电压,拟合的直线外推到 V_G 轴,与 V_G 轴的交点即为阈值电压 V_T [14].由图可知,器件 A,B 的阈值电压分别为 -9.1 和 $-9.9V$,比器件 C ($-11.2V$)有所降低.

图 5 为采用 OTS 和 PMMA 处理前后的 SiO_2 表面形貌的 AFM 图样.经过 OTS 和 PMMA 处理过的 SiO_2 表面的粗糙度分别为 0.5372 和 $0.3974nm$,较处理前有了显著改善.由此可见,在热生长的 SiO_2 表面沉积一层 OTS 或旋涂一层 PMMA

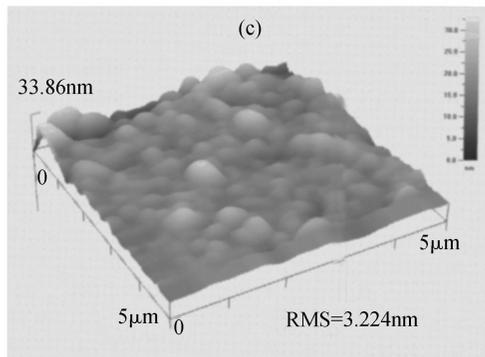
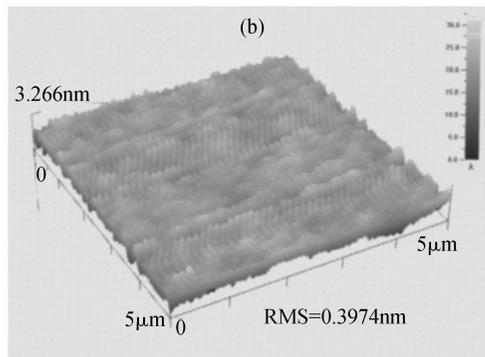
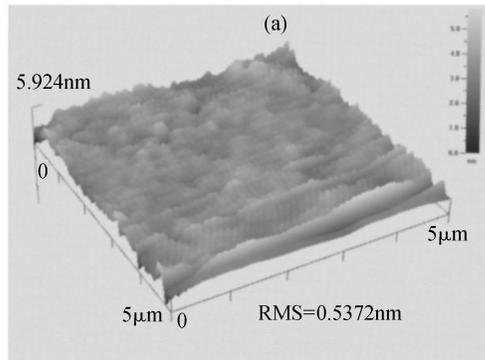


图 5 SiO_2/OTS (a), $SiO_2/PMMA$ (b)和 SiO_2 (c) 薄膜表面的 AFM 照片

Fig.5 AFM images of SiO_2/OTS (a), $SiO_2/PMMA$ (b), and SiO_2 (c) films

薄层,可以有效地平滑表面.表面粗糙度的降低减小了 SiO_2 表面的陷阱态密度,从而有效地改善了 SiO_2 与 CuPc 界面的特性.已有文献研究表明,晶界是电荷传输的障碍.表面的平整带来了晶界的减少.在同样的 V_D 下,可以有更多的电荷发生移动,从而提高了载流子的迁移率[15].所以虽然采用有机低介电常数的 OTS 或 PMMA 修饰 SiO_2 表面,相当于增加了一层薄的绝缘层,使得栅绝缘层的电容略有减

表 1 采用不同绝缘层结构的 3 种器件的电学参数(迁移率为饱和区的迁移率,开态电流与漏电流分别为当 $V_G = -50\text{V}$ 时, $V_D = -50$ 和 0V 所对应的电流)

Table 1 Electrical parameters of transistors based on three insulators (SiO_2/OTS , SiO_2/PMMA and SiO_2) Mobility was extracted from the saturation region, and on/off ratio defined the drain current from $V_G = 0\text{V}$ to $V_G = -50\text{V}$. The on-state current and leakage current were defined the drain current fixed $V_G = -50\text{V}$ when $V_D = -50$ and 0V , respectively.

绝缘层结构	迁移率 $/(\text{cm}^2/(\text{V} \cdot \text{s}))$	开/关 电流比	开态电流 $/\text{A}$	电容 $/(\text{nF}/\text{cm}^2)$	阈值电 压/ V	漏电流 $/\text{A}$
SiO_2/OTS	1.22×10^{-3}	8×10^4	1.17×10^{-6}	10	-9.1	3.3×10^{-10}
SiO_2/PMMA	0.99×10^{-3}	6×10^4	0.91×10^{-6}	11	-9.9	2.4×10^{-10}
SiO_2	5.26×10^{-4}	7×10^3	5.88×10^{-7}	12	-11.2	1.1×10^{-9}

小,但是由于界面处缺陷减少对阈值电压的贡献,阈值电压还是有所降低.

三种器件的各项电学参数如表 1 所示.具有修饰层结构的器件 A,B 的场效应迁移率比采用单层 SiO_2 绝缘层的器件 C 增大一倍,开/关电流比上升一个数量级.这是因为载流子的迁移率与 CuPc 分子的排列有序性和方向性有着密切的关系^[16,18].图 6 为在 3 种不同绝缘层表面上沉积的 CuPc 薄膜的 XRD 图.从图 6 中可以看出,经过 OTS 和 PMMA 处理过的 SiO_2 上生长出的 CuPc 分子的第一级衍射峰的强度明显增强.这是因为 OTS 和 PMMA 的表面自由能比 SiO_2 小,从而减弱了 SiO_2 表面的亲水性,为 CuPc 薄膜的生长提供了更好的条件^[17].所以采用 OTS 和 PMMA 对 SiO_2 表面进行处理后, CuPc 分子排列更为有序,具有较好的方向性,从而提高了载流子的传输能力^[19].

为了更好地研究绝缘层对器件漏电流的影响,我们还制作了 $\text{ITO}/\text{SiO}_2/\text{Al}$, $\text{ITO}/\text{SiO}_2/\text{OTS}/$

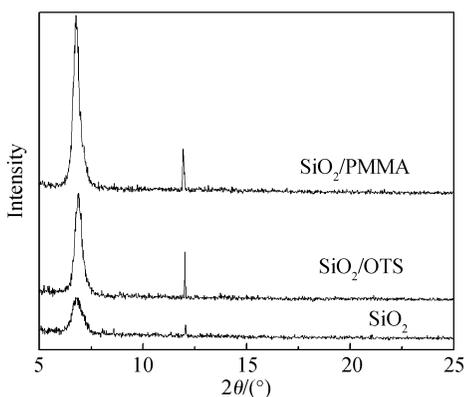


图 6 SiO_2/OTS , SiO_2/PMMA 和 SiO_2 薄膜的 XRD 图样
Fig.6 X-ray diffraction patterns of SiO_2/OTS , SiO_2/PMMA and SiO_2 films

Al 和 $\text{ITO}/\text{SiO}_2/\text{PMMA}/\text{Al}$ 3 种结构的二极管,这 3 种二极管的 I - V 特性如图 7 所示.

由图 7 可知,单层 SiO_2 的电阻率较小($10^{13} \Omega \cdot \text{cm}$),这说明 SiO_2 薄膜内可能存在部分离子导电.而 SiO_2/OTS 和 SiO_2/PMMA 结构的电阻率较大(分别为 3×10^{13} 和 $3.3 \times 10^{13} \Omega \cdot \text{cm}$),这也进一步说明了在 OTFTs 中采用 OTS 和 PMMA 作为栅绝缘层的修饰层,也相当于第二层绝缘薄层,不仅可以改善 CuPc 的生长情况,还可以增强栅绝缘层的绝缘性能,从而降低器件的漏电流.如表 1 所示,实验中采用 SiO_2/OTS 和 SiO_2/PMMA 结构的器件 A,B 的漏电流分别为 3.3×10^{-10} 和 $2.4 \times 10^{-10} \text{A}$,比采用单层 SiO_2 绝缘层的器件 C($1.1 \times 10^{-9} \text{A}$)降低了一个数量级.

4 结论

我们制作了具有修饰层的顶接触有机薄膜晶体管,在传统栅绝缘层 SiO_2 上分别制备 PMMA 和 OTS 作为修饰层.实验结果表明采用 SiO_2/OTS , SiO_2/PMMA 绝缘层结构的两种器件与单 SiO_2 绝

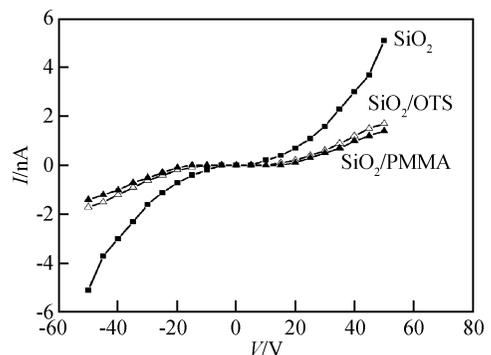


图 7 SiO_2/OTS , SiO_2/PMMA 和 SiO_2 薄膜的 I - V 特性
Fig.7 I - V properties of SiO_2/OTS , SiO_2/PMMA , and SiO_2 films

缘层的器件相比,达到了降低阈值电压,减小漏电流,增大饱和电流,提高载流子迁移率的目的.这是因为 OTS 和 PMMA 修饰过的 SiO_2 绝缘层的表面自由能降低,表面平坦度提高,绝缘层与有机分子的结合力增强,栅绝缘层的绝缘性能增强,从而提高了载流子的传输能力,降低了漏电流,使得器件的总体性能得到提高.因此,采用 OTS 和 PMMA 修饰无机栅绝缘层是提高有机薄膜晶体管性能的一种有效途径.

参考文献

- [1] Horowitz G. Organic field-effect transistors. *Adv Mater*, 1998,10:365
- [2] Dimitrakopoulos C D, Mascaro D J. Organic thin-film transistors: a review of recent advances. *J Res Dev*, 2001,45:11
- [3] Nomoto K, Hirai N, Yoneya N. A high performance short-channel bottom-contact OTFT and its application to AM-TN-LCD. *IEEE Trans Electron Devices*, 2005,52(7):1519
- [4] Mizukami M, Hirohata N, Iseki T. Flexible AM OLED panel driven by bottom-contact OTFTs. *IEEE Electron Device Lett*, 2006,27(4):249
- [5] Muccini M. A bright future for organic field-effect transistors. *Nature Materials*, 2006,5:605
- [6] Stassen A F, de Boer R W I, Iosad N N. Influence of the gate dielectric on the mobility of rubrene single-crystal field-effect transistors. *Appl Phys Lett*, 2004,85(17):3899
- [7] Vissenberg M, Matters M. Theory of the field-effect mobility in amorphous organic transistors. *Phys Rev B*, 1998,57(20):12964
- [8] Dimitrakopoulos C D, Purushothaman S, Kymissis J. Low-voltage organic transistors on plastic comprising high-dielectric constant gate insulators. *Science*, 1999,183:822
- [9] Chen Jinhua, Wang Yongshun, Zhu Haihua. AFM and XPS study on the surface and interface states of CuPc and SiO_2 Films. *Chinese Journal of Semiconductors*, 2006,27(8):1360
- [10] De Angelis F, Cipolloni S, Mariucci L, et al. High field-effect mobility pentacene thin-film transistors with polymethyl-metacrylate buffer layer. *Appl Phys Lett*, 2005,86(20):3505
- [11] Veres J, Ogier S, Leeming S, et al. Low- k insulators as the choice of dielectrics in organic field-effect transistors. *Adv Funct Mater*, 2003,13(3):199
- [12] Wang Jun, Yan Xuanjun, Xu Yanxia. Organic thin-film transistors having inorganic/organic double gate insulators. *Appl Phys Lett*, 2005,85(22):5424
- [13] Halik M, Klauk H, Zschieschang U. Relationship between molecular structure and electrical performance of oligothiophene organic thin film transistors. *Adv Mater*, 2003,15:917
- [14] Meijer E J, Tanase C, Blom P W M, et al. Switch-on voltage in disordered organic field-effect transistors. *Appl Phys Lett*, 2005,80:3838
- [15] Steudel S, de Vusse Sr, de Jonge S. Influence of the dielectric roughness on the performance of pentacene transistors. *Appl Phys Lett*, 2004,85:4400
- [16] Yagi I, Tsukagoshi K, Aoyagi Y. Modification of the electric conduction at the pentacene/ SiO_2 interface by surface termination of SiO_2 . *Appl Phys Lett*, 2005,86:3502
- [17] Shtein M, Mapel J, Benziger J B. Effects of film morphology and gate dielectric surface preparation on the electrical characteristics of organic-vapor-phase-deposited pentacene thin-film transistors. *Appl Phys Lett*, 2002,81:268
- [18] Gundlach D J, Lin Y Y. Pentacene organic thin-film transistors-molecular ordering and mobility. *IEEE Electron Device Lett*, 1997,18:87
- [19] Fritz S E, Kelley T W, Di Frisbie C. Effect of dielectric roughness on performance of pentacene TFTs and restoration of performance with a polymeric smoothing layer. *J Phys Chem B*, 2005,109:10574

Effects of Surface-Modified Gate Dielectrics on Electrical Characteristics of Organic Thin-Film Transistors*

Chen Ling^{1,2,†}, Zhu Wenqing^{1,2}, Bai Yu¹, Liu Xiang¹, Jiang Xueyin¹, and Zhang Zhilin^{1,2}

(1 Key Laboratory of Advanced Display and System Application of the Ministry of Education, Shanghai University, Shanghai 200072, China)

(2 School of Material Science and Engineering, Shanghai University, Shanghai 201800, China)

Abstract: Organic thin film transistors (OTFTs) with a modified gate insulator are demonstrated. The modified gate insulator layers consist of SiO_2 as the gate insulator and OTS (octadecyltrichlorosilane) or PMMA (poly methyl methacrylate) as the modified layer. The devices with the modified layer have a field-effect mobility larger than $10^{-3} \text{ cm}^2/(\text{V} \cdot \text{s})$ and an on/off current ratio greater than 10^4 , while their leakage current is decreased to 10^{-10} A . The results demonstrate that using modified gate insulators is an effective method to fabricate OTFTs with improved electric characteristics.

Key words: organic thin-film transistors; gate dielectric; field-effect mobility; modified layer

EEACC: 2560

Article ID: 0253-4177(2007)10-1589-05

* Project supported by the National Natural Science Foundation of China (Nos. 90202034, 60477014, 60577041)

† Corresponding author. Email: fanqiamei@163.com

Received 30 March 2007, revised manuscript received 31 May 2007