

MIC 薄膜多晶硅材料的动态镍吸除技术 基本机理及其应用*

李 阳^{1,†} 孟志国¹ 吴春亚¹ 王 文² 郭海成² 张 芳³ 熊绍珍¹

(1 南开大学光电子所, 天津市光电子薄膜器件与技术重点实验室, 天津 300071)

(2 香港科技大学电机与电子工程系, 香港)

(3 科技部高技术研究发展中心, 北京 100044)

摘要: 首先阐述了 MIC 薄膜多晶硅材料动态镍吸杂技术的基本机理和主要工艺过程, 然后以多晶硅薄膜晶体管 (poly-Si TFT) 为例研究了动态吸杂技术的应用. 在研究金属诱导晶化多晶硅材料 (MIC poly-Si) 和以之为有源层的 poly-Si TFT 的过程中, 发现在 MIC 多晶硅薄膜中含有部分残余的镍成份. 而大部分存在于对撞晶界的残余镍成份会造成大量的缺陷, 这将导致 TFT 器件性能乃至整个系统的稳定性和可靠性的降低. 为了改善 MIC 薄膜及器件质量, 我们采用磷硅玻璃 (PSG) 动态镍吸杂技术, 有效地吸除镍, 降低多晶硅中镍的残留量, 改善对撞晶界的缺陷密度, 降低用之制备 TFT 的漏电流. 该技术工艺过程简单, 处理成本低, 适合于大批量的工业化生产, 有望成为制备高稳定性微电子器件与电路系统的必需工艺技术.

关键词: 金属诱导晶化多晶硅; 磷硅玻璃; 动态镍吸除; 固溶度

PACC: 7220; 7280; 7820

中图分类号: O472+.4

文献标识码: A

文章编号: 0253-4177(2007)10-1574-06

1 引言

溶液法金属诱导晶化技术 (S-MIC) 因其低成本、高质量而成为人们研究的热点^[1]. 采用镍诱导晶化形成的大尺寸碟形晶畴 MIC 多晶硅薄膜, 虽然具有制备成本低、高晶化率、高迁移率的特点, 但是晶化后的多晶硅薄膜材料存在着残余镍成份, 对撞晶界处的残余镍含量更高^[2,3]. 这些多晶硅薄膜中的残余镍将会使采用这种材料制备的 TFT 器件漏电流较大^[4], 从而影响薄膜微电子器件的稳定性, 也必然影响多晶硅电路与系统的稳定性^[5]. 因此, 采用简单的工艺过程吸除多晶硅中的残余镍并降低对撞晶界的影响, 是制备高稳定微电子器件、电路与系统所不可缺少的制备过程和技术手段.

针对以上这种情况, 人们相继采取了多种镍吸除方法. Yamazaki 等人^[6,7] 的研究小组, 采用了在镍诱导晶化全部完成后, 再沉积掺杂磷的硅膜吸除残留镍的方案; 而 Nakajima 等人^[8] 使用一种富含磷的硅薄膜, 通过热处理的方法来达到吸除镍的目的; Ichijo 等人^[9] 采用氮氧化物薄膜吸除残留的镍; Zhang 等人^[10] 是利用掩膜把磷沉积到一定区域, 并进行二次热处理以吸除剩余的镍; Asami 等人^[11] 在 450~700°C 下, 通过离子掺杂的方法将磷添加到薄

膜晶体管的源/漏区域, 以去除残留在薄膜中的金属原子. 以上的这些方法大都工艺繁烦或效果不很理想. 而我们利用磷硅玻璃 (PSG) 对镍具有的较强吸附作用^[12], 来有效地吸除 MIC 多晶硅薄膜中所残余的镍含量. 在镍诱导晶化过程中, 当碟形晶粒形成并长大, 但晶粒之间还没有对接上的时候, 在这种部分晶化薄膜上沉积 700nm 的 PSG 之后, 再进行 590°C 3h 的退火过程, 多晶硅中的镍将被 PSG 吸除, 诱导峰中高含量的镍也将在晶化推进过程中, 部分地被吸除掉, 致使对撞晶界中的镍浓度和镍诱导峰的宽度降低. 因为其微观过程是一个边吸除边晶化的过程, 因此称之为动态镍吸除过程.

本文首先阐述了 MIC 多晶硅薄膜材料动态镍吸杂技术的基本机理和主要工艺过程, 然后以多晶硅薄膜晶体管为例研究了动态吸杂技术的应用.

2 PSG 动态镍吸除技术的基本机理及主要工艺过程

2.1 PSG 动态镍吸除技术的基本机理

金属镍容易与非晶硅形成镍硅化合物——Ni-Si₂ 微晶. 因为 NiSi₂ 微晶与晶体 Si 有着相同的闪锌矿立方体结构, 且两者具有非常小的晶格失配^[13,14]

* 国家高技术研究发展计划 (批准号: 2004AA303570) 和国家自然科学基金 (批准号: 60437030) 资助项目

† 通信作者. Email: liy@mail.nankai.edu.cn; insidesun@mail.163.com

2007-04-10 收到, 2007-06-12 定稿

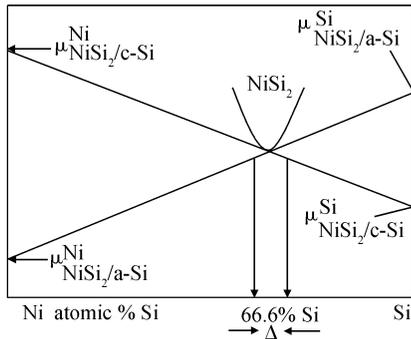


图 1 NiSi₂ 在 NiSi₂/c-Si 和 NiSi₂/a-Si 界面上的摩尔自由能
Fig. 1 Molar free-energy for NiSi₂ in contact with a-Si and c-Si

(NiSi₂ 的晶格常数为 0.5406nm, Si 的晶格常数为 0.5430nm), NiSi₂ 微晶的作用就是在 a-Si 低温晶化中起到成核的作用, 因此, 金属镍常常被作为 MIC 的诱导源. 一般认为, 金属镍诱导晶化的机理是: 金属镍与 a-Si:H 在界面处发生扩散反应, 形成亚稳态的金属硅化物——NiSi₂. 因为晶相硅与非晶相硅的自由能不同(非晶相硅的自由能大于晶相硅的自由能), 所以引起了 NiSi₂ 微晶在 a-Si 中的迁移, 同时趋于析出晶相硅. 这样, NiSi₂ 微晶的一边与非晶硅相连, 而另一边则是析出的晶体硅^[14]. 图 1 所示是 Ni 和 Si 在 NiSi₂/c-Si 和 NiSi₂/a-Si 界面上的摩尔自由能. Ni 原子在 NiSi₂/a-Si 界面的化学势较低, 而 Si 原子在 NiSi₂/c-Si 界面的化学势较低, NiSi₂ 迁移的驱动力是由亚稳态的 a-Si 向稳态的 c-Si 转变时的自由能之差. 因此, 在 NiSi₂ 微晶迁移过程中, 在 NiSi₂/a-Si 界面处的 a-Si 被消耗掉了, 而在 NiSi₂ 的另一边形成针状结构的晶体硅. 而随着晶化时间的增加, 逐渐积累成为碟型的多晶硅晶畴.

以上的晶化过程也同样可以运用所谓的“Kick-out”和“kink-tail”^[15,16] 原理解释. 自间隙的金属 Mi 取代硅原子在晶格中的位置, 从而形成替代位的金属 Ms 和自间隙的硅原子 I, 其反应可以表示为:



这是一个吸热过程. 而分离原理(kink-tail)则是: 替代位的金属 Ms 移动至间隙位置, 产生一个间隙态的金属 Mi 和一个空位 V, 这个反应可以表示为:



这是一个放热过程.

镍原子在硅薄膜中的扩散遵循“Kick-out”原理, 具有较大的扩散系数. 在这种扩散过程中, 自间隙态的金属镍原子在退火的作用下而取代非晶硅中的硅原子在晶格中的位置, 从而形成了替代位的金属镍(即以 NiSi₂ 的形式存在)和自间隙的硅原子(即针状的晶体硅); 然而, 以替代位的形式存在的

NiSi₂ 是亚稳态的, 它又遵循“kink-tail”原理而形成自间隙态的金属镍原子和空位, 而这个空位为晶体硅的形成提供了必要的空间. 如此循环往复, 自间隙的金属镍原子不断地与非晶硅键合而形成 NiSi₂, 同时又不断地析出针状结构的晶体硅. 当然, 还有一部分金属镍原子以自间隙态的形式存在于已经晶化的晶体硅中.

PSG 动态镍吸除技术是溶液法 MIC 晶化技术与磷吸杂技术相结合的产物. 从以上的晶化机理与过程可以看出, 作为过渡族金属的镍, 在 MIC 多晶硅中主要是以两种形式存在: 存在于已经晶化多晶硅中间隙位的镍原子和晶化诱导峰中的替位(即 NiSi₂ 中的镍原子)镍原子. 替位镍原子的扩散速度远低于间隙位镍原子的扩散速度, 且金属杂质在硅中的固溶度很小. 对于存在于已晶化多晶硅中的间隙位残余镍的磷吸杂是一种分凝吸杂, 分凝吸杂的驱动力是杂质固溶度存在一定的梯度或固溶度的突变. 吸杂后的杂质热平衡浓度 N_{dev} 为:

$$N_{dev} = N_0 \times \left[\frac{1}{1 + \left(S + \frac{W_{gett}}{W_{dev}} \right)} \right] \quad (3)$$

其中 N_0 为 MIC 多晶硅的初始镍残余浓度; W_{gett} , W_{dev} 分别是吸杂区和被吸杂区的厚度; S 为分凝系数. 分凝系数是指在吸杂区域的杂质平衡固溶度 C_{gett} 与在被吸杂区域的固溶度 C_{dev} 之比, 即

$$S = C_{gett} / C_{dev} \quad (4)$$

如果 W_{gett} , W_{dev} 分别为 700 和 50nm, 而 S 又远远地大于 1^[17], 那么吸杂后的镍残余浓度就非常小.

而存在于晶化诱导峰处的以替代位形式(即以 NiSi₂ 的形式)存在的残余金属镍, 则是按如下方式被吸除^[18]: 在 PSG 中含有高浓度的磷, 通过扩散会在硅片的表面形成 SiP 沉淀, 如图 2(a) 所示. SiP 颗粒会在硅和 PSG 的界面向硅体内生长, SiP 的生长引起了体积的膨胀. 硅的外延再生长也发生在 SiP 颗粒附近, SiP 沉积对吸杂作用的影响是金属硅化物会沉淀在 SiP 颗粒处; 如图 2(b) 所示, 在 P 扩散吸杂时, NiSi₂ 会在 SiP 颗粒处沉淀. 这样, 在晶化诱导峰中, NiSi₂ 含量会逐渐减少, 使得晶化诱导峰的宽度也会随之减小, 晶化速度也会相应减慢. 这样, 随着退火时间的增加, 在晶体硅区域以自间隙态形式存在的残余金属镍原子和在晶化诱导峰区域以替代态形式存在的残余金属镍原子, 就会逐渐被吸除掉, 从而达到了动态吸除的目的.

因此, PSG 对镍的吸除其实就是磷吸杂的过程. 随着 NiSi₂ 的迁移, 逐渐聚集于此处的 Ni, 就比较容易 PSG 集中吸除. 而此时 Ni 原子仍继续形成 NiSi₂ 而析出晶相硅, PSG 也会在此时将 Ni 逐步吸除掉. 这样就使得 NiSi₂ 的宽度不断降低(当然晶

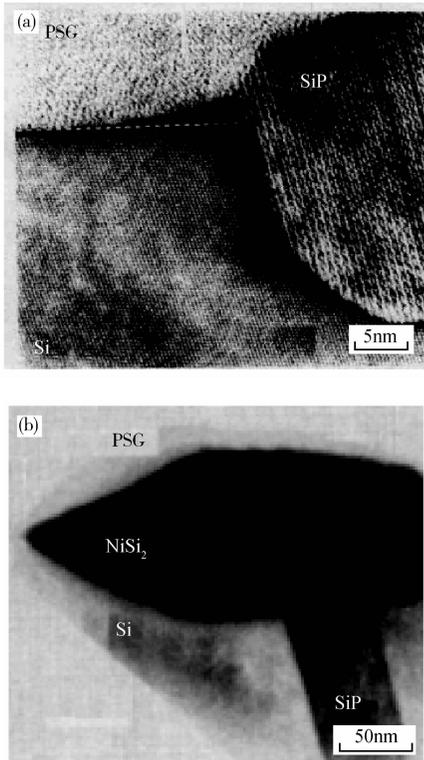


图 2 磷扩散在硅体内形成沉淀的高分辨透射电镜照片^[17]

Fig.2 TEM micrographs of the deposition formed by phosphor diffuse in the silicon bulk

化速度有所减小),且在晶畴对撞后,富集于晶界中的镍再次集中被吸除,因而能使 Ni 在晶界处的含量大大减少.正是在这种动态的镍诱导过程中,利用 PSG 对镍具有的较强吸附作用,从而有效地吸除薄膜中的残余镍含量.

2.2 PSG 动态镍吸除技术的主要工艺过程

PSG 动态镍吸除技术的主要工艺过程比较简单.首先,在沉积有 100nm LTO 过渡层的康宁 1737 玻璃衬底上,用 LPCVD 法在 550°C 沉积 50nm 的非晶硅薄膜,以之作为晶化成多晶硅的前驱物.然后,再把非晶硅薄膜样品浸入用氨水调节好的 PH 值为 8,浓度为 20ppm 的硝酸镍水溶液中浸沾 30min.随后再放入 590°C 的管式退火炉中退火 2h,温度偏差小于 $\pm 2^\circ\text{C}$.此时,非晶硅薄膜已经部分晶化,样品表面为细小的浅白色晶化斑点,如图 3 所示.

之后,用 LPCVD 法在部分晶化的多晶硅薄膜上沉积 700nm 的磷硅玻璃层,590°C 再次退火 3h 进行晶化过程留下的残余镍的吸除,同时晶化过程在继续,直到晶化区域连接在一起.腐蚀掉吸附有 Ni 的 PSG 层,清洗处理后获得了镍吸除后的 MIC 多晶硅薄膜.从以上的工艺过程可看出,镍吸除过程是一个晶化与吸除同步进行的过程,在晶化的过程中,

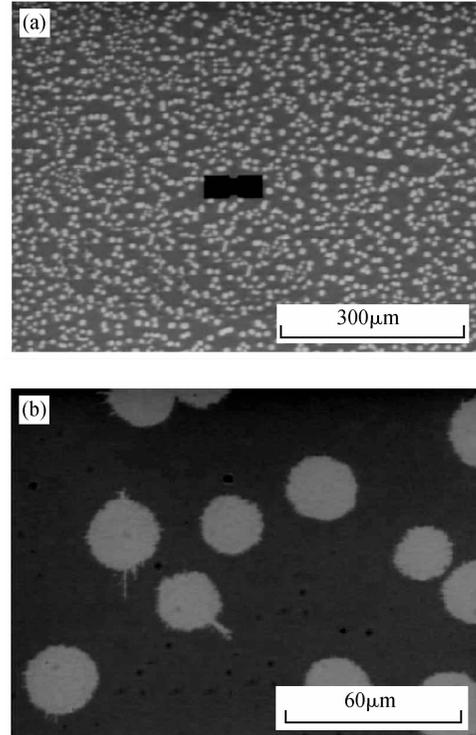


图 3 部分晶化的硅膜显微照片 深色部分为非晶硅区域,白色的圆斑为多晶硅区域.

Fig.3 Micrographs of partly crystallized MIC Poly-Si The a-Si area is dark, and the small white spots are MIC Poly-Si area.

PSG 不仅吸除了 MIC 多晶硅中的残余镍,而且也及时地吸除了晶化诱导峰处的镍含量,这有利于修补晶界、减小晶界势垒.

3 结果与讨论

3.1 PSG 能够有效地吸除残余在 MIC 多晶硅薄膜中的镍含量

为了显示明显的 PGS 吸杂效果,在已经部分晶化的多晶硅薄膜上,分别进行有(或无)PGS 吸杂的二次退火实验.图 4 为 PSG 镍吸除作用结果的 MIC 多晶硅经过 TMAH 腐蚀后的显微照片.从图中可看出,在部分晶化后的硅材料表面上,覆盖(右)与未覆盖(左)PSG 的多晶硅薄膜部分进行第二次退火过程(590°C, 3h).结果发现,未覆盖 PSG 的区域(图 4 虚线以左部分),具有较快的晶化速度,而且还可以明显地看出第一次晶化后留下的诱导峰痕迹;而覆盖有 PSG 的区域(图 4 虚线以右部分),晶化速度明显降低,第一次晶化后留下的诱导峰痕迹逐渐消失.晶化速度不断降低是因为起着晶化诱导作用的金属镍原子明显减少的结果.该结果充分地说明了 PSG 对多晶硅薄膜(包括诱导峰)中的镍原子产生

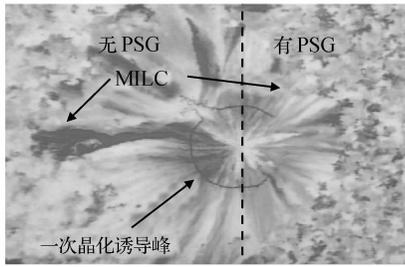


图 4 有(或无)PSG 吸除的 MIC 多晶硅经过 TMAH 腐蚀后的显微照片

Fig. 4 Micrograph of MIC poly-Si with and without dynamic Ni gettering by PSG

了明显的吸除作用.

3.2 PSG 动态镍吸除技术明显吸除了对撞晶界中的镍含量

图 5(a)为做 PSG 动态吸除情况下左右两个在 550°C, 3h 条件下, 晶化诱导形成的碟型 MIC 晶粒, 在第二次 590°C, 4h 退火后形成的 MIC 晶粒和对撞

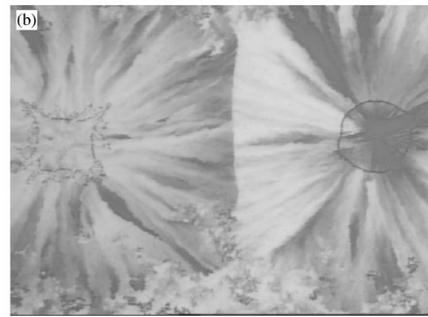


图 5 有(a)、无(b)PSG 吸除的 MIC 多晶硅经 TMAH 腐蚀后相邻两晶粒的显微照片

Fig. 5 Micrographs of the two neighboring disk-like MIC crystal grains with (a) and without (b) dynamic Ni gettering by PSG

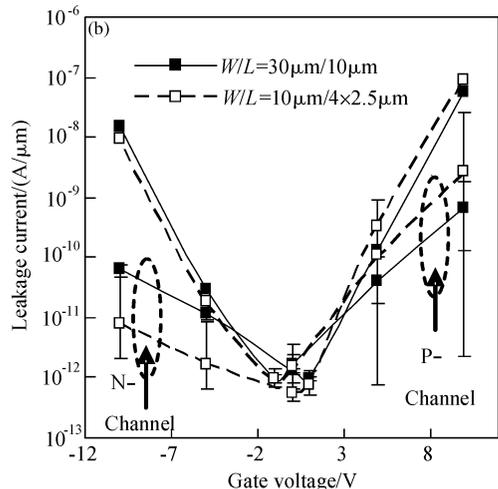
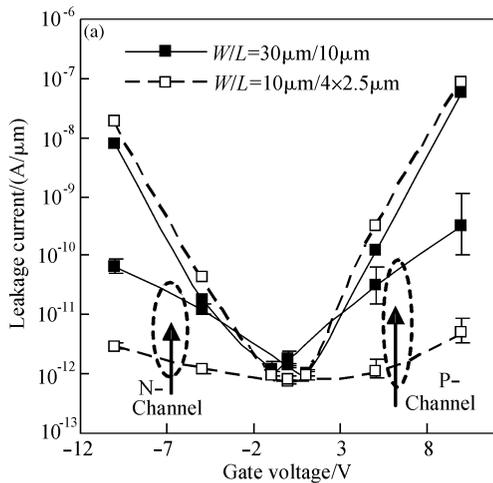


图 6 经(a)与未经(b) PSG 动态吸除的单栅 $W/L = 30\mu\text{m}/10\mu\text{m}$ (实线)和四栅 $W/L = 30\mu\text{m}/4 \times 2.5\mu\text{m}$ (虚线)n 型和 p 型 MIC 多晶硅 TFT 漏电流在 $V_{ds} = \pm 5\text{V}$ 时与 V_{gs} 关系图

Fig. 6 Drawing of single gate $W/L = 30\mu\text{m}/10\mu\text{m}$ (the real line) and four gate $W/L = 30\mu\text{m}/4 \times 2.5\mu\text{m}$ (the dotted line) n type and p type MIC poly-Si TFT drain current with (a) and without (b) dynamic Ni gettering by PSG

晶界.从图中可以明显看出第一次晶化后镍晶化诱导峰留下的痕迹已经消除,对撞晶界不明显.图 5 (b)为没有做 PSG 动态吸除情况下左右两个在 550°C, 3h 条件下, 晶化诱导形成的碟型 MIC 晶粒, 在第二次 590°C, 4h 退火后形成的 MIC 晶粒和对撞晶界.从图中可以非常明显地看到第一次晶化后镍晶化诱导峰留下的痕迹和明显的对撞晶界.由此我们可以充分地得出结论:PSG 动态镍吸除技术可以明显吸除对撞晶界中的镍含量.

3.3 PSG 动态镍吸除技术对 TFT 漏电流的影响

为了有效地进行对比,首先用经过 PSG 动态吸杂技术处理过的多晶硅薄膜分别来制作单栅和四栅的 n 型和 p 型的 TFT,其宽长比分别为:单栅 $W/L = 30\mu\text{m}/10\mu\text{m}$ 和四栅 $W/L = 30\mu\text{m}/4 \times 2.5\mu\text{m}$.当 TFT 器件的源、漏电压为 5V 时,经过测量发现,无论是 n 型还是 p 型 TFT 的漏电流都比较小;特别是四栅结构的 TFT 的漏电流和栅感应漏电流均小于 $10^{-11}\text{A}/\mu\text{m}$,如图 6(a)所示.

然后,再用没有经过动态吸杂技术处理过的多晶硅薄膜分别制作上述的两种 TFT 器件.当 TFT 器件的源、漏电压也加为 5V 时,测量发现,n 型 TFT 与经过 PSG 动态吸杂技术处理过的 TFT 漏电流接近;而 p 型 TFT 与经过 PSG 动态吸杂技术处理过的 TFT 漏电流相比明显增大,即使是四栅结构的 TFT,其栅感应漏电流也超过了 10^{-10} A/ μm ,如图 6(b)所示.因此,我们可以得出结论:PSG 动态镍吸除技术可以明显减小 TFT 漏电流.

4 结论

采用 PSG 动态镍吸除技术,可以有效地吸除 MIC 多晶硅薄膜中的残余镍成份,降低多晶硅薄膜中镍的残留量,改善对撞晶界的缺陷密度,提高了多晶硅材料的电学性能,降低用之制备的 TFT 漏电流.该技术工艺过程简单,处理成本低,适合于大批量的工业化生产,可望成为制备高稳定微电子器件与电路系统的必需工艺技术.

参考文献

- [1] Zhuo Ming, Xu Q X. Optimizing structure and processes of nickel induced lateral crystallization. *Chinese Journal of Semiconductors*, 2002, 23(11): 1218
- [2] Kim K H, Oh J H, Jang J, et al. Formation and analysis of disk-shaped grains by Ni-mediated crystallization of amorphous silicon. *J Vac Sci Technol A*, 2004, 22(6): 2469
- [3] Bhat G A, Jin Z H, Kwok H S, et al. The effect of MIC/MILC interface on the performance of MILC-TFTs. *Device Research Conference*, 1998: 110
- [4] Jin Z H, Bhat G A, Yeung M, et al. Ni induced crystallization of amorphous Si thin films on SiO_2 . *J Appl Phys*, 1998, 84(1): 1942200
- [5] Wu C Y, Meng Z G, Wong M, et al. Metal induced unilateral crystallization poly-Si TFT display driver circuit display system on panel. *Chinese Journal of Electronics*, 2005, 33(8): 1349 (in Chinese) [吴春亚, 孟志国, 王文, 等. 玻璃衬底上 MIUC Poly-Si TFT 显示驱动电路. *电子学报*, 2005, 33(8): 1349]
- [6] Yamazaki S, Ohtani H. Method of gettering a metal element for accelerating crystallization of silicon by phosphorous. *US Patent*, 6420246, 2002-07-16
- [7] Yamazaki S, Teramoto S, Koyama J. Method for fabricating a semiconductor device using a metal catalyst and high temperature crystallization. *US Patent*, 6465287, 2002-10-15
- [8] Nakajima S, Ohtani H. Method of forming a semiconductor device using a group XV element for gettering by means of infrared light. *US Patent*, 6664144, 2003-12-16
- [9] Ichijo M, Asami T, Suzuki N. Method of manufacturing a semiconductor device. *US Patent*, 6821828, 2004-12-23
- [10] Zhang H Y, Ohnuma H. Semiconductor device and fabrication method. *US Patent*, 6737674, 2004-05-18
- [11] Asami T, Ichijo M, Suzuki N. Semiconductor film, semiconductor device and method of their production. *US Patent*, 6743700, 2004-06-01
- [12] Ohtani H. Method for producing a semiconductor device. *US Patent*, 2001019878, 2001
- [13] Hayzelden C, Batstone J L. Silicide formation and silicide-mediated crystallization of nickel-implanted amorphous silicon thin films. *J Appl Phys*, 1993, 73(12): 8279
- [14] Liu Chuanzhen, Yang Bailiang, Yuan Jianfeng, et al. Preparation and characterization of poly-crystalline Si films obtained by metal induced crystallization at low temperature. *Chinese Journal of Semiconductors*, 2001, 22(1): 61 (in Chinese) [刘传珍, 杨柏梁, 袁剑峰, 等. 金属诱导法低温多晶硅薄膜的制备与研究. *半导体学报*, 2001, 22(1): 61]
- [15] Yu S, Tan T Y, Gasele U. Diffusion mechanism of chromium in GaAs. *J Appl Phys*, 1991, 70: 4827
- [16] Gosele U, Morehead F. Diffusion of zinc in gallium arsenide: a new model. *J Appl Phys*, 1981, 52(7): 4617
- [17] Kveder V, Schroter W, Sattler A, et al. Simulation of Al and phosphorus diffusion gettering in Si. *Mater Sci Eng*, 2000, B71: 175
- [18] Ourmazd A, Schroter W. Phosphorus gettering and intrinsic gettering of nickel in silicon. *Appl Phys Lett*, 1984, 45: 781

Basis Mechanism of MIC Poly-Si Thin Film Material Dynamic Gettered Technology and Its Applications^{*}

Li Yang^{1,†}, Meng Zhiguo¹, Wu Chunya¹, Wong M², Kwok H S²,
Zhang Fang³, and Xiong Shaozhen¹

(1 *Tianjin Key Laboratory of Photo-Electronic Thin Film Devices and Technology, Institute of Photo-Electronics, Nankai University, Tianjin 300071, China*)

(2 *Department of Electronic and Computer Engineering, Hong Kong University of Science and Technology, Hong Kong, China*)

(3 *Center of R & D for High Technology, MOS, Beijing 100044, China*)

Abstract: The basis mechanism and main process flow of metal induced crystallization poly-Si (MIC poly-Si) dynamic gettering are discussed, and its applications are studied for use in poly-Si thin film transistor devices. In the research of MIC poly-Si and producing TFT with poly-Si as the active layer, we find that nickel residue is left in the MIC poly-Si thin film, and the amount of nickel is extremely high along the grain boundary. This can reduce the stability and reliability of the TFT as well as the whole system. In order to improve the performance of MIC thin films and devices, we use dynamic nickel gettering by phosphor-silicate glass (PSG) to absorb nickel effectively, reducing the residual nickel in the poly-Si, reducing the number of defects at the conflicting crystal boundaries, and decreasing the leakage current of the TFT. The simple process flow and low cost make it suitable for industrial manufacturing. This is a necessary step in the production of microelectronics devices and systems.

Key words: MIC poly-Si; PSG; dynamic Ni gettering; solid solubility

PACC: 7220; 7280; 7820

Article ID: 0253-4177(2007)10-1574-06

^{*} Project supported by the National High Technology Research and Development Program of China (No. 2004AA303570) and the National Natural Science Foundation of China (No. 60437030)

[†] Corresponding author. Email: liy@mail.nankai.edu.cn; insidesun@mail.163.com

Received 10 April 2007, revised manuscript received 12 June 2007

©2007 Chinese Institute of Electronics