

宽带 CMOS 可变增益放大器的设计*

郭 峰[†] 李智群 陈东东 李海松 王志功

(东南大学射频与光电集成电路研究所, 南京 210096)

摘要: 采用 TSMC 0.18 μm RF CMOS 工艺设计实现了一种对数增益线性控制型的宽带可变增益放大器. 电路采用两级结构, 前级采用电压并联负反馈的 Cascode 结构以实现良好的输入匹配和噪声性能; 后级采用信号相加式电路实现增益连续可调. 同时本文设计了一种新型指数控制电压转换电路, 解决了射频 CMOS 电路中, 由于漏源电流与栅源电压通常不为指数关系而造成放大器对数增益与控制电压不成线性关系的难题, 实现了可变增益放大器的对数增益随控制电压呈线性变化. 芯片测试结果表明, 电路在 1.8V 电源电压下, 电流为 9mA, 3dB 带宽为 430~2330MHz. 增益调节范围为 -3.3~9.5dB, 最大增益下噪声系数为 6.2dB, 最小增益下输入 1dB 压缩点为 -9dBm.

关键词: 可变增益放大器; CMOS; 宽带; 指数线性控制
EEACC: 1220

中图分类号: TN72 文献标识码: A 文章编号: 0253-4177(2007)12-1967-05

1 引言

在无线通信系统中, 由于各种因素的影响, 接收机接收到的信号往往会有较大的强弱变化. 这就需要设计一种电路, 它能根据输入信号的大小变化调节接收机的增益, 使用可变增益放大器可以在不恶化系统线性度和噪声的情况下有效地提升系统的动态范围, 使系统输出端维持一个稳定的输出信号, 以方便后面基带部分的处理.

本文采用 TSMC 0.18 μm RF CMOS 工艺实现了一种宽带可变增益放大器. 该电路实现了对数增益随控制电压连续、线性变化, 具有良好的噪声和线性性能.

2 电路设计

2.1 可变增益单元电路的设计

可变增益放大器按照增益变化方式的不同可以分为增益步进变化的可编程增益放大器(programmable gain amplifier, PGA)和增益连续变化的可变增益放大器(variable gain amplifier, VGA). PGA 使用数字电路控制增益变化, 虽然简化了控制电路的设计, 但是增益是离散的. VGA 使用模拟信号控制增益, 增益可以连续变化, 因此可以避免因增益突变而造成调制信号的接收解调错误.

本次设计的可变增益放大器采用信号相加式结构^[1], 如图 1 所示. 该结构使用模拟信号控制增益,

增益连续可调.

电路中差分对管 M1, M2 为工作在饱和区的共源放大器, 负责将输入端的射频电压信号转变为射频电流信号并提供增益.

信号相加式可变增益放大器通过调节控制电压 V_{cont} , 改变 V_{cont} 和参考电压 V_{ref} 之间的电压差, 调节信号电流在 M3, M4 与 M5, M6 之间的分配, 以实现增益的单调连续可调.

nMOS 管 M3~M6 工作在共栅状态, 如图 2 所示, 其传输函数表示为^[2]:

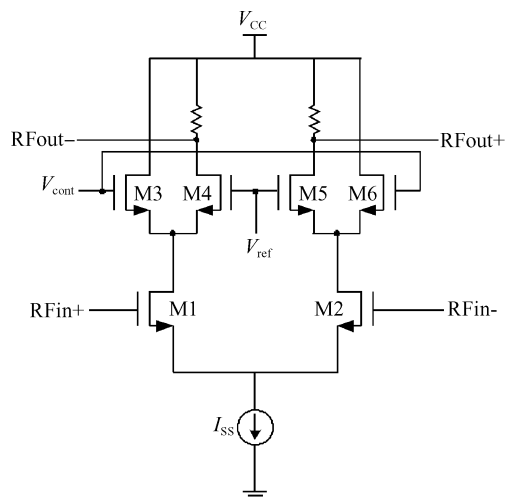


图 1 信号相加式可变增益放大器
Fig.1 Signal-summing variable gain amplifier

* 东南大学射光所与安宇科技合作项目
[†] 通信作者. Email: guofeng99cn@vip.sina.com
2007-06-08 收到, 2007-07-23 定稿

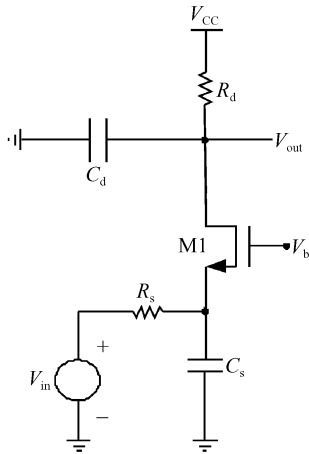


图 2 共栅极结构

Fig.2 Common-gate structure

$$\frac{V_{OUT}(s)}{V_{IN}(s)} = \frac{(g_m + g_{mb})R_d}{1 + (g_m + g_{mb})R_s} \times \frac{1}{\left(1 + \frac{C_s}{g_m + g_{mb} + R_s^{-1}s}\right)(1 + R_D C_D s)} \quad (1)$$

因为传递函数中没有电容的米勒乘积项,因此信号相加式结构具有较好的高频性能.

2.2 控制电压转换电路

在射频电路中放大器的增益通常用对数表示,以 dB 为单位,为了使外部控制信号能够有效方便地控制增益,因此需要放大器的对数增益能够随控制电压线性变化,也就是说,增益要随控制电压呈指数变化.对于双极型工艺,利用双极型晶体管固有的基极-发射极电压与集电极电流之间的指数关系可以方便地实现对数增益与控制电压的线性关系.而对于 CMOS 工艺而言,工作在饱和区的长沟道 MOS 管,其漏源电流和栅源电压成平方关系而非指数关系,因而需要为可变增益放大器构造一个控制电压转换电路,以实现增益随控制电压呈线性变化的特性.

首先分析信号相加式可变增益放大器增益随控制电压的变化特性.信号相加式可变增益单元如图 3 所示.

其电流增益为^[1]:

$$G_1 = \frac{I_{out}}{I_{in}} = \frac{g_{m,M1}}{g_{m,M1} + g_{m,M2}} \quad (2)$$

M1 和 M2 管工作在饱和区,有

$$g_{m,M1} = \mu_n C_{ox} \frac{W_1}{L_1} (V_{ref} - V_S - V_{TH1})$$

$$g_{m,M2} = \mu_n C_{ox} \frac{W_2}{L_2} (V_{cont} - V_S - V_{TH2})$$

其中 $\frac{\mu_n C_{ox}}{L_1} = \frac{\mu_n C_{ox}}{L_2}$, 因此有

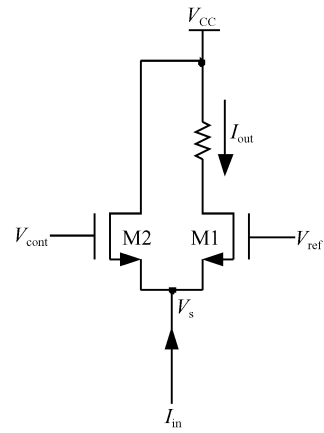


图 3 信号相加式可变增益单元结构

Fig.3 Signal-summing variable gain structure

$$G_1 = \frac{1}{1 + \frac{W_2}{W_1} \times \frac{V_{cont} - V_S - V_{TH2}}{V_{ref} - V_S - V_{TH1}}}$$

由于当 $x < 0.2$ 时, $\frac{1}{1+x} \approx 1-x$. 因此当

$$\frac{W_2}{W_1} \times \frac{V_{cont} - V_S - V_{TH2}}{V_{ref} - V_S - V_{TH1}} < 0.2 \quad (3)$$

时,有

$$G_1 \approx 1 - \frac{W_2}{W_1} \times \frac{V_{cont} - V_S - V_{TH2}}{V_{ref} - V_S - V_{TH1}} = \frac{W_2}{W_1 (V_{ref} - V_S - V_{TH1})} \times (V_{CC} - V_{cont}) + 1 - \frac{W_2}{W_1} \times \frac{V_{CC} - V_S - V_{TH2}}{V_{ref} - V_S - V_{TH1}}$$

当满足条件

$$\frac{W_2}{W_1} \times \frac{V_{CC} - V_S - V_{TH2}}{V_{ref} - V_S - V_{TH1}} = 1 \quad (4)$$

时,有

$$G_1 \approx \alpha (V_{CC} - V_{cont}) > 0 \quad (5)$$

其中 $\alpha = \frac{W_2}{W_1 (V_{ref} - V_S - V_{TH1})}$.

由公式(5)可知,电路的电流增益与 V_{cont} 呈线性关系.为了使电路的指数增益与控制电压呈线性关系,必须外加具有指数特性的控制电压转换电路.电路结构如图 4 所示.

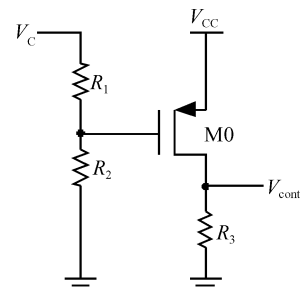


图 4 控制电压转换电路

Fig.4 Switching circuit of control voltage

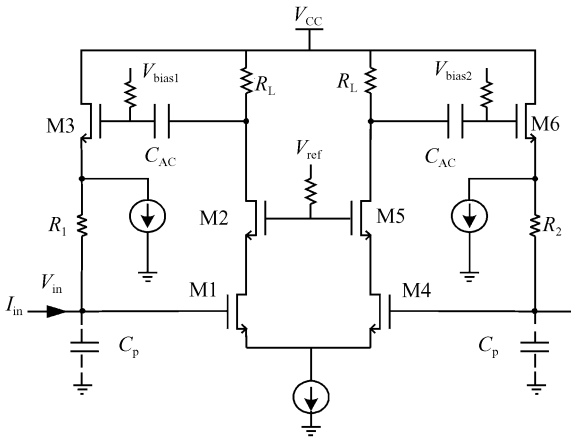


图 5 输入匹配电路

Fig. 5 Matching circuit for input stage

图中的 M0 管为 pMOS 管, 工作于线性区, 采用共源极连接方式.

$$g_{m,M0} = \mu_p C_{ox} \frac{W_0}{L_0} (V_{CC} - V_{cont})$$

$$\frac{dV_{cont}}{dV_C} = -\frac{R_2}{R_1 + R_2} g_{m,M0} R_3$$

$$= \frac{R_2 R_3}{R_1 + R_2} \mu_p C_{ox} \frac{W_0}{L_0} (V_{cont} - V_{CC})$$

$$= K_2 (V_{cont} - V_{CC}) \quad (6)$$

其中 $K_2 = \frac{R_2 R_3}{R_1 + R_2} \mu_p C_{ox} \frac{W_0}{L_0} > 0$.

对(6)式进行整理, 有

$$\frac{d(V_{CC} - V_{cont})}{(V_{CC} - V_{cont})} = K_2 dV_C$$

$$\ln(V_{CC} - V_{cont}) = K_2 V_C + C$$

$$V_{CC} - V_{cont} = e^{K_2 V_C + C} \quad (7)$$

将(7)式代入(5)式, 可得

$$G_1 = \alpha e^{K_2 V_C + C}$$

$$G_1(\text{dB}) = K_3 + K_4 V_C \quad (8)$$

其中 $K_3 = 10 \lg \alpha + 10 C \lg e$; $K_4 = 10 K_2 \lg e$.

通过以上推导可以得出结论: 在增加了控制电压转换电路之后, 只要调节参数使(4)式和(5)式成立, 就能使电路的对数增益随着控制电压 V_C 呈线性变化.

2.3 输入匹配电路的设计

为了实现可变增益放大器的宽带特性, 需要在输入端进行宽带匹配设计.

由于整个电路的噪声取决于第一级放大器, 所以第一级放大器噪声要尽可能的低. 本次设计选取能同时获得良好匹配和噪声性能的并联-串联式反馈结构. 设计中以源极跟随器做有源反馈, 以 Cascode 结构作为输入级放大电路, 该电路结构如图 5 所示.

电路中 nMOS 管 M1 和 M2 构成共源共栅放大器, M1 管提供增益, M2 管降低了 Miller 效应.

共源 nMOS 管 M3 作反馈实现宽带匹配. 电路的输入阻抗为:

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{1/g_{m3} + R_1 + R_L}{1 + A_v} \parallel \frac{1}{\omega C_p} \quad (9)$$

其中 A_v 为共源共栅放大器的开环增益.

当 $\frac{1/g_{m3} + R_1 + R_L}{1 + A_v} \ll \frac{1}{\omega C_p}$ 时, 选取合适的 g_{m3} ,

R_1 和 A_v 就可以实现 50Ω 匹配.

同时此结构也具有较好的噪声性能. 其电路噪声系数表达式如下^[3]:

$$F \approx 1 + \left(1 + \frac{1}{1 + A_v}\right)^2 \frac{\gamma_1}{4g_{m1} R_{in}} + \frac{\gamma_2}{4(1 + A_v)} + \frac{R_L}{4R_{in}(1 + A_v)^2} \quad (10)$$

其中 γ_1, γ_2 分别为 M1, M2 的噪声因子. 上式中的第二项为 M1 管贡献的噪声, 其中管子的等效输入噪声电压通过负反馈环路得到一定的抵消. 上式中的第三项为 M2 管贡献的噪声, 如果 A_v 足够大则其可以忽略不计. 第四项是由电阻 R_L 贡献的噪声.

根据公式(9)和(10)可以看出, 电路的输入阻抗是由反馈管 M3 的 g_{m3}, R_L 和 A_v 共同决定的, 而电路的噪声系数则是由共源-共栅管 M1, M2 和 R_L 决定的, 因此该电路结构可以分别优化输入匹配和噪声系数, 在输入匹配和噪声性能之间获得很好的折中.

3 测试结果

本次设计的可变增益放大器采用 TSMC 0.18μm RF CMOS 工艺进行制造. 芯片照片如图 6 所示. 由于芯片设计时未使用任何电感, 因而芯片面积小, 制造成本低. 芯片面积为 757mm×540mm. 芯片测试地点为东南大学射频与光电集成电路研究所测试室. 测试采用在片测试方案, 主要测试设备为 Cascade 探针台、高频探针、Agilent 网络分析仪 E5071B 和频谱分析仪 E4440A. 测试环境温度 27℃.

对数增益随控制电压变化的测试结果如图 7 所示. 当控制电压 V_C 在 0~1.7V 范围内时, 电路的对数增益与控制电压 V_C 呈相当好的线性关系. 其动态范围为 -3.3~9.5dB.

图 8 为放大器对数增益在不同频率上的测试结果. 结果表明: 放大器 3dB 带宽为 430~2330MHz.

测试结果总结于表 1.

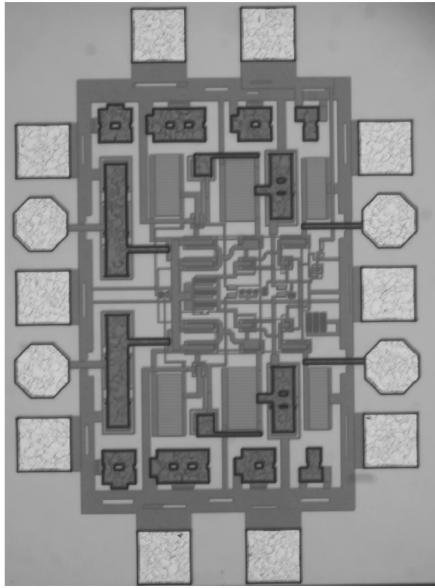


图 6 芯片照片

Fig.6 Photograph of the chip

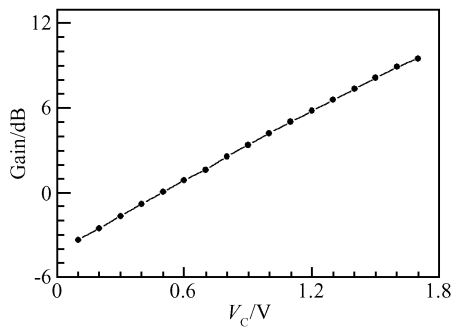


图 7 对数增益-控制电压关系曲线

Fig.7 Relationship between gain and control voltage

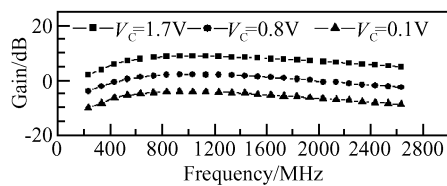


图 8 放大器的频率响应

Fig.8 Frequency response of amplifier

表 1 电路测试结果

Table 1 Results of measurement

测试环境温度/ $^{\circ}C$	27	
工作电压/ V	1.8	
直流功耗/ mA	9	
工作频率/ MHz	430~2330	
控制电压范围/ V	0.1~1.7	
增益范围/ dB	-3.3~9.5	
噪声系数/ dB	最大增益下	6.27@1220MHz
	最小增益下	7.85@1220MHz
输入 1dB 压缩点/ dBm	最大增益下	-7@1220MHz
	最小增益下	-9@1220MHz
差分输入阻抗/ Ω	50	
差分输出阻抗/ Ω	100	

4 结论

本文介绍了一种基于 CMOS 工艺的新型可变增益放大器. 放大器以信号相加式可变增益结构为基础, 外加指数特性的控制电压转换电路, 构成一种新颖的可变增益放大器. 测试结果表明, 电路功耗为 16.2mW, 3dB 带宽为 430~2330MHz, 增益动态范围为 -3.3~9.5dB, 实现了对数增益随控制电压线性、连续变化, 具有良好的噪声和线性性能.

参考文献

- [1] Otaka S, Takemura G, Tanimoto H. A low-power low-noise accurate linear-in-dB variable-gain with 500MHz bandwidth. IEEE J Solid-State Circuit, 2000, 35(12): 1942
- [2] Razavi B. Design of analog CMOS integrated circuits. Xi'an: Xi'an Jiaotong University Press, 2003: 312
- [3] Andersson S, Svensson C, Drugge O. Wideband LNA for a multistandard wireless receiver in 0.18 μm CMOS. Proceedings of ESSCIRC, Estoril, 2003: 655

Design of a Wideband CMOS Variable Gain Amplifier*

Guo Feng[†], Li Zhiqun, Chen Dongdong, Li Haisong, and Wang Zhigong

(*Institute of RF- & OE-ICs, Southeast University, Nanjing 210096, China*)

Abstract: This paper presents the design of a variable gain amplifier with wideband and linear-in-dB gain control based on a TSMC 0.18 μm RF CMOS process. The circuit of the amplifier consists of two gain stages. The first stage is a cascode amplifier with voltage-shunt negative feedback for good input impedance matching and noise figure performance. The second stage adopts the signal-summing structure to achieve gain control. A new exponential function circuit is added to solve the problem that the gain of amplifier and the control voltage is not a linear relationship, which caused by the non-exponential relationship between drain-source current and gate-source voltage, making the gain become linear in dB along with the control voltage. Measurement results show that the amplifier consumes 9mA at 1.8V. The 3dB bandwidth is 430~2330MHz. The circuit has a controllable gain range of -3.3~9.5dB. The noise figure is 6.2dB at maximum gain, and the input $P_{1\text{dB}}$ at minimum gain is -9dBm.

Key words: variable gain amplifier; CMOS; wideband; dB-linear

EEACC: 1220

Article ID: 0253-4177(2007)12-1967-05

* Project supported by the Joint Program between Southeast University and Wuhan Anyu Protection Technology Co., Ltd.

[†] Corresponding author. Email: guofeng99cn@vip.sina.com

Received 8 June 2007, revised manuscript received 23 July 2007