

一种自适应斜坡补偿电路的设计与实现*

陈富吉[†] 来新泉 李玉山

(西安电子科技大学 CAD 研究所, 西安 710071)

摘要: 提出了一种应用于电流型 DC-DC 转换器的自适应斜坡补偿电路. 在分析斜坡补偿原理的基础上, 提出了一种动态的斜坡补偿方法. 该方法利用跨导线性环电路对补偿电流信号进行叠加, 无需外加引脚引入输出电压, 从而减小了芯片封装尺寸, 以较少的电路使引入的斜坡补偿对系统带载能力和瞬态响应的负面影响减至最小. 此电路采用 UMC BCD 工艺, 在升压型 DC-DC 转换器 2V 转换 8V 的条件下, 带载能力达到 300mA, 负载调整率为 6.7mV/A.

关键词: 自适应; 斜坡补偿; 跨导线性环; DC-DC 变换器
EEACC: 1290B

中图分类号: TN432 文献标识码: A 文章编号: 0253-4177(2008)03-0593-05

1 引言

电流模式脉宽调制 (pulse width modulation, PWM) 开关电源由于其动态响应快、补偿电路简单、增益带宽大等优点而获得广泛应用. 但是, 在峰值电流模式中存在如下问题: 占空比大于 50% 时系统的开环不稳定; 由于峰值电流而非平均电感电流而产生的系统开环不稳定性; 次谐波振荡; 抗干扰能力差, 特别是当电感中的纹波电流成分很小时, 这种情况更为严重. 解决上述问题的办法就是增加一个斜坡补偿电路^[1~3].

本文基于升压型 DC-DC 转换器, 首先介绍了开关电源中斜坡补偿原理, 在此基础上对升压型 DC-DC 的斜坡补偿原理进行了分析, 设计了一种实用的自适应斜坡补偿电路. 该设计通过电压电流转换 (VIC), 把反映占空比的功率开关管驱动信号, 及输入电压信号转换成电流, 利用跨导线性电路对电流信号进行运算, 从而无需另加引脚引入输出电压, 实现了动态的斜坡补偿. 这一设计节省了芯片引脚数目, 减小了板级应用空间, 引入的斜坡补偿对系统带载能力和瞬态响应的负面影响减至最小. 本文给出了实际电路的设计过程以及仿真和验证结果.

2 自适应斜坡补偿的思想

2.1 基本斜坡补偿理论^[4,5]

如图 1 所示, V_c 为电压反馈回路的误差放大信号, 实线波形为未加扰动的电感电流, 虚线波形为叠加 ΔI_0 扰动量的电感电流, D 为占空比; m_1, m_2 分别为电感电流的上升、下降斜率; L 为电感值, R_{DSON} 为开关管导通电阻. 对于升压型 DC-DC:

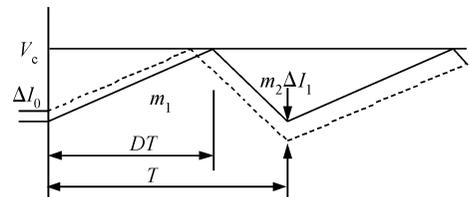


图 1 $D > 50\%$ 时开环稳定性示意图

Fig. 1 Diagram of open loop stability for $D > 50\%$

$$m_1 = \frac{V_{IN} R_{DSON}}{L} \quad (1)$$

$$m_2 = \frac{V_{IN} - V_{OUT}}{L} R_{DSON} \quad (2)$$

在连续导通模式下, 从上两式得到:

$$\frac{m_2}{m_1} = -\frac{D}{1-D} \quad (3)$$

不考虑斜坡补偿, 有:

$$\Delta I_1 = \Delta I_0 \frac{m_2}{m_1} \quad (4)$$

由上式可知: 当占空比小于 50% 时, ΔI 周期性减小, 系统是收敛的; 当占空比大于 50% (即 $D > 1 - D$) 时, ΔI 则呈现增大趋势, 如图 1 所示, 发生了开环不稳定现象.

考虑斜坡补偿, 如图 2 所示, 引入斜率为 m 的斜坡电流信号, 得到

$$\Delta I_1 = \Delta I_0 \frac{m_2 + m}{m_1 + m} \quad (5)$$

环路要保持稳定, 需要满足:

$$\left| \frac{\Delta I_1}{\Delta I_0} \right| = \left| \frac{m_2 + m}{m_1 + m} \right| < 1 \quad (6)$$

从上式得到:

$$m > -\left(1 - \frac{1}{2D}\right)m_2 \quad (7)$$

* 国家自然科学基金(批准号: 60172004)和国家教育部博士点基金(批准号: 20010701003)资助项目

[†] 通信作者. Email: fuji_chen@163.com

2007-06-11 收到, 2007-10-12 定稿

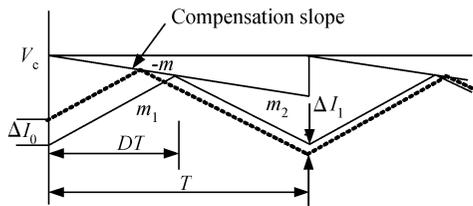


图 2 引入斜坡补偿后的开环稳定性示意图

Fig.2 Diagram of open loop stability with slope compensation

$$m > \left(1 - \frac{1}{2D}\right) \frac{V_{OUT} - V_{IN}}{L} R_{DS(ON)} \quad (8)$$

文献[6,7]实现斜坡补偿有几种方法,有在不同的占空比区间设计补偿信号具有不同的斜率实现分段线性补偿,只是一种近似的动态补偿方式;或者利用 MOS 管工作在线性区的压控电阻特性,采用输入、输出电压作为反馈控制信号,实现动态的斜坡补偿.其缺点:一是引入 V_{OUT} 信号,需要增加引脚数目;二是以最坏情况考虑 ($D=1$),影响了系统的动态响应.

2.2 自适应斜坡补偿理论

对(8)式进行变换得到:

$$m > \left(1 - \frac{1}{2D}\right) \frac{DV_{OUT}}{L} R_{DS(ON)} \quad (9)$$

$$m > \left(D - \frac{1}{2}\right) \frac{V_{IN}}{(1-D)L} R_{DS(ON)} \quad (10)$$

从(10)式看出,对于芯片来说, V_{IN} 是必须的输入引脚,而占空比 D 可以由功率开关管的驱动信号得到,因此在一定的应用电路中,已知确定的 L 值, $R_{DS(ON)}$ 根据指标要求也可以确定,斜坡补偿信号的斜率 m 只与 D , V_{IN} 有关,只要可以实现 m 随 D , V_{IN} 变化而变化,也就实现了自适应的补偿方法.

在本文的电流模电路中,设计了与 $D-0.5$ 成正比

的电流,与 $1-D$ 成正比的电流,与 V_{IN} 成正比的电流,再设计电流模电路进行电流运算,从而实现(10)式中的斜坡补偿信号,达到自适应动态补偿的效果,结果表明芯片在各种负载下工作稳定,负载瞬态响应快.

3 跨导线性环原理及电路实现

双极型晶体管的电流 i_c 和发射结电压 V_{BE} 互为因果关系,即

$$i_c = I_S e^{\frac{V_{BE}}{V_T}}, \quad V_{BE} = V_T \ln \frac{i_c}{I_S}$$

其跨导为:

$$g_m = \frac{di_c}{dV_{BE}} = \frac{I_C}{V_T} \quad (11)$$

可见,理想的 BJT 的跨导 g_m 与其集电极静态电流 I_C 呈线性正比例关系.

跨导线性(TL)环路原理为:在一个含有偶数个正偏发射结的闭环回路中,若顺时针方向(CW)排列的结数目与逆时针方向(CCW)排列的结数目相等,则顺时针方向的发射极电流密度之积等于逆时针方向的发射极电流密度之积.

基于这个原理,设计了如图 3 所示的跨导线性环电路.

Q0, Q1, Q2 和 Q3 组成一个跨导线性环电路.各管发射区面积相等,即 $A_0 = A_1 = A_2 = A_3$,再由(11)式,则有 TL 环路方程为:

$$V_{BE0} + V_{BE3} - V_{BE1} - V_{BE2} = 0 \quad (12)$$

忽略晶体管基极电流的影响,得到:

$$V_T \ln \frac{i_{c0}}{I_{S0}} + V_T \ln \frac{i_{c3}}{I_{S3}} = V_T \ln \frac{i_{c1}}{I_{S1}} + V_T \ln \frac{i_{c2}}{I_{S2}} \quad (13)$$

从而得到:

$$I_{c0} I_{c3} = I_{c1} I_{c2} \quad (14)$$

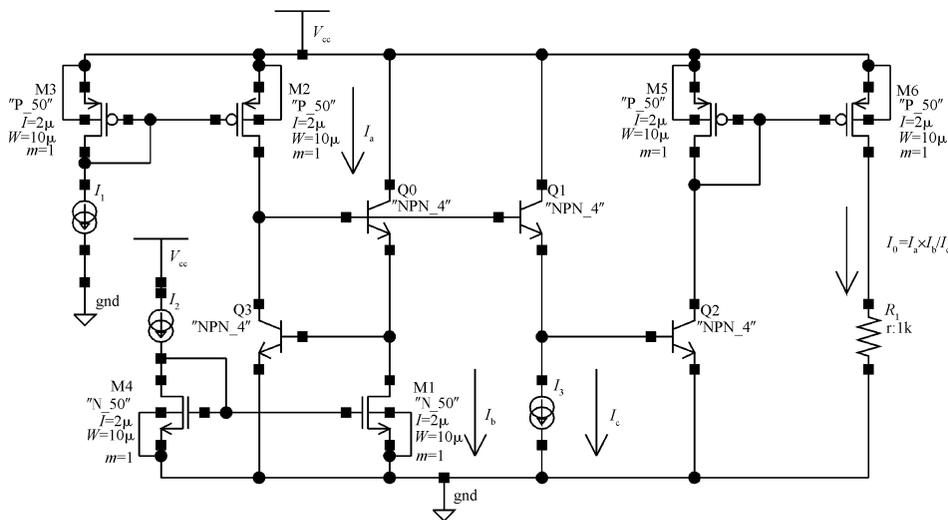


图 3 跨导线性环电路示意图

Fig.3 Schematic of translinear loop

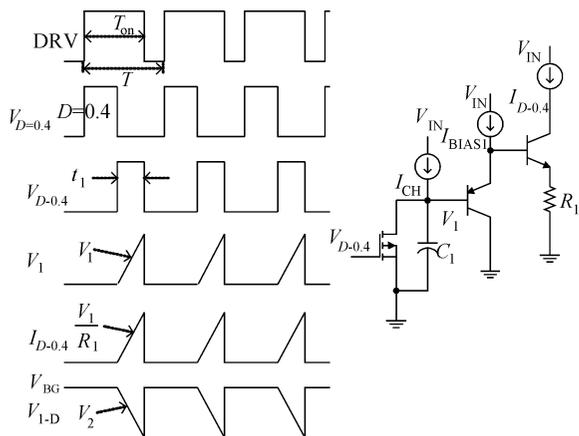


图4 基本框架及时序图
Fig.4 Diagram of structure and time sequence

在 TL 环路中,器件对之间的发射区面积之比很重要.在设计电路时,通过精心设定对管发射面积之比,可获得预期的电路性能和效果,有助于减小乃至消除由于结电阻产生的误差.

4 自适应斜坡补偿电路

在实际电路中,为了留有余地,当占空比大于 40% 时开始进行补偿.

4.1 与 $D-0.4$ 成正比的电流实现

电流产生的时序及基本框图如图 4 所示.在 DC-DC 中,输出功率开关管占空比 D 可以通过其栅极驱动信号 DRV 得到,完全无需通过引入 V_{OUT} 和 V_{IN} 的差值来实现,把 DRV 信号转换为与 $D-0.4$ 成正比的电压或电流信号.

DRV 信号的频率由内部振荡器确定,振荡器输出信号是通过对电容的恒流充电产生斜坡信号,当电容电压达到阈值 V_{BG} 时,比较器翻转,同时对电容短路放电,因此斜坡信号的下降时间很短,其上升时间相当于 100% 占空比的时间周期.设振荡器周期为 T ,充电电流为 I ,电容值为 C ,有:

$$V_{BG} = \frac{IT}{C} \quad (15)$$

从(15)式可以看出, $D=0.4$ 的时间点也就是当电容电压达到 $0.4V_{BG}$ 的时间点,这样从振荡器斜坡信号得到控制信号 $V_{D=0.4}$.

由 DRV 和 $V_{D=0.4}$ 经过逻辑运算产生 $V_{D-0.4}$,再通过电容 C_1 恒流充电产生与 $D-0.4$ 成正比的电压 V_1 :

$$\begin{aligned} V_1 &= \frac{I_{CH} t_1}{C_1} = \frac{I_{CH}}{C_1} (T_{on} - 0.4T) \\ &= \frac{I_{CH} T}{C_1} (D - 0.4) \end{aligned} \quad (16)$$

$$I_{D-0.4} = \frac{I_{CH} T}{R_1 C_1} (D - 0.4) \quad (17)$$

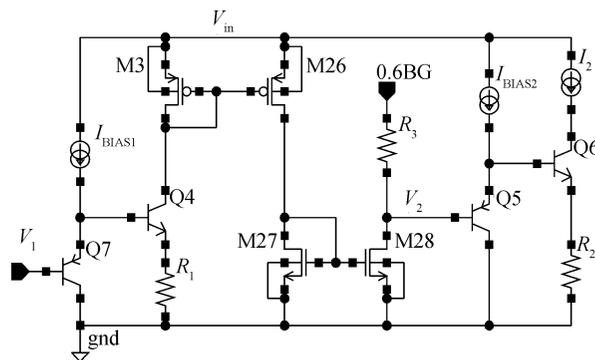


图5 1-D 电流产生线路图
Fig.5 Schematic of 1-D current generation

4.2 与 $1-D$ 成正比的电流实现

$I_{M26} = I_{M3} = I_{D-0.4}$, $R_3 = R_1$ (18)
在(17)式中取 $I_{CH} = I$, $C_1 = C$,由(15)和(17)式得到:

$$\begin{aligned} V_2 &= 0.6 V_{BG} - I_{D-0.4} R_3 = 0.6 V_{BG} - V_1 \\ &= 0.6 \frac{IT}{C} - V_1 = \frac{IT}{C} (1 - D) \end{aligned} \quad (19)$$

同样得到

$$I_2 = I_{1-D} = \frac{IT}{R_2 C} (1 - D) \quad (20)$$

4.3 与 V_{IN} 成正比的电流实现

通过把 V_{IN} 分压后的电压加到一个电阻 R_{IN} 上,产生的电流就是与 V_{IN} 成正比的电流.于是得到:

$$I_c = I_{VIN} = \frac{V_{IN}}{2R_{IN}} \quad (21)$$

4.4 斜坡补偿信号的产生

把产生的 $I_{D-0.4}$, I_{1-D} 和 I_{VIN} 输入图 3 的跨导电路中,这里通过两级跨导线性电路得到斜坡补偿电流 I_{SC} .

由第一级跨导线性电路得到:

$$I_{o1} = \frac{I_a I_a}{I_b} \quad (22)$$

其中 $I_a = I_{D-0.4}$, $I_b = I_{1-D}$

第二级跨导线性:

$$I_{o2} = I_{SC} = \frac{I_{o1} I_c}{I_{CH}} = \frac{I_a^2 I_c}{I_b I_{CH}} \quad (23)$$

根据(17),(20)和(21)式, I_{SC} 的斜率为:

$$\begin{aligned} m(I_{SC}) &= \frac{I_a^2 I_c}{I_b I_{CH} \left(T_{on} - \frac{T}{2} \right)} \\ &= (D - 0.4) \frac{V_{IN}}{1 - D} \times \frac{1}{R_{IN}} \end{aligned} \quad (24)$$

由电阻 R_{SC} 转换成电压斜率,再和(10)式比较得到: $\frac{R_{DSON}}{L} = \frac{R_{SC}}{2R_{IN}}$,根据 R_{DSON} 和 L 的要求即可确定 R_{SC} 和 R_{IN} 的取值,在设计中通过采用相同类型的电阻即可消除电阻的误差.由于芯片的频率固定,电感 L 也固定,因此这里 R_{SC} 和 R_{IN} 采用内接.若需要改变不同的补偿

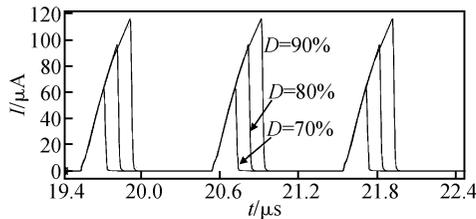


图 6 斜坡补偿电流的 Hspice 仿真波形

Fig. 6 Slope compensation current waveforms of Hspice simulation

表 1 不同占空比 DC-DC 的带载能力

Table 1 Load capability of DC-DC for different duty cycle

V_{IN}/V	V_{OUT}/V	I_{LOAD}/mA
2.5	5	550
2.5	9	310
2.5	12	240

电流,可以把 R_{SC} 和 R_{IN} 其中之一外接,采用引脚复用以节约封装面积.

5 电路验证

本电路在 UMC BCD 工艺下进行 Hspice 仿真,并应用于一款升压型 PWM 电流模 DC-DC 转换器芯片斜坡补偿电路.图 6 为 Hspice 仿真的斜坡补偿电流,可以看出补偿电流随着占空比的增大而增大,也就是说占空比越大,需要补偿的量越大,实现了动态的补偿.

斜坡补偿电流会影响到 DC-DC 的带载能力,补偿电流越大,造成带载能力越小,同时补偿点的提前,也会使带载能力有所减小.设计的 DC-DC 转换器在 2V 转换 8V 的条件下,带载能力达到 300mA,负载电路从 30mA 到 300mA 的负载调整率为 6.7mV/A.图 7 为芯

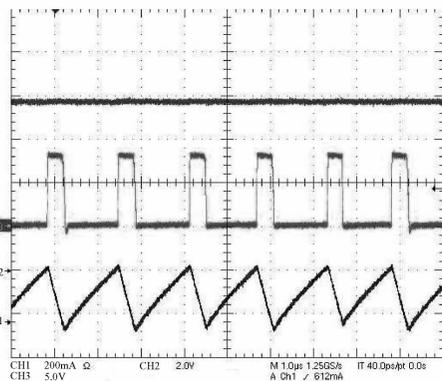


图 7 DC-DC 电感电流及输出电压波形

Fig. 7 DC-DC waveforms of inductor current and output voltage

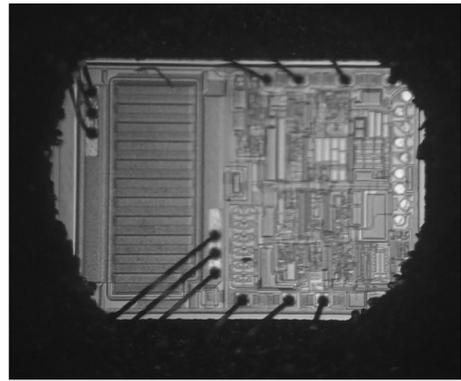


图 8 DC-DC 芯片照片

Fig. 8 Microphotograph of DC-DC

片的电流和电压测试波形,CH1 为电感电流波形,CH2 为输出电压波形,CH3 为功率开关管的输出电压波形,可以看出在占空比 $D = 75\%$ 的情况下电流波形仍然很稳定.图 8 为 DC-DC 芯片照片.表 1 为不同占空比下 DC-DC 的带载能力.

6 结 论

本文基于跨导线性环原理,提出了一种实用的自适应斜坡补偿电路.该设计通过电压电流转换(VIC),再利用跨导线性电路对电流信号进行运算,从而实现了动态的斜坡补偿.这一设计无需引入输出电压,节省了芯片引脚数目,将系统带载能力和瞬态响应的负面影响减至最小.

参考文献

- [1] Baranovski A L, Giidner H. On the trade-off of ripple and spectral properties of chaotic DC-DC converters. Proc NOL TA'02, Xi'an, China, 2002
- [2] Unitorde application note U-97 modelling, analysis and compensation of the current-mode converter. Unitorde Company Handbook A-100, 1994: 260
- [3] Dixon L H. Current-mode control of switching power supplies. Unitorde Company, 1990
- [4] Sum K K. Switch mode power conversion & selected topics in analog electronics. Micro Linear Corporation, 1993, 10: 198
- [5] Pressman A I. Switching power supply design. Beijing: Publishing House of Electronics Industry, 2005: 107
- [6] Lai Xinquan, Zhou Lixia, Chen Fuji. Design of a dynamic slope compensation circuit for boost DC-DC converter. Microelectronics, 2005, 35(4): 420 (in Chinese)[来新泉,周丽霞,陈富吉.升压型 DC-DC 转换器中的动态斜坡补偿电路设计.微电子学, 2005, 35(4): 420]
- [7] Li Yanming, Lai Xinquan, Wang Hongyi. Design of a self-regulation slop compensation circuit for buck DC-DC converter. Microelectronics & Computer, 2005, 22(3): 274 (in Chinese)[李演明,来新泉,王红义.降压型 DC-DC 转换器自调节型斜坡补偿电路设计.微电子学与计算机, 2005, 22(3): 274]

Design and Implementation of an Adaptive Slope Compensation Circuit*

Chen Fuji[†], Lai Xinquan, and Li Yushan

(*Institute of Electronic CAD, Xidian University, Xi'an 710071, China*)

Abstract: An adaptive slope compensation circuit used in current mode DC-DC converters is presented. After analyzing the theory of slope compensation, a dynamic slope compensation is proposed, which uses a translinear loop circuit for the operation of compensation current signal without the additional output voltage pin, saving package and die size on the chip. This slope compensation circuit can minimize the negative impact to load capacity and the transient response of the system. The circuit is designed with UMC BCD technology. When the input is 2V and the output is 8V, the load capacity of the boost DC-DC converter is 300mA and the load regulation is 6.7mV/A.

Key words: adapt; slope compensation; translinear loop; DC-DC converter

EEACC: 1290B

Article ID: 0253-4177(2008)03-0593-05

* Project supported by the National Natural Science Foundation of China (No. 60172004) and the Doctoral Program Foundation of the Ministry of Education of China (No. 20010701003)

[†] Corresponding author. Email: fuji_chen@163.com

Received 11 June 2007, revised manuscript received 12 October 2007

©2008 Chinese Institute of Electronics