

智能光模块中可变阈值的信号丢失检测电路

王 蓉^{1,†} 王志功¹ 徐 建² 吴 俊¹ 管志强²

(1 东南大学射频与光电集成电路研究所, 南京 210096)

(2 江苏新志光电有限公司, 南京 210016)

摘要: 采用 CSMC 0.6 μ m 2P2M CMOS 工艺设计并实现了一种新型可用于智能光模块的可变阈值信号丢失(LOS)检测电路,电路利用光接收机中的限幅放大器组成准对数律接收信号强度指示电路.该指示电路与迟滞比较器、基准参考源、运算放大器和两个外部调节电阻组成了可变报警阈值的 LOS 检测电路.整个电路工作于 5V 单电源供电,功耗为 60mW.测试结果表明,对于 155Mbps 的输入信号,信号检测的动态范围高达 60dB,对数精度小于 2dB.可变报警阈值范围为 1~700mV,同时保证报警迟滞宽度为 4dB 左右.良好的性能预示了该电路潜在的商业前景.

关键词: 可变阈值信号丢失检测; 准对数律; 接收信号强度指示电路

EEACC: 1220

中图分类号: TN402

文献标识码: A

文章编号: 0253-4177(2008)02-0371-05

1 引言

光网络的智能化演进是必然的发展趋势,各种光网络中所需的光模块不断向复杂化、多样化和智能化方向发展.智能光模块,即具有数字诊断功能的光模块,是智能光网络的标志性产品.当输入光功率很小,或者仅有可见光输入时,由于光接收机前端电路的高增益,在主放大器(MA)的输出端仍有信号输出,但此时的误码率(BER)已极度恶化.因此智能光模块需要监控接收信号强度来进行 LOS 检测,即通过检测光功率是否过低,来探测导致误码率恶化的系统故障^[1].而且不同的应用系统、环境及 BER 要求,需要设定不同的 LOS 检测阈值,因此需要具有可变阈值功能.

以往的 LOS 检测多是通过直接检测光电二极管电流来获得信号强度指示,并通过外接电阻来实现可变阈值.首先该结构复杂了 TIA 设计,因而易恶化 TIA 灵敏度.其次检测到的信号强度是一种线性指示,不仅难以获得大的指示范围,而且不能获得固定 dB 值的 LOS 迟滞宽度.因此本文采用并成功实现的信号强度指示电路是检测 MA 输入,并且利用 MA 的数据通路组成了接收信号强度指示电路(RSSI)准对数功率检测器,不仅实现了用有限电压指示大动态范围的接收信号强度,而且获得了稳定 dB 值的报警迟滞宽度.

2 系统结构设计

可变阈值的 LOS 检测电路结构框图如图 1 所示^[2].该电路由 RSSI、迟滞比较器、运算放大器和两个外部调节电阻组成.

2.1 可变报警阈值和 LOS 输出

为了避免噪声扰动导致 LOS 误判,LOS 比较器均采用固定门限的迟滞比较器.系统的 LOS 迟滞宽度 HYS 定义为:

$$HYS = 20 \lg \frac{V_{deassert}}{V_{assert}} \quad (1)$$

其中 V_{assert} 为丢失信号告警的 TIA 输出电压; $V_{deassert}$ 为解除告警的 TIA 输出电压.

为了保证不同告警阈值下该 dB 值恒定,并实现用有限电压范围指示大动态范围的接收信号强度,需要设计一个对数信号强度指示器 RSSI,将 TIA 输出幅度对数化指示.针对不同的 BER 要求,需要调整 LOS 报警阈值门限电压 V_{TH} .调整电路由一个电压参考源,一个运放和两个片外电阻组成.

$$V_{TH} = V_{ref} (1 + R_2 / R_1) \quad (2)$$

将 RSSI 输出信号和设定的报警阈值 V_{TH} 进行比较.当 RSSI 输出高于该阈值,则 LOS 输出为低;否则输出为高.

根据 RSSI 输出电压范围和系统报警阈值的要求,选择合适的 R_1 和 R_2 值.一般可固定 R_1 ,通过改变 R_2

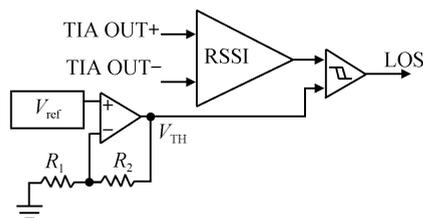
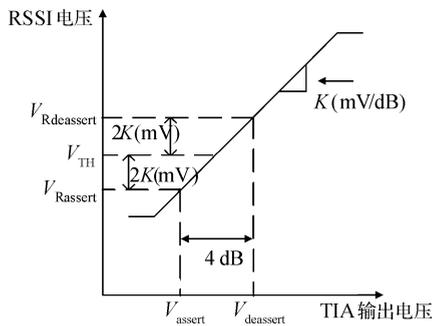


图 1 可变阈值的 LOS 电路结构框图

Fig. 1 Diagram of programmable assert threshold LOS detector

† 通信作者. Email: wangrong@seu.edu.cn

2007-07-24 收到, 2007-09-12 定稿

图 2 LOS 定义及 V_{TH} 选择示意图Fig. 2 LOS definition and the choice of V_{TH}

来改变 V_{TH} . V_{TH} 选择示意图如图 2 所示, $V_{Rassert}$ 和 $V_{Rdeassert}$ 分别为 V_{assert} , $V_{deassert}$ 对应的 RSSI 输出. 该电压为实际输入迟滞比较器的电压. 假定 RSSI 输出斜率为 K (mV/dB), 要求的迟滞门限为 4dB, 那么设计的迟滞比较器门限为 K (mV/dB) \times 4dB = $4K$ (mV). 选择 R_2 使 V_{TH} 落在 $V_{Rassert}$ 和 $V_{Rdeassert}$ 中间, 低于 $V_{Rdeassert}$ 电压 $2K$ (mV), 高于 $V_{Rassert}$ 电压 $2K$ (mV).

2.2 接收信号强度指示器 RSSI

RSSI 是信号丢失检测电路的核心模块. 它的精度不仅影响了强度指示的准确性, 而且对迟滞精度和系统迟滞宽度的稳定性起决定性作用.

双极性工艺中, 因为 BJT 管电流和电压的指数率关系, 所以很容易实现对数放大器. 但是在标准 CMOS 工艺中, 电流与电压是平方律关系, 所以无法利用 MOS 器件自身的 $I-V$ 特性来实现对数功能. 因此我们采用了基于分段线性近似的连续检测结构^[3~6], 其框图如图 3 所示.

该连续检测结构的核心为一串完全相同的放大器级联. 每个放大器都有一定的增益, 一般为 10~20dB. TIA 输出的小信号经过该增益链时, 在某级达到了限幅输出的峰峰值. 那么后续的放大器输出必然也保持了该峰峰值. 每级放大器的输出都作为一个全波整流器的输入信号. 当信号限幅后, 整流器输出电流几乎为零. 如图 3 所示, 第四、第五级限幅输出, 导致整流器输出电流为零. 否则, 根据整流器的 $I-V$ 特性, 前三级整流器输出不同的电流. 这些整流器输出叠加在一起经过低通滤波

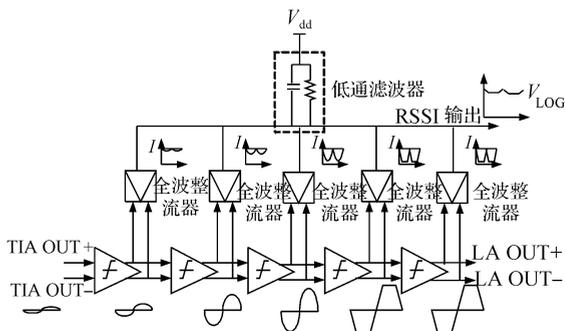


图 3 RSSI 结构框图

Fig. 3 Block diagram of RSSI

器滤除纹波后得到输入交流小信号的类对数的直流输出. 该输出指示了输入信号的强度.

但从图 3 看出, 输入信号越大, 得到的整流输出电流越小. 如果对地低通滤波^[5,6], 这样得到的 RSSI 输出与信号强度是成反比的, 即信号强度越大, RSSI 指示电平越低. 为了使 RSSI 与信号强度成正比, 将 RSSI 结构调整为如图 3 所示的对电源低通滤波.

全部整流器的 $I-V$ 特性和低通滤波电阻值决定了 RSSI 的输出. RSSI 类对数表达式可写为:

$$\text{RSSI} = B + K \times \lg V_{in} \quad (3)$$

其中 K, B 分别为该直线的斜率和截距; V_{in} 是 TIA 输出信号的峰峰值, 单位为 mV.

另外还有两点值得注意. 首先当 TIA 输出信号很大, 导致第一级放大器就已经限幅, 那么输出 RSSI 随着 TIA 输出再增大, 也不会变化. 所以该结构只在一定的 TIA 输出范围内适用. 其次, 该结构是基于分段线性近似的连续检测的类对数放大器, 而非真正的对数放大器, 所以 (3) 式只是 RSSI 与输入的近似公式.

对于光纤前端电路中的信号丢失 (LOS) 检测电路采用该类对数信号强度指示器是非常合适的, 因为数据通路中的限幅放大器本身就可作为类对数放大器电路的一部分, 大大节省了芯片面积和功耗.

3 电路设计

3.1 级联放大器和电流源

级联放大器是信号强度指示电路的重要组成部分. 在系统设计中, 该级联放大器借用了数据通路中的限幅放大器. 所以它既要满足光接收机中限幅放大器的设计要求, 例如灵敏度、动态范围、带宽等, 又要满足信号强度指示器的要求, 很多方面需要很好的折中.

TIA 输出信号的动态范围很大, 因此强度指示的范围至少为 1mVpp~1Vpp. 检测的最大值受限于 TIA 的输出使第一级放大器限幅, 所以设计的单级放大器起码在 1Vpp 输入时不能限幅; 检测的最小值受限于 TIA 的输出使所有级联放大器均未限幅. 在此范围内, 如果放大器级数足够多, 每级增益足够小, 输入输出曲线将非常逼近对数关系. 相较于理想对数曲线的最大误差如 (4) 式所示^[5]:

$$\text{Error}_{\max}(\text{dB}) = \frac{10 \left[(-1 + \sqrt{A_s} + A_s) \lg A_s - (A_s - 1) \lg (A_s^{(3A_s-1)/(2A_s-2)}) \right]}{A_s - 1} \quad (4)$$

其中 A_s 是单级增益. 单级增益和最大误差的关系曲线如图 4 所示.

考虑到增益、带宽、功耗、噪声等诸多因素, 在光纤通信的高增益限幅放大器中, 一般级数选择不会超过 5 级^[7]. 最后我们选取了 4 级直接耦合电阻负载差分放大器, 每级增益为 6.8 倍 (16.7dB), 如图 5 所示. 从图 4 可以看出, 此时最大的误差小于 2dB, 满足光通信应用要求.

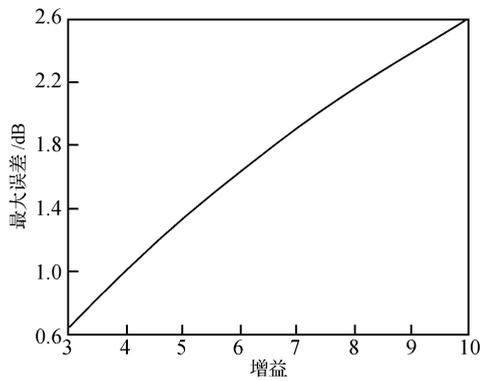


图 4 最大误差与单级增益的关系曲线

Fig.4 Maximum error versus the gain of each stage

为了使增益对电压温度工艺偏差不敏感,很多文献提出了用 MOS 差分对做负载^[5,6].但这样会牺牲限幅放大器的线性度而导致脉宽失真恶化,从而影响接收机灵敏度.本文提出的电阻做负载的差分放大器,利用电流源的补偿作用,可以在电压温度变化及工艺偏差条件下保证稳定增益.图 5 中, M1-M3, R₁-R₂ 构成了差分放大器, M4-M7 为源级跟随器.它既可以适当地扩展带宽,又可以做到电平移位.因为是直接耦合,为了保持各级的一致性,设计中利用源级跟随器保证输入和输出具有相同的共模电压.电流源电路如图 6 所示,其中 MS0-MS3 为启动电路.

基本放大器增益表达式为:

$$A_v = g_m R = \sqrt{2\mu_n C_{ox} W/Lm} I_D R \quad (5)$$

其中 W/L 为放大管 M1-M2 的宽长比; m 为尾电流管镜像倍数; I_D 为电流源基准电流; R 为负载电阻 (R_1 - R_2) 的电阻值.

电流源基准电流表达式为:

$$I_D = \frac{2}{\mu_n C_{ox} (W/L)_N} \times \frac{1}{R_s^2} \left(1 - \frac{1}{\sqrt{K}}\right)^2 \quad (6)$$

其中 $(W/L)_N$ 为 M1 管宽长比; K 为 M1, M2 两个晶体管的宽长比之比^[8].

将(6)式中电流表达式代入(5)式,得:

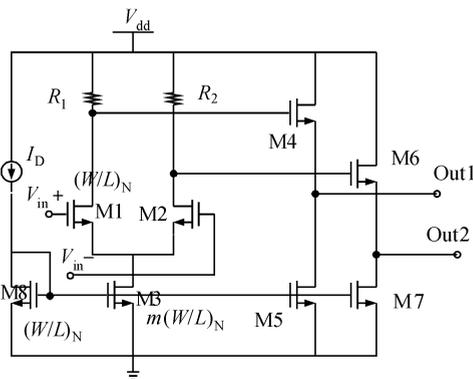


图 5 基本放大单元电路

Fig.5 Basic gain cell circuit

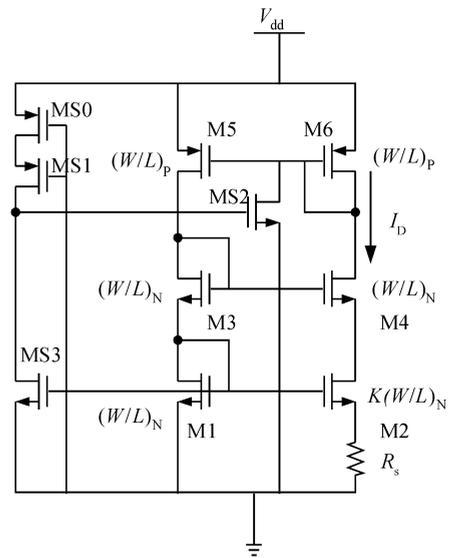


图 6 电流源电路

Fig.6 Current source circuit

$$A_v = g_m R = \sqrt{2\mu_n C_{ox} W/Lm} \sqrt{\frac{2}{\mu_n C_{ox} (W/L)_N}} \times \frac{1}{R_s} \left(1 - \frac{1}{\sqrt{K}}\right) R \quad (7)$$

化简为

$$A_v = 2\sqrt{m} \left(1 - \frac{1}{\sqrt{K}}\right) \sqrt{(W/L)} \sqrt{\frac{1}{(W/L)_N}} \times \frac{R}{R_s} \quad (8)$$

从(8)式可见,增益受电压、温度和工艺角的影响只体现在电阻 R 和 R_s 上. 只要将 R 和 R_s 选取同类型的电阻,其自身精度和受温度的影响都可以得到很好的补偿以保证稳定的增益.

3.2 整流器和低通滤波

整流器的 I - V 特性直接决定了 RSSI 输出关系式. 考虑到功耗和一致性,本系统采用了非平衡源级耦合差分对全波整流器^[9],如图 7 所示.

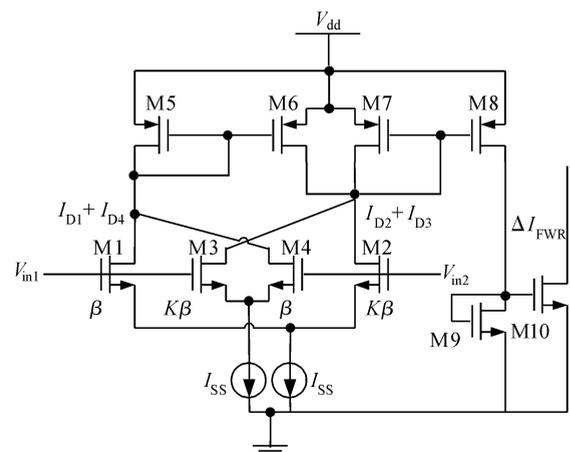


图 7 全波整流器单元电路图

Fig.7 Circuit of the full-wave rectifier

该电路由两个完全相同的非平衡的源极耦合差分对组成. 差分对对管的 W/L 比为 K . $M5 \sim M6, M7 \sim M8$ 分别构成了镜像电流源, 且 $M8$ 的电流通过 $M9 \sim M10$ 镜像后作为整流器输出. 当输入电压很小时, 大部分的电流都流经大尺寸的 $M2$ 和 $M3$, 通过 $M5, M6$ 镜

像, 造成 $M6$ 的电流很小, $M7$ 的电流很大. $M8$ 镜像于 $M7$, 自然输出电流大. 当输入电压增大时, 小尺寸的 $M1$ 和 $M4$ 电流加大, 导致 $M6$ 电流大, $M7$ 电流小, $M8$ 输出电流减小. 输出电流表达式如(9)式所示, 其中 K 为图 7 中所示的两个晶体管的宽长比之比^[9].

$$\Delta I_{FWR} = (I_{D2} + I_{D3}) - (I_{D1} + I_{D4}) = \Delta I_1 - \Delta I_2$$

$$= \begin{cases} 2 \frac{K-1}{K+1} I_{SS} - 4 \frac{K(K-1)\beta}{(K+1)^2} V_{ID}^2, & |V_{ID}| \leq \sqrt{\frac{I_{SS}}{K\beta}} \\ -2(K-1)K\beta V_{ID}^2 - 4K\beta |V_{ID}| \sqrt{(K+1) \frac{I_{SS}}{\beta} - KV_{ID}^2} + \frac{2KI_{SS}}{K+1}, & \sqrt{\frac{I_{SS}}{K\beta}} \leq |V_{ID}| \leq \sqrt{\frac{I_{SS}}{\beta}} \\ 0, & |V_{ID}| \geq \sqrt{\frac{I_{SS}}{\beta}} \end{cases} \quad (9)$$

3.3 迟滞比较器, 带隙参考和运放

根据 RSSI 曲线斜率和系统 LOS 迟滞宽度的要求, 设定迟滞比较器的迟滞宽度为 $4K$ (mV). 迟滞比较器一般通过外部正反馈得到, 但这样不适宜片内集成. 所以本系统采用了内部正反馈实现的迟滞比较器^[10]. 带隙参考电压源提供标准的 1.2V 电压作为图 2 中的 V_{ref} . 运放则采用了差分 pMOS 管作为输入的两级运放电路^[10].

4 测试结果

采用标准 $0.6\mu\text{m}$ CMOS 2P2M 工艺, 设计并实现了可变阈值信号丢失 (LOS) 检测电路. 图 8 是版图照片. 图 9 是芯片封装后测试 PCB 板实物照片.

当输入信号的比特率设定为 155Mbps, 差分信号峰峰值从 1mV 到 1V 变化时, 得到 RSSI 曲线如图 10 所示. V_{RSSI} 的表达式近似为:

$$V_{RSSI} (V) = 1.3V + 0.36 \lg V_{IN} \quad (10)$$

其中 V_{IN} 单位为 mVpp. 该曲线斜率为 18mV/dB. 信号强度可指示范围为 60dB. 最大的误差小于 2dB.

固定 R_1 为 100kΩ, 调整 R_2 从 10 变化到 90kΩ, 测试可变阈值的 LOS 告警功能. 测试方法是先加一大信

号, 然后逐渐减小, 当 LOS 输出电平从低跳高时对应的差分输入信号为 LOS 告警值, 再逐渐加大信号, 当 LOS 再次从高跳低时对应的差分输入信号即为解除告警值. 根据测试数据得到 R_2 与告警/解除告警电平关系如图 11 所示. 通过改变 R_2 , 可以在保持 4dB 的系统报警迟滞宽度的前提下, 从 1~700mV 自由选定判断信号丢失的告警值. 表 1 总结了测试性能.

5 结论

本文设计并实现了一种新型的可用于智能光模块

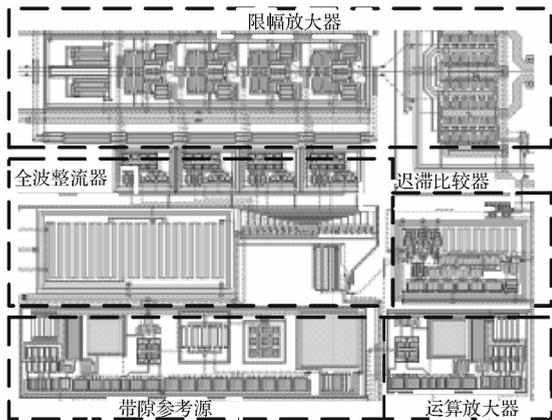


图 8 版图照片
Fig. 8 Microphotograph of the chip

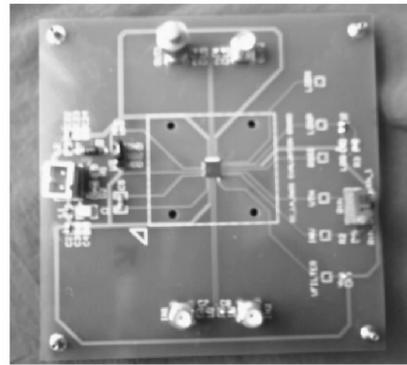


图 9 芯片封装后测试 PCB 板实物照片
Fig. 9 Photo of PCB test board

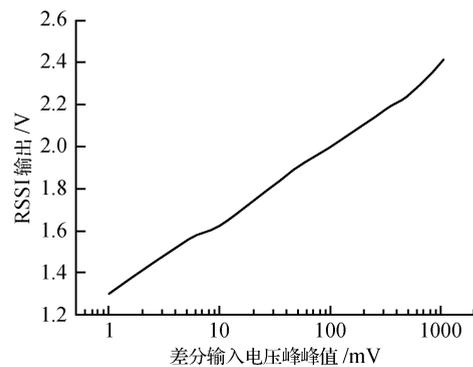


图 10 RSSI 与输入幅度
Fig. 10 RSSI versus input amplitude

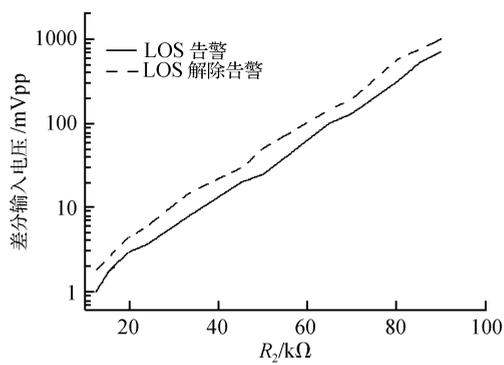
图 11 R_2 与告警/解除告警电平Fig. 11 R_2 versus assert/deassert threshold voltage

表 1 芯片性能表

Table 1 Measured performance of the chip

工艺	0.6 μ m 2P2M CMOS
电源电压	5V
功耗	60mW
芯片面积	1.1mm ²
工作频率	155Mbps
RSSI 信号强度指示	
检测范围	60dB(1~1000mV)
斜率	18mV/dB
误差	< \pm 2dB
LOS 丢失信号检测	
可变报警阈值范围	1~700mV@ $R_1 = 100k\Omega$, $R_2 = 10\sim 90k\Omega$
LOS 迟滞	4dB

中可变阈值的信号丢失检测电路. 该电路由类对数接收信号强度指示电路、迟滞比较器、基准参考源、运算放大

器和两个外部调节电阻组成. 芯片采用 CSMC 0.6 μ m 2P2M CMOS 工艺, 整个电路工作于 5V 单电源供电, 功耗为 60mW. 测试结果表明对于 155Mbps 的输入信号, 信号强度检测范围高达 60dB, 可变报警阈值范围为 1~700mV, 同时保证报警迟滞在 4dB 左右. 良好的性能预示了该电路潜在的商业前景.

参考文献

- [1] MAXIM High-Frequency/Fiber Communications Group. Accurate loss-of-signal detection in 10Gbps optical receivers using the MAX3991. Design Note HFDN-34.0 Rev 0, Nov. 2004
- [2] MAXIM Datasheet. Low-power, 622Mbps Limiting Amplifiers with Chatter-Free Power Detect For Lans
- [3] Hughes R S. Logarithmic amplification with application to radar and EW. Dedham, MA: Artech House, 1986
- [4] Nash E. Logarithmic amplifier explained, analog dialogue 33-3. Norwood, MA: Analog Devices Inc, 1999
- [5] Huang P C, Chen Y H, Wang C K. A 2-V 10.7-MHz CMOS limiting amplifier/RSSI. IEEE J Solid-State Circuits, 2000, 35(10): 1474
- [6] Khorram S, Rofougaran A, Abidi A A. A CMOS limiting amplifier and signal-strength indicator. Symposium on VLSI Circuits, Kyoto, 1995
- [7] Razavi B. Design of integrated circuits for optical communications. New York: McGraw-Hill, 2001
- [8] Razavi B. Design of analog CMOS integrated circuits. New York: McGraw-Hill, 2000
- [9] Kimura K. A CMOS logarithmic IF amplifier with unbalanced source coupled pairs. IEEE J Solid-State Circuits, 1993, 28(1): 78
- [10] Allen P E, Holberg D R. CMOS analog circuit design. 2nd ed. Oxford University Press, Inc, 2002

A Programmable Assert Threshold Loss-of-Signal Detector for Intelligent Optical Modules

Wang Rong^{1,†}, Wang Zhigong¹, Xu Jian², Wu Jun¹, and Guan Zhiqiang²

(1 Institute of RF- & OE-ICs, Southeast University, Nanjing 210096, China)

(2 Sino-Chip OEIC Jiangsu Co. Ltd, Nanjing 210016, China)

Abstract: A novel, programmable assert threshold loss-of-signal detector is designed and realized for intelligent optical modules with 0.6 μ m 2P2M CMOS technology. The detector includes a pseudo-log received-signal-strength-indicator (RSSI) which uses a limiting amplifier in the data path of the optical receiver, a hysteresis comparator, a bandgap generator, an op-amp, and two off-chip resistors. With a 155Mbps input pseudo random sequence, this pseudo-log RSSI achieves a 60dB dynamic indicating range with a logarithmic accuracy of less than \pm 2dB, and a programmable assert threshold of 1~700mV with a 4dB stable hysteresis. It consumes 60mW from a single 5V supply. The chip area, including pads, is 1.1mm².

Key words: loss-of-signal; pseudo-logarithmic; received-signal-strength-indicator

EEACC: 1220

Article ID: 0253-4177(2008)02-0371-05

† Corresponding author. Email: wangrong@seu.edu.cn

Received 24 July 2007, revised manuscript received 12 September 2007