

高压单边器件的衬底电流再次升高和相关的热载流子注入效应

戴明志^{1,2,3,†} 刘韶华³ 程波³ 李虹³ 叶景良³ 王俊^{1,2,3} 江柳³ 廖宽仰³

(1 中国科学院上海微系统与信息技术研究所, 上海 200050)

(2 中国科学院研究生院, 北京 100049)

(3 上海宏力半导体制造有限公司, 上海 201203)

摘要: 基于泊松方程和幸运电子模型, 推出了适用于高压 n 型器件衬底电流 (I_{SUB}) 的公式, 并且为模拟和实验测量的结果所验证. 普通 n 型低压器件的热载流子注入 (HCI) 效应和 I_{SUB} 相关. 因此, I_{SUB} 特征曲线的解释理论和基于理论的正确公式表述对于确保器件设计的可靠性尤为重要. 高压器件的 I_{SUB} 随栅极电压变化在峰值后再次升高. 然而在普通低压器件的经典特征曲线中, I_{SUB} 仅呈现一个峰. 高压器件的 I_{SUB} 再次升高及其相关的可靠性问题成为新的研究热点. 最广为接受的理论 (Kirk effect) 认为, I_{SUB} 再次升高是因为栅控沟道内的经典强电场区移动到沟道外 n^+ 漏极的边缘. 本文与之不同, 认为高压器件 I_{SUB} 的再次升高并非因为经典强电场区的移动, 而是因为 n^+ 漏极边缘出现独立的强电场区, 和经典强电场区同时并存, 这就是双强电场模型. 该双强电场模型仅有经典强电场的 I_{SUB} 方程不适用于高压器件, 新的 I_{SUB} 方程也由此双强电场模型推导出来, 公式与实验结果吻合. 进一步地, 双强电场模型引进了空穴在氧化层的陷落机制, 解释了高压器件的热载流子注入效应.

关键词: 衬底电流; 双强电场模型; 衬底电流公式; 热载流子注入

PACC: 7340Q; 7300; 7200J

中图分类号: TN386.3

文献标识码: A

文章编号: 0253-4177(2008)04-0757-08

1 引言

高压器件(正常工作电压 $V_{DD} \geq 10V$)在现代电子设备中的应用日益重要, 如在液晶显示器和存储器中的应用. 高压器件的可靠性问题, 特别是热载流子注入(HCI)效应引起广泛关注^[1~3].

众所周知, HCI 效应产生明显作用的两大条件是氧化层下存在足够多的载流子(由碰撞电离产生电子-空穴对的强电场区提供), 这些载流子能获得足够大的能量注入氧化层(由氧化层下的强电场区提供). 如图 1 所示, 普通 n 型低压器件 ($V_{DD} \leq 5V$) 只有一个强电场区(表面电场 E 大于饱和电场强度 E_{Dsat} , E_{Dsat} 为载流子达到饱和速度的电场强度, 大于 $10^4 V/cm$), 位于栅控沟到漏极边缘. 若 $E > 10^5 V/cm$, 则强电场区产生碰撞电离的电子-空穴对. 其中的电子, 部分被强电场加速获得足够能量成为热载流子, 注入栅氧化层, 造成 HCI 效应^[4~6]; 与此同时, 其中的空穴, 被衬底吸引, 形成衬底电流(I_{SUB}). 因此 HCI 效应和 I_{SUB} 相关. I_{SUB} 测量方便可靠, 常作为表征 HCI 的指标^[4,7].

因此对 I_{SUB} 的正确理解和公式表述对确保器件设计的可行性有重要作用. 对普通低压器件而言, 如图 2 所示, 在固定源漏电压 V_{DS} ($V_{DS} = V_D - V_S$) 下, I_{SUB} 随栅源电压 V_{GS} ($V_{GS} = V_G - V_S$) 的增长有且仅有一个峰值. V_D , V_G , V_S , V_B 分别定义为对应器件四端端口的加载电压, 如图 3(a) 所示. I_{SUB} 峰值的电压条件对 HCI 效

应造成器件损伤最大的电压条件. 如图 1 所示, I_{SUB} 经典峰值的来源是位于栅控沟道内的经典强电场区造成的碰撞电离区. 经典的 I_{SUB} 公式为^[7]

$$|I_{SUB}| = I_{DS} \alpha = K_1 I_{DS} \exp(-\varphi_i / q\lambda E_{m1}) \quad (1)$$

式中 α 是和最大沟道电场强度相关的碰撞电离率; E_{m1} 是栅控沟道内的最大沟道电场强度, 位于沟道漏极

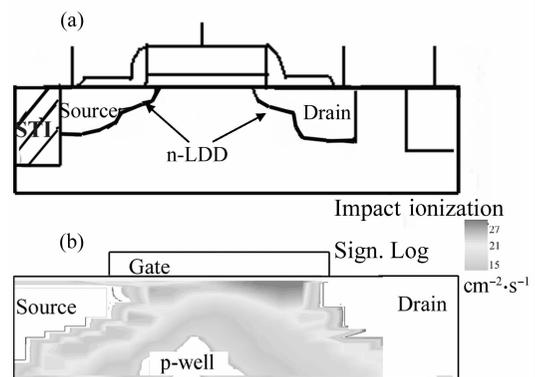


图 1 普通低压器件(正常工作电压 $V_{DD} \leq 5V$) (a) 示意图; (b) 碰撞电离率等高区域模拟图(深色区电离最强, 在沟道内) n-LDD 轻掺杂漏极掺杂面密度为 $10^{14} cm^{-2}$.

Fig. 1 Standard low voltage transistor (normal power supply voltage $V_{DD} \leq 5V$) (a) Schematic; (b) Simulated contour of impact ionization rate (the deepest color represents the rate peak, in the channel), with the implantation density of n-LDD as $10^{14} cm^{-2}$

† 通信作者. Email: mzd2003@yahoo.com.cn, mingzhidai@gsmcthw.com
2007-09-27 收到, 2007-11-01 定稿

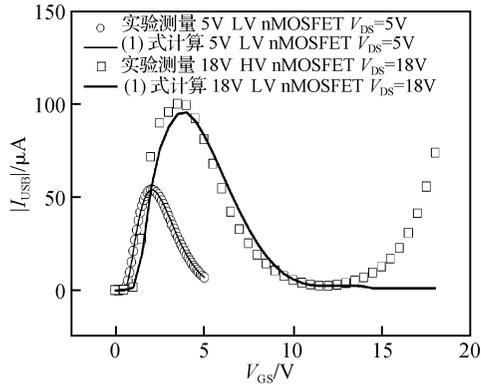


图2 比较普通低压n型器件(正常工作电压 $V_{DD} \leq 5V$)和高压器件($V_{DD} > 10V$) 固定源漏电压 V_{DS} ,衬底电流随栅源电压 V_{GS} 增加的变化.仅有 E_{m1} 的经典 I_{SUB} 公式(1)不能描述高压器件这一现象.

Fig.2 $I_{SUB}(V_{GS})$ curve comparison of LV and HV nMOSFETs with V_{DS} fixed. The conventional model Eq. (1) cannot predict the phenomenon in HV nMOSFETs.

边缘的表面pn结强电场区; K_1 是和工艺、氧化层电场强度相关的系数; I_{DS} 是漏极电流; φ_i 为电离能; q 是电子电量; λ 为电子的自由程.

然而如图2所示,对于高压器件, I_{SUB} 在出现一个峰值以后再次升高,经典 I_{SUB} 公式(1)不能描述这一现象.公认的高压器件 I_{SUB} 现有理论(Kirk效应)认为, I_{SUB} 再次升高是经典强电场区扩展到 n^+ 漏极边缘造成的.作者与之不一样,认为高压器件 I_{SUB} 的再次升高是因为在 n^+ 漏极边缘新的独立的强电场区和经典强电场区同时并存造成的,这就是双强电场模型.该模型在本文中被泊松方程模拟和实验测量的结果验证,适用于高压器件的 I_{SUB} 方程也由此得到,公式计算与实验结果吻合.进一步地,双强电场模型引进了热空穴^[7]在氧化层的陷落机制,解释了高压器件的热载流子注入效应.

2 器件描述和实验

如图3所示,本文的高压器件工艺和低压器件相仿.它们的差别在于高压器件(图3(a),(b))将低压器件(图1(a))的轻掺杂漏极(n-LDD)替换成为了超轻掺杂漏极(NGRD).NGRD的掺杂面密度比轻掺杂漏极低两个数量级,比 n^+ 漏极低3个数量级.高压器件的结构分为单边器件及双边器件两种.单边器件仅在漏极一端存在 $1.2\mu m$ NGRD,双边器件沟道两端都存在各 $1.2\mu m$ NGRD,见图3(a),(b).如图4所示,在同样的 V_{DD} 下,饱和漏极电流 I_{Dsat} (在 $V_{GS} = V_{DS} = V_{DD} = 18V$ 的 I_{DS}),单边器件约为 $5.1mA$,双边器件约为 $4.2mA$.单边器件具有体积小、集成度高、驱动电流高、速度快等优点,所以本文集中研究单边器件.关于双边器件,请参看文献[8].本文测试并分析了固定 V_{DS} 下 I_{SUB} 随 V_{GS} 变化的特性.

3 高压器件 I_{SUB} 模型

3.1 高压器件 I_{SUB} 特殊现象

高压器件和普通器件衬底电流的主要不同点在于

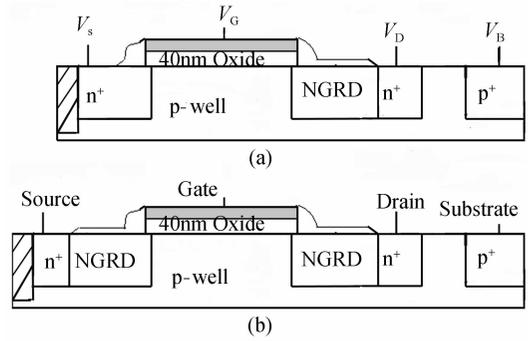


图3 高压器件单边结构(a)和双边结构(b) 超轻掺杂漏极 NGRD 掺杂面密度为 $10^{12} cm^{-2}$, n^+ 漏极掺杂面密度为 $10^{15} cm^{-2}$.

Fig.3 HV nMOSFETs asymmetrical structure (a) and symmetrical structure (b), with the doping concentrations of NGRD (n-type graded drain) and n^+ drain as $10^{12} cm^{-2}$ and $10^{15} cm^{-2}$, respectively

I_{SUB} 在峰值后的再次升高.在 $V_{DS} = 18V$ 的条件下,如图2所示, I_{SUB} 的第一个峰值 $I_{SUBmax1}$ 在 $V_{GS} = 4V$,而 I_{SUB} 在 $V_{GS} = 18V$ 的数值和 $I_{SUBmax1}$ 相当,定义为 $I_{SUBmax2}$. $I_{SUBmax1}$ 对应传统的碰撞电离区,位于栅控沟道靠漏极端的强电场区(表面电场强度 $E > E_{Dsat}$),命名为沟道边缘强电场区.如图5(a)所示,该强电场区为表面pn结的空间电荷区 depletion1;沟道边缘强电场区下方的深灰色区域是衬底和NGRD的pn结空间电荷区. E_{m1} 是沟道边缘强电场区的最大电场强度. $I_{SUBmax2}$ 对应的碰撞电离的产生有不同的解释.

3.2 衬底电流现有理论——Kirk effect 理论

其中最广为接受的理论是认为 I_{SUB} 的再次升高由Kirk effect造成^[1,2,9].若果然如此,那么在 $V_{GS} = 18V$ ($I_{SUBmax2}$)的电压条件下,沟道边缘强电场区向 n^+ 漏极扩展;并一直延伸到 n^+ 漏极边缘;最大电场强度的位置从沟道内部移动到沟道外的 n^+ 漏极边缘.新的电子-空穴对由移至 n^+ 漏极边缘的最大场强产生.由此,因为 n^+ 漏极边缘新产生的电子-空穴对不在沟道内,所以不会产生明显的热载流子注入氧化层效应.

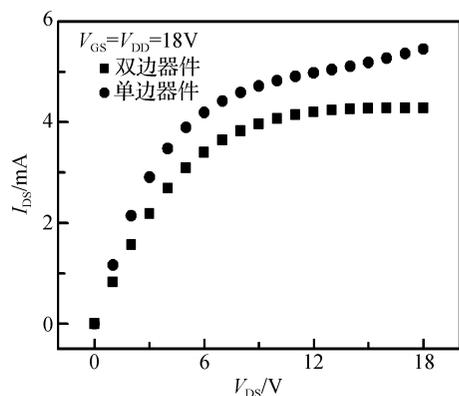


图4 18V n型高压器件单边与双边结构 $I_{DS}-V_{DS}$ 特征曲线的比较
Fig.4 $I_{DS}-V_{DS}$ curve comparison of symmetrical and asymmetrical 18V HV nMOSFET

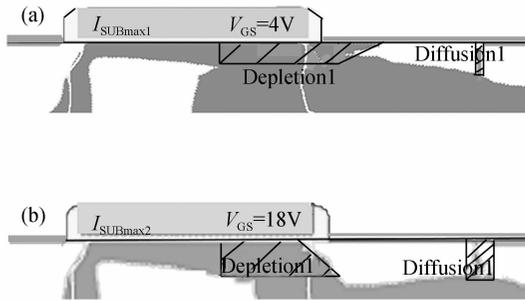


图 5 $V_{DS} = 18V$ 条件下, Medici 模拟的空间电荷区(深灰色区域) (a) $V_{GS} = 4V$ 电压条件下, 沟道表面的电场强度在空间电荷区最大 depletion1(梯形阴影区), 此处为沟道边缘强电场区 ($E > E_{Dsat}$); (b) $V_{GS} = 18V$ 电压条件下, 沟道边缘表面强电场区(梯形阴影区)缩小, n^+ 漏极边缘表面强电场区(长方形阴影区)diffusion1 扩展.

Fig.5 $V_{DS} = 18V$, the simulated depletion regions (in gray) (a) At the gate edge (depletion1) and on the drain edge (diffusion1) when $V_{GS} = 4V$ with the electric field in it $E > E_{Dsat}$; (b) Depletion1 at the n^+ drain edge narrows and diffusion1 widens when $V_{GS} = 4V$

3.3 基于泊松方程的模拟结果和分析

基于泊松方程的 Medici 模拟软件被应用于高压器件的空间电场分布模拟. 模拟结果和 Kirk effect 的推论不相吻合. 如图 5 所示, 模拟结果表明, 在 $V_{DS} = 18V$ 时, 随着 V_{GS} 的增加, 沟道边缘强电场区不仅没有扩展到 n^+ 漏极边缘, 反而缩小. 作为沟道表面 pn 结的空间电荷区, 沟道边缘强电场区的缩小可简单解释为, 在 $V_{GS} = 18V$ 条件下, pn 结的反向电压减少, 因此沟道边缘强电场区变窄, 而不是如 Kirk effect 所说的扩展. 除了该缩小的沟道边缘强电场区之外, 模拟结果中另外一个空间电荷区变明显, 在图 5 为 diffusion1, 即 n^+ 漏极边缘强电场区. 沟道边缘强电场区和 n^+ 漏极边缘强电场区同时存在.

3.4 本文理论——双强电场模型

作者认为, 模拟结果中增加的 n^+ 漏极边缘强电场区并非是沟道边缘强电场区的延伸. n^+ 漏极边缘强电场区可以简单解释为, 由于高压器件的 NGRD 和 n^+ 漏极的掺杂浓度相差达 3 个数量级, 在两者交界处会形成一个高电场扩散区. 低压器件因为其轻掺杂漏极和 n^+ 漏极的掺杂浓度相差不大, 所以低压器件一般不存在此高电场扩散区 diffusion1, 即 n^+ 漏极边缘强电场区. 如图 6 所示, 当 $V_{GS} = 18V$, $I_{SUBmax2}$ 产生是由于新的强电场区引起新的碰撞电离可以产生新的电子-空穴对, 新空穴被 p-well 衬底收集使 I_{SUB} 再次升高. $I_{SUBmax2}$ 对应新的强电离区由 n^+ 漏极边缘强电场区产生. $V_{GS} = 18V$ ($I_{SUBmax2}$) 条件下, 沟道边缘的最大场强 E_{m1} 和 n^+ 边缘的 E_{m2} 在两个独立强电场区分别同时存在.

实际上, E_{m1} 和 E_{m2} 分别是沟道边缘强电场区和 n^+ 漏极边缘强电场区的最大电场强度, 方向如图 7 阴影区域双箭头所示, 从漏极指向源极. 如图 6 模拟结果证明, $I_{SUBmax1}$ 对应的强碰撞电离区在图 7 的沟道边缘强电场

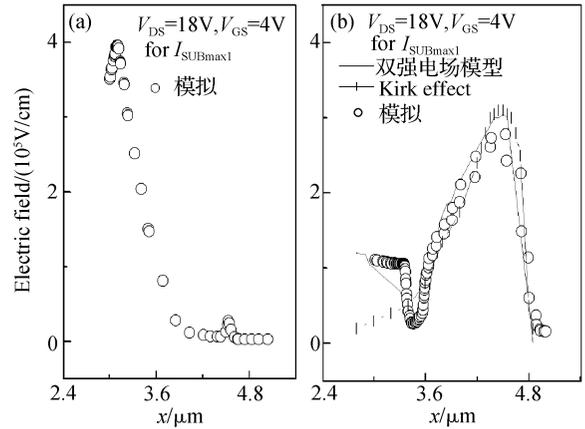


图 6 $I_{SUBmax1}$ 和 $I_{SUBmax2}$ 电压条件下的强电场区 x 为表面电场 $E(x)$ 在沟道的横向位置, y 为表面电场 $E(x)$, E 方向以从漏极指向源极为正. 经过和 Kirk effect 推论的对比, 基于泊松方程的模拟结果和双强电场模型符合.

Fig.6 Simulated electric fields at the stress conditions of $I_{SUBmax1}$ ($V_{GS} = 4V$) and $I_{SUBmax2}$ ($V_{GS} = 18V$) x represents the lateral position of surface field $E(x)$ in the transistor surface, y represents the $E(x)$. $E(x)$ is in the direction from drain to source. Compared to the curve predicted by the Kirk effect, two-high-maximum-electric-field explanation fits the simulated curve.

区; $I_{SUBmax2}$ ($V_{GS} = 18V$) 对应的强碰撞电离区在 n^+ 漏极边缘强电场区, 但是 E_{m1} 和 E_{m2} 同时存在. $I_{SUBmax2}$ 出现是因为沟道外存在的第二个强电场区产生新的强碰撞电离区. 由于 n^+ 漏极边缘强电场区的最大电场强度 E_{m2} 增加, 电子进入 n^+ 边缘强电场区内后迅速被扫走, 脱离 n^+ 漏极强电场区, n^+ 漏极强电场区内自由载流子减少, 使这个空间电荷区变大. 因此, n^+ 漏极强电场区电场强度 E_{m2} 增加造成了新的强碰撞电离区, 从而引起了 I_{SUB} 的再次升高. 这和图 8(a), (b) 的现象相吻合.

两个最大电场强度 E_{m1} 和 E_{m2} 分别位于不同的强电场区, 对器件的作用范围和随电压的变化规律也不一样, 因此它们是独立的. 根据泊松方程^[10], 在沟道边缘强电场区的表面电场 E 有

$$\frac{dE}{dx} = \frac{V(x) - V_{Dsat}}{\ell^2} - \frac{q\eta N_{NGRD}}{\epsilon_s} \quad (2)$$

在 diffusion1 的电场为

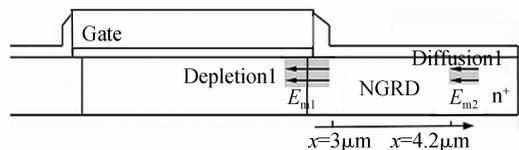


图 7 电场分布示意图 在沟道表面的高电场区位于沟道边缘强电场区 depletion1 和 n^+ 漏极边缘强电场区 diffusion1, 电场强度方向如双箭头所示, 从漏极指向源极. x 轴表示表面电场在平行于沟道的横向位置的坐标.

Fig.7 Schematic of electric field distribution High electric field regions on the gate edge and n^+ drain edge with the direction from the drain to the source. x represents lateral position of E

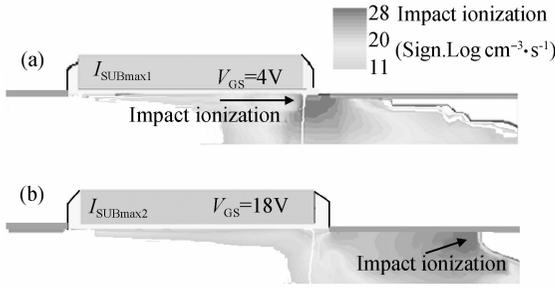


图 8 $V_{DS} = 18V$ 条件下,Medici 模拟的碰撞电离区(最深色为碰撞电离率最大区) (a)对应 $V_{GS} = 4V$ 电压条件;(b)对应 $V_{GS} = 18V$ 电压条件
Fig.8 $V_{DS} = 18V$, simulated contour of impact ionization rate by Medici (the darkest region resenting the peak rate) (a) $V_{GS} = 4V$;(b) $V_{GS} = 18V$

$$\frac{dE}{dx} = \frac{V_{GS} - V_{FB} - 2\Phi_f - V_{Dsat}}{\ell^2} - \frac{q\eta N_{NGRD}}{\epsilon_s} \quad (3)$$

式中 $V(x)$ 是界面电压,其余参数按常规定义^[10]; $\eta = 0.2$. 因此在高压器件中, $V(x)$, V_{GS} 和 $NGRD$ 的掺杂浓度 (N_{NGRD}) 足够高的情况下根据(2)式,表面电场 E 的二次求导为正数,即在沟道边缘强电场区的 $E_x(x)$ 曲线为向上凸起的曲线,因此一个最大电场 E_{m1} 存在沟道边缘强电场区内部;根据(3)式, E 在图 7 的 n^+ 漏极边缘强电场区内随着 x 的增加单调上升,因此在 n^+ 漏极边缘强电场区的 n^+ 漏极边界存在第二个最大电场 E_{m2} . 模拟电场也证明了这一双强电场模型, $V_{GS} = 18V$ 对应两个强电场,见图 8, E_{m1} 并没有移到沟道外的 n^+ 漏极边缘. 因此,第二个强碰撞电离区的存在是因为两个共存的独立强电场区,而不是因为移动的单一强电场区,这就是双强电场模型.

$$E_{m2} \approx \frac{(V_{DS} - \eta V_{DS}) + [(V_{GS} - V_{FB} - 2\Phi_f - \eta V_{DS})/\ell^2 - q\eta N_{NGRD}/\epsilon_s](L_{NGRD}/2 + \ell)L_{NGRD}}{L_{NGRD} + \ell} \quad (5)$$

从(4)和(5)式看出, $V_{DS} = 18V$ 时, E_{m2} 随着 V_{GS} 的增大而增加, E_{m1} 会减少. E_{m1} 和 E_{m2} 分别属于不同的电压作用区域,变化趋势也不相同, E_{m2} 并不会受到 E_{m1} 的影响. E_{m1} 与 E_{m2} 随 V_{GS} 变化的趋势和图 6 的模拟曲线一致.

$$|I_{SUB}| = K_1 I_{DS} \exp(-\varphi_1/q\lambda E_{m1}) + K_2 I_{DS} \exp(-\varphi_1/q\lambda E_{m2}) \quad (6)$$

其中 K_1 和 K_2 是氧化层垂直场强的函数. 碰撞电离率有两个,分别代表 E_{m1} 和 E_{m2} 的影响. 公式和实验吻

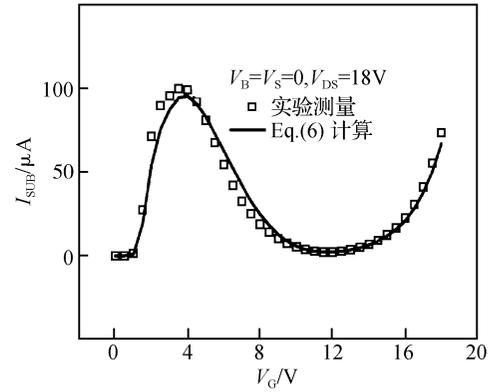


图 9 固定源漏电压 V_{DS} , I_{SUB} 随栅极电压 V_G 增加的变化. 基于双强电场模型的公式计算(线)和实验数据(点)吻合.
Fig.9 At $V_{DS} = 18V$, I_{SUB} as a function of V_{GS} calculated data with two-high-field-region model matches experimental data

3.5 高压器件衬底电流 I_{SUB} 公式

基于双强电场模型和幸运电子理论^[7,8]的 I_{SUB} 公式如下. 通过(2)式与边界条件 $E_{Dsat} = (\eta_1 V_{DS} - V_{TH})/\ell$, 势能、电场强度在边界连续, 沟道边缘强电场区中的 E_{m1} 如(4)式.

$$E_{m1} = (\eta_1 V_{DS} - V_{DS} + V_{TH})/\ell \cosh(L_{Dsat}/\ell) \quad (4)$$

$$L_{Dsat} = \ell \sinh^{-1} \frac{1}{\ell E_{Dsat}} \left[\eta_1 V_{DS} - V_{Dsat} + \frac{qN_{NGRD1}\ell}{\epsilon_s} \times \left(\cosh \frac{L_U}{\ell} - 1 \right) \right] - L_U$$

经计算 η_1 约为 0.75, $\ell = \sqrt{3t_{ox}x_j} \approx 0.173$ 为特征长度^[10]. 通过(3)式与边界条件, 势能、电场强度在边界连续求出 n^+ 漏极边缘强电场区的 E_{m2} 如(5)式.

合,见图 9. 结合 HCI 实验,模拟结果和实验结果均与双强电场模型吻合,如表 1 所示.

4 热载流子注入(HCI)效应

HCI 效应可以增加 SiO_2/Si 界面态的产生、电子和空穴在氧化层中的陷落等,对器件的性能会产生显著的影响.

表 1 对应 $V_{GS} = 18V$ ($I_{SUBmax2}$) 两种模型推论的结果
Table 1 Predicted results of $V_{GS} = 18V$ by 2 models

项目	参数	Kirk effect	双强电场模型	模拟或实验结果
1	沟道边缘强电场区	从沟道内扩展至 n^+ 漏极边缘	缩小; n^+ 漏极边缘强电场区独立于沟道边缘强电场区	缩小; n^+ 漏极边缘强电场区独立于沟道边缘强电场区,见图 5
2	最大电场强度 E_{m1}	从沟道边缘移到 n^+ 漏极边缘	E_{m1} 保持在沟道内,和 E_{m2} 共存	E_{m1} 保持在沟道内,和 E_{m2} 共存
3	HCI 效应引起的 I_{Dsat}	E_{m1} 在沟道外,不具备载流子注入氧化层的条件,变化不明显	E_{m1} 在沟道内,存在载流子注入氧化层,因此变化仍明显	HCI 效应仍很明显,见图 10
4	HCI 效应引起 N_{IT}	变化甚微	变化显著	变化为 8.7%,见图 11

表 2 热载流子注入效应的 2 组电压条件

Table 3 Two groups of HCI stress with $V_B = -9V$

Stress	V_G/V	V_S/V	V_D/V	V_B/V
1	4	0	18	0
2	18	0	18	0

普通低压器件中, HCI 效应最大的电压条件对应 I_{SUB} 的峰值条件. 热载流子注入的两个条件是碰撞电离产生电子-空穴对提供足够的载流子, 强电场使载流子加速到变成可以注入氧化层的热载流子. 当仅存在一个最大电场 E_{m1} 时, E_{m1} 必须发生足够强的碰撞电离以产生电子-空穴对, 并且将载流子加速到注入氧化层. 因此在普通低压器件中, 通常 HCI 效应和 I_{SUB} 的相关性是以强碰撞电离区在栅控沟道内为前提的.

在本文的高压器件, 却不尽如是. $V_{GS} = 18V$ ($I_{SUBmax2}$) 对应一个位于沟道外的新碰撞电离区, 但沟道边缘强电场区内的 E_{m1} 仍然很大 ($10^5 V/cm$). 虽然不能产生新的碰撞电离电子-空穴对, 但是可以让载流子加速注入到氧化层. 如图 6 所示, 在 $V_{GS} = 18V$ 的电压条件下, E_{m1} 和 E_{m2} 的模拟电场都很强. 因此, 对两个强碰撞电离区对应的 HCI 效应讨论很有意义.

4.1 $I_{SUBmax1}$ 和 $I_{SUBmax2}$ 对应的无负偏压的电压应力分析比较

HCI 实验电压应力中, stress1 和 stress2 分别对应 $I_{SUBmax1}$ 和 $I_{SUBmax2}$ 的电压应力条件, 见表 2. I_{Dsat} 的退化程度可以表征器件在 HCI 效应下的损伤. 在电压应力施加的时间间隔中, 除了监测 I_{Dsat} , 还用电荷泵法测量衬底复合电流 I_{CP} . I_{CP} 最大值 I_{CPmax} 正比于界面态密度 N_{IT} , I_{CP} 曲线的平移表征电荷在氧化层的陷落程度^[11,12]. 在电压应力实验中运用了此方法获得 I_{CP} 以监测氧化层的缺陷增加程度. 现在从 $I_{SUBmax2}$ 和 $I_{SUBmax1}$ 对应的电压应力条件对其各自作用讨论实验结果.

在高压器件中, 如图 10 所示, 经过 5000s 的 HCI 测

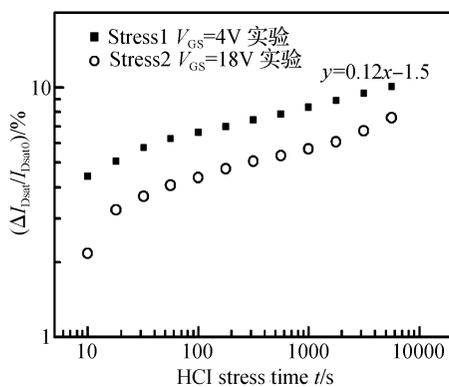


图 10 饱和漏极电流 (I_{Dsat}) 在热载流子注入两组电压应力随时间的变化 5000s 后 stress1 的条件下, I_{Dsat} 减少 10%; stress2 的条件下, I_{Dsat} 减少 7% Fig.10 Saturation drain current I_{Dsat} degradation as a function of stress time under two groups of HCI stress conditions After 5000s, I_{Dsat} decreases by 10% under stress1 at $V_{GS} = 4V$ and 7% under stress2 at $V_{GS} = 18V$.

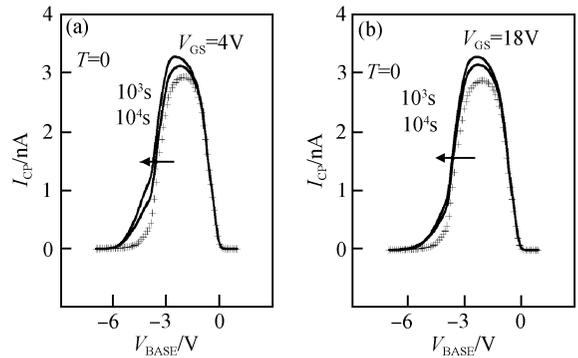


图 11 两组热载流子注入应力作用对应的电荷泵电流 I_{CP} , 分别对应 (a) $V_{GS} = 4V$ 和 (b) $V_{GS} = 18V$ 的电压应力 散点为 stress 前的曲线. I_{CP} 随时间增加如箭头所示向左平移, 表示有空穴在氧化层中的陷落; I_{CP} 最大值增大, 表示界面态增加.

Fig.11 Charge pumping current I_{CP} curves monitored as a function of stress time under two groups of HCI stress conditions for (a) $I_{SUBmax1}$ and (b) $I_{SUBmax2}$. Spots represent I_{CP} before stress. I_{CP} shifts negatively with increasing stress time, illustrating hole-injection. The maximum of I_{CP} increases, which reveals the increase of interface trap.

试, $V_{GS} = 4V$ 的条件下 I_{Dsat} 减少 10%, $V_{GS} = 18V$ 的条件下 I_{Dsat} 减少 7%, 两种应力条件对器件的损伤均很严重.

此实验结果与 Kirk effect 不相吻合. Kirk effect 理论认为, 在 $V_{GS} = 18V$ ($I_{SUBmax2}$) 条件下, 单一强场 E_{m1} 从沟道边缘移动至 n^+ 漏极边缘^[1], 最大电场 E_{m1} 远离栅极氧化层, 沟道下的载流子不能被足够加速发生氧化层注入, 因此热载流子注入效应较弱, 对器件氧化层损伤很小. 按照 Kirk effect 的推论, $V_{GS} = 18V$ 对应的 HCI 效应下, I_{Dsat} 变化甚微. 因此 Kirk effect 不能解释实验 I_{Dsat} 7% 的减少. 反之, 双强电场理论则可以解释实验结果. 因为沟道内的 E_{m1} 和 n^+ 漏边缘的 E_{m2} 共存, 尽管电子-空穴对的产生主要由 n^+ 漏边缘的 E_{m2} 产生, 但是 E_{m1} 依然位于栅控沟道内, 可以为 E_{m2} 产生的载流子提供足够的能量, 引起氧化层注入. 因此在 $V_{GS} = 18V$ 应力条件下能产生明显的热载流子注入损伤. 在 $V_{GS} = 18V$ 电压应力条件下, 沟道边缘强电场区变窄, E_{m1} ($V_{GS} = 18V$) 小于 E_{m1} 在 $I_{SUBmax1}$ ($V_{GS} = 4V$) 的电压条件下. 该点可以由 Medici 模拟验证: $V_{GS} = 18V$ 对应的沟道边缘强电场区小于 $V_{GS} = 4V$ 对应的沟道边缘强电场区, 见图 5(a), (b); E_{m1} 相应减少, 见图 6. 此外, 泊松方程推得 (4) 式也表明, 由于 V_{Dsat} 与 V_{GS} 成正比, 所以在同一 V_{DS} 下, E_{m1} 随 V_{GS} 增加而减少, 即 E_{m1} 在 $V_{GS} = 18V$ 的电压条件下比较小. 因此 I_{Dsat} 在 $V_{GS} = 18V$ 的电压应力下的变化小于在 $V_{GS} = 4V$ 的电压应力下的变化.

另一方面, 在 $V_{GS} = 18V$ 电压应力条件下, 热载流子注入效应也可以由界面态密度 N_{IT} 验证. N_{IT} 和 I_{CP} 最大值 I_{CPmax} 成正比. 如图 11 的 (a) 所示, 在 10^4s , $I_{SUBmax1}$ 对应的电压应力下, I_{CPmax} 从 2.9nA 增加到 3.28nA, 即 N_{IT} 变化了 11.9%. 如图 11 (b) 所示, 器件的 I_{CPmax} 在 $V_{GS} = 18V$ 应力条件下从 2.9nA 增加到 3.12nA, 即

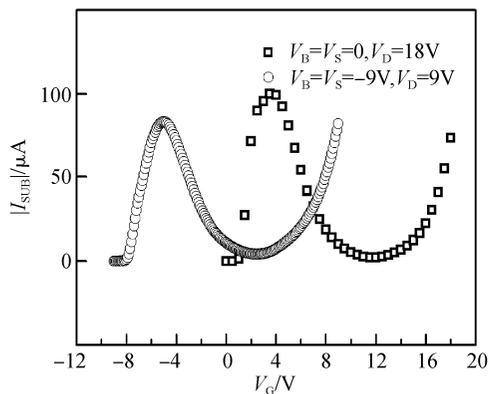


图 12 固定源漏电压 V_{DS} , I_{SUB} 随栅极电压 V_G 增加的变化
Fig.12 With V_{DS} fixed, I_{SUB} changes as a function of V_G

N_{IT} 变化为 8.7%. N_{IT} 的增加证实了热载流子效应依然显著. 通过 I_{Dsat} 与 N_{IT} , 双强电场模型对高压器件 HCI 效应的适用性得到确认.

4.2 高压器件和低压器件的区别

双强电场理论除了 $V_{GS} = 18V$ HCI 效应的现象, 还可以解释在 $V_{GS} = 4V$ (对应 I_{SUB} 第一个峰值) 的电压应力条件下, 高压器件 HCI 效应斜率比低压器件的经典值 0.5 小^[5], 即退化速度减慢. 低压器件对应该条件的 HCI 效应主要由 E_{m1} 产生电子注入引起的界面态, 使沟道电流 I_{DS} 减少, 驱动速度变慢^[4,13]. 在高压器件, 由于 E_{m1} 和 E_{m2} 同时存在, $V_{GS} = 4V$ 对应的应力条件下, 除了电子, 还有 E_{m2} 引起的空穴陷落发生. 这个可以用图 11 (a) 中的实验 I_{CP} 证明, I_{CP} 曲线的左上升沿施加电压应力的时间增加向左平移, 对应阈值电压降低, 这是由于空穴陷落引起的^[5,9], 具体解释参看 4.3.1 节. 因为较小的 V_{GS} 的栅漏电压有利于空穴注入氧化层, 并且同样数量的空穴比电子的影响程度更严重^[14], 因此在 $V_{GS} = 4V$ 的电压条件下, 存在空穴陷落现象, 如图 11(a) 所示. 空穴在氧化层陷落, 吸引该处氧化层下方沟道电子增加, 在一定程度上减轻了界面态造成的沟道电流的退化.

4.3 负衬底偏压的影响

双强电场理论也可以解释加负衬底偏压对高压器件的影响. 当 $V_B = -0.5V_{DD} = -9V$, stress3 对应新 $I_{SUBmax1}$ 位于 $V_G = -5V$, $V_D = 9V$, stress4 对应新 $I_{SUBmax2}$ 位于 $V_G = V_D = 9V$. 新的 $I_{SUBmax1}$, $I_{SUBmax2}$ 和无负 V_B 的 $I_{SUBmax1}$, $I_{SUBmax2}$ 数值基本相等, 见图 12. 第一个峰值均在 $V_{GS} = 4V$, 另一个值均在 $V_{GS} = 18V$. HCI 实验电压应力中, stress3 和 stress4 分别对应图 12 中负 V_B 下新 $I_{SUBmax1}$ 和新 $I_{SUBmax2}$ 的电压应力条件, 见表 3.

表 3 热载流子注入效应的 2 组带负 V_B 的电压条件
Table 3 Two groups of HCI stress with $V_B = -9V$

Stress	V_G/V	V_D/V	V_B/V	V_S/V
3	-5	9	-9	-9
4	9	9	-9	-9

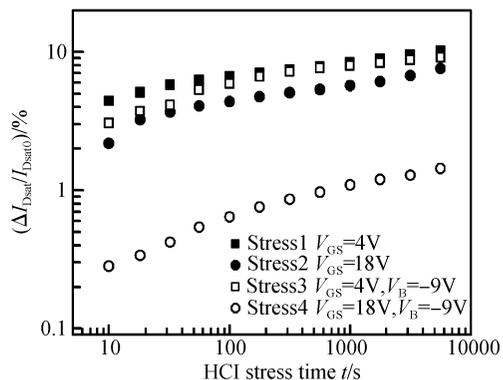


图 13 饱和漏极电流 I_{Dsat} 在热载流子注入 4 组电压应力随时间的变化 stress1 和 stress3 变化曲线重合, stress4 比 stress2 变化小.

Fig.13 Relative shift of I_{Dsat} a function of stress time under 4 groups of stress conditions Shift under stress1 and shift under stress3 are similar, whereas shifts under stress2 and that under stress4 are variant.

负 V_B 可以降低 V_D 和 V_G , 从而降低驱动电源电压 (从大于 10V 变为小于 10V), 令源极电压 V_S 同时为负, 模拟图形证明在负 V_B 加前与加后的电场分布和碰撞电离区几乎不变, 即 stress1 和 stress3 接近, stress2 和 stress4 类似. 当 $V_B = -0.5V_{DD} = -9V$, 我们可以仅用 $0.5V_{DD}$ (原来的一半) 加在 V_D 和 V_G , 得到的新 I_{Dsat} ($V_D = V_G = 9V$, $V_B = V_S = -9V$) 和 I_{Dsat} ($V_D = V_G = 18V$, $V_B = V_S = 0$) 大小相近, 器件在这两种条件下的初始值均为 5.1mA. 因为两者均在 $V_{GS} = V_{DS} = 18V$ ($V_{GS} = V_G - V_S$, $V_{DS} = V_D - V_S$) 的电压条件下, 器件沟道电场不变. 因此这种负 V_B 的负载方式可以在保证驱动电流的前提下降低电源电压, 节省成本.

4.3.1 $V_B < 0$ 的作用 (stress2 vs. stress4 for $V_{GS} = 18V$)

I_{Dsat} 在 stress4 比在 stress2 的退化程度轻. 这是因为 $V_{GS} = 18V$ 下, 空穴陷落作用的比重较大. 空穴陷落作用的存在可以用电荷泵方法对电压应力下器件随时间变化的监测来验证^[11,12]. 如图 11 (a), (b) 所示, $I_{SUBmax1}$ 和 $I_{SUBmax2}$ 分别对应的电压条件下, 造成的 HCI 效应都会使电荷泵电流 I_{CP} 左翼向左移动, 意味着阈值电压减少, 这和以往文献上证明在氧化层靠漏极端有空穴陷落的现象一样^[11,12]. 空穴在氧化层中陷落, 可以增加位于该处氧化层下方的沟道电子的浓度, 使器件更容易开启, 从而使阈值电压下降, I_{CP} 的左侧边缘对应阈值电压, 发生向左的平移. 在 HCI 效应的两种机制 (界面态和空穴陷落) 中, 在 $V_{GS} = 18V$ 下, 空穴陷落占较大比重. 在 $V_{GS} = 18V$ 下, 空穴陷落的来源 E_{m2} 较大. 普通器件由于只存在 E_{m1} , 一般不会发生空穴陷落^[4,13]. 通常认为 E_{m1} 不会产生空穴陷落. 因为空穴陷落 (4.6eV) 比电子陷落 (3.1eV) 的能量大约 1.5eV^[14], 另外, 空穴的质量较大, 在加速电场相等的条件下获得的动能比电子少得多^[14]. 普通低压器件仅含有 E_{m1} , 空穴作为多子, 在 p 衬底的平均自由程为 10nm, 在 E_{m1} 难以被加速到 4.6eV, 因此极少存在空穴陷落的情况^[4]. 高压器件中, 表面电场 E 方向均由漏极指向源极, 电子向漏极运动,

而空穴向栅极运动,并被不断加速。 E_{m2} 是产生新空穴的原因.见图6, E_{m1} 和 E_{m2} 足以使在沟道边缘强电场区和 n^+ 漏极强电场区的载流子达到饱和速度($>10^6\text{cm/s}$)^[14].达到产生新电子-空穴对和空穴饱和速度要求^[14]的 E_{m2} 产生的空穴速度达到饱和速度($>10^6\text{cm/s}$)^[14],NGRD中的空穴为少子,其平均自由程为少子寿命 10^{-5}s ^[14]和饱和速度的乘积,远大于 10nm ,因此空穴在复合前可以获得大于 4.6eV 的能量.见图6,在 E 的这个方向下,空穴在从 n^+ 漏极边缘到沟道边缘的整个区域内一直被电场推动,向栅极移动,电子向漏极移动,从而 E_{m2} 产生的空穴可以注入、陷落到栅极氧化层.

综上所述,高压器件的HCI效应包括了界面态增长和空穴陷落两种机制.因为经过泊松方程推导,根据(4)和(5)式,在固定 V_{DS} 条件下,随着 V_{GS} 增加,产生界面态的 E_{m1} 减小,而产生空穴的 E_{m2} 增大.在 $V_{GS}=18\text{V}$ 的电压应力下,一方面, E_{m1} 下降, E_{m1} 导致的 N_{IT} 减少;另一方面, E_{m2} 上升, E_{m1} 导致的空穴陷落增加,空穴陷落在两种机制中比重较大,因此, I_{Dsat} 下降程度明显比在 $I_{SUBmax1}$ 对应的电压应力少.因为空穴在氧化层中的陷落可以增加位于其下的沟道的电子浓度,减少了阈值电压,增加了沟道电流,减缓了漏极电流的减少.

4.3.2 $V_B < 0$ 的作用 (stress1 vs. stress3 for $V_{GS} = 4\text{V}$)

加负 V_B 后, I_{Dsat} 的变化趋势与不加负 V_B 基本一致.因为相对于源极电压 V_S (图3),其他3端的电压 V_G, V_D, V_B 没有变化,即 V_{GS}, V_{DS}, V_{BS} 不变,所以电流参数和电场分布在负 V_B 下没有太大的变化.因此加上负 V_B 可以在降低工作电源的同时,无损于器件可靠性和 I_{Dsat} .带负 V_B 的stress4比无负 V_B 的stress2的退化现象有所减轻.因为在 $V_{GS}=18\text{V}$ 对应的电压应力下,较大的 E_{m2} 使空穴陷落机制比重增大,负 V_B 对空穴的吸引效应也更为显著,负 V_B 使空穴被衬底吸引,减少了氧化层的空穴陷落.

5 总结

本文对一个高压器件典型的衬底电流曲线再次增加问题提出了和以往Kirk effect不同的解释:双强电场模型.Kirk effect认为,衬底电流再次增加是因为经典强电场位置的移动;双强电场模型认为,经典强电场位置不变,新的衬底电流是因为新电场的增强,它和经典强电场分立并存.该模型通过计算模拟和实验结果得到了证明,高压器件衬底电流的公式也由模型得出.同时结合此模型,作者引入空穴在氧化层中陷落的机制,分析了热载流子应力对器件性能损伤的实验结果和物理原因,从而增进了高压器件的热载流子注入效应机理的理解.热载流子注入氧化层效应在 $I_{SUBmax1}$ 和 $I_{SUBmax2}$ 的电压应力条件下均明显,这是因为在新的碰撞电离情况下,两个强电场共存.一方面,经典强电场保留在沟道内,在氧化层下产生热载流子造成界面态增加,影响沟道电流,形成热载流子注入氧化层效应;另一方面,新强

场区在沟道外变大,对热载流子效应增加了空穴在氧化层陷落这一机制的影响.综上所述,如表1所示,模拟和实验结果与双强电场模型符合.

在高压器件上加负衬底电压,可以在不损害(甚至改善)其可靠性的情况下,降低工作电压至原来的一半,并且通过加负偏压的衬底吸引空穴,减少空穴在氧化层的陷落.

参考文献

- [1] Lee S K, Choi Y C, Lee S H, et al. Submicron BCDMOS process with extended LDMOS safe-operating-area by optimizing body-current. Proceedings of International Society of Optical Engineering, 2001, 4600:26
- [2] Knaipp M, Röhrer G, Minixhofer R, et al. Investigations on the high current behavior of lateral diffused high-voltage transistors. IEEE Trans Electron Devices, 2004, 51(10):1704
- [3] Landgraf E, Hofmann F, Schulz T, et al. Substrate current and degradation of trench LDD transistors. Solid State Electron, 2002, 46:965
- [4] Heremans P, Bellens R, Groeseneken G, et al. Consistent model for the hot-carrier degradation in n-channel and p-channel MOSFET's. IEEE Trans Electron Devices, 1988, 35(12):2194
- [5] Liu Hongxia, Hao Yue, Zhu Jiangang. Channel hot carriers induced degradation behavior in SOI NMOSFETs. Chinese Journal of Semiconductors, 2002, 23(1):65 (in Chinese) [刘红侠,郝跃,朱建纲.沟道热载流子导致的SOI NMOSFETs的退化特性研究.半导体学报, 2002, 23(1):65]
- [6] Liu Hongxia, Hao Yue, Sun Zhi. Hot carrier effects in deep submicron MOSFETs. Chinese Journal of Semiconductors, 2001, 22(6):770 (in Chinese) [刘红侠,郝跃,孙志.深亚微米MOS器件的热载流子效应.半导体学报, 2001, 22(6):770]
- [7] Li Kang, Hao Yue, Liu Hongxia. Modeling and simulation of hot-carrier degradation in deep-submicron pMOSFETs. Chinese Journal of Semiconductors, 2005, 26(11):2169 (in Chinese) [李康,郝跃,刘红侠.深亚微米pMOS器件的HCI退化建模与仿真方法.半导体学报, 2005, 26(11):2169]
- [8] Dai M Z, Zeng X, Liu S H. Analysis of substrate current and HCI phenomena in high voltage NMOSFET. Proceedings of International Conference on Solid-State Integrated Circuit Technology (IC-SICT), 2006:1150
- [9] Sze S M. Physics of semiconductor devices. 2nd ed. New York: Wiley, 1981:147
- [10] Terrill K W, Hu C M, Ko P K. An analytical model for the channel electric field in MOSFET's with graded-drain structures. IEEE Electron Device Lett, 1984, 5(11):40
- [11] Heremans P, Witters J, Groeseneken G, et al. Analysis of the charge pumping technique and its application for the evaluation of MOSFET degradation. IEEE Trans Electron Devices, 1989, 36(7):1318
- [12] Groeseneken G, Maes H E. Basics and applications of charge pumping in submicron MOSFETs. Microelectronics Reliability, 1997, 38:1379
- [13] Liu Hongxia, Hao Yue. Couple effects and physical mechanism of HCI and NBTI in deep submicron pMOSFET's. Chinese Journal of Semiconductors, 2005, 26(9):1813 (in Chinese) [刘红侠,郝跃.深亚微米pMOS器件的HCI和NBTI耦合效应与物理机制.半导体学报, 2005, 26(9):1813]
- [14] Taur Y, Ning T H. Fundamentals of modern VLSI devices. Cambridge New York: University Press, 1998:22,90,157

Substrate Current and Hot-Carrier-Injection in High Voltage Asymmetrical n-Channel MOS Transistor Technology

Dai Mingzhi^{1,2,3,†}, Liu Shaohua³, Arthur Cheng³, Li Hong³, Andrew Yap³, Wang Jun^{1,2,3},
Jiang Liu³, and Liao Kuanyang³

(1 *Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China*)

(2 *Graduate School of Chinese Academy of Sciences, Beijing 100049, China*)

(3 *Grace Semiconductor Manufacturing Corporation, Shanghai 201203, China*)

Abstract: The incorporation of high voltage transistors into the advanced VLSI chips has been limited by the reliability of the manufactured integrated circuits. As a monitor of hot-carrier-injection reliability, the substrate current (ISUB) usually increases in high voltage transistors, but has only one peak in standard low voltage transistors. Correspondingly, the mechanisms of the hot-carrier-injection effect in high voltage *N*-channel transistors should also be investigated. Based on the Poisson's equation, and simulation and experimental results, a second impact ionization region is responsible for the second increase of ISUB. An explanation for the appearance of this second impact ionization region that differs from the prevalent theory, the Kirk-effect, is proposed. The Kirk-effect predicts that the typical high-electric field region widens from the gate edge to the n^+ drain edge. However, two separate high-electric-field regions with fixed locations coexist instead. The second high-field region is not the expansion of the conventional region. An improved equation for ISUB is proposed according to the two-high-field-region model. This two-high-field-region model is also consistent with the phenomena observed under the various HCI stress conditions with and without back bias. Back bias reduces the supplied voltage for high-voltage transistors by half without degrading their performance and reliability.

Key words: substrate current; two-high-field-region model; substrate current equation; hot-carrier-injection

PACC: 7340Q; 7300; 7200J

Article ID: 0253-4177(2008)04-0757-08

† Corresponding author. Email: mzd2003@yahoo.com.cn, mingzhidai@gsmethw.com

Received 27 September 2007, revised manuscript received 1 November 2007