

# 考虑温度分布效应的 RLC 互连延时分析\*

杨银堂 冷鹏<sup>†</sup> 董刚 柴常春

(西安电子科技大学微电子研究所 宽禁带半导体材料与器件教育部重点实验室, 西安 710071)

**摘要:** 基于等效 Elmore 延时模型和分段分布参数思想提出了一种 RLC 互连延时解析模型, 该模型同时考虑了互连线温度分布效应和电感效应对延时的影响, 更加贴近实际情况, 在实际应用中具有重要意义. 仿真结果表明, 对于简单的 RLC 互连树形结构而言, 所提模型的延时误差在 10% 以内, 且仿真效率高.

**关键词:** 延时; 温度分布; RLC 互连

**EEACC:** 7410D; 5120

**中图分类号:** TN405.97

**文献标识码:** A

**文章编号:** 0253-4177(2008)09-1843-04

## 1 概述

随着芯片信号上升时间的减少和相对互连长度的增加, 互连电感效应已成为高性能集成电路设计中不可忽视的重要因素之一. 同时, 随着器件工艺技术的发展, 单个器件的功耗越来越小, 但由于集成度和工作频率的增加, 芯片的功耗却越来越大, 导致芯片温度的不均匀分布, 甚至影响电路的时序以及芯片的可靠性. 因此, 互连电感效应和温度分布效应对整个电路性能的影响不容忽视, 也成为影响互连延时的重要因素.

在深亚微米集成电路中, 互连延时已经成为制约电路性能的关键因素之一. 作为业界研究的热点问题, 已有许多国内外学者进行了深入研究<sup>[1~6]</sup>. 其中等效 Elmore 延时模型<sup>[1]</sup> 由于考虑了互连的电感效应, 广泛用于 RLC 互连延时的分析, 但其尚未考虑温度分布效应对互连延时的影响. 其他研究<sup>[2,3]</sup> 考虑了温度分布效应对 RC 互连延时的影响, 但未涉及对考虑电感效应的 RLC 互连延时的分析.

本文首先给出了一种修正的等效 Elmore 延时模型, 用以分析温度分布效应对 RLC 互连延时的影响, 然后结合分段分布参数思想对所提模型作了进一步改进. 所提方法同时考虑了电感效应和温度分布效应对互连延时的影响.

## 2 考虑温度分布效应的 RLC 互连延时

### 2.1 互连的温度分布效应

针对图 1 所示的简单互连系统, 若互连线宽度为  $w_m$ , 厚度为  $t_m$ , 热传导系数为  $k_m$ ,  $\text{SiO}_2$  层厚度为  $t_{\text{ins}}$ , 热传导系数为  $k_{\text{ins}}$ , 当衬底温度为  $T_0$  时, 互连上温度分布  $T(x)$  如下式所示<sup>[7]</sup>:

$$T(x) = T_0 + \theta L_D^2 \left[ 1 - \frac{\sinh \frac{x}{L_D} + \sinh \frac{L-x}{L_D}}{\sinh \frac{L}{L_D}} \right] \quad (1)$$

$$\text{其中 } L_D = \left[ \frac{1}{k_m} \left( \frac{k_{\text{ins,eff}}}{t_m t_{\text{ins}}} - \frac{I_{\text{rms}}^2 \rho_i \beta}{w_m^2 t_m^2} \right) \right]^{-\frac{1}{2}}, \theta = \frac{I_{\text{rms}}^2 \rho_i}{k_m w_m^2 t_m^2},$$

$k_{\text{ins,eff}} = k_{\text{ins}} \left( 1 + 0.88 \times \frac{t_{\text{ins}}}{w_m} \right)$  为考虑边缘效应后  $\text{SiO}_2$  层的有效热传导系数<sup>[7]</sup>;  $L$  为互连线长度;  $I_{\text{rms}}$  是互连的均方根电流;  $\rho_i$  是金属电阻率;  $\beta$  是金属电阻率的温度系数.

对于  $0.25\mu\text{m}$  铜互连工艺<sup>[8]</sup>, 线宽  $w_m$  为  $2\mu\text{m}$ , 线厚  $t_m$  为  $2.5\mu\text{m}$ ,  $\text{SiO}_2$  厚度  $t_{\text{ins}}$  为  $1.4\mu\text{m}$ , 热传导系数  $k_m$  为  $386\text{W}/(\text{m} \cdot \text{K})$ ; 热导率  $k_{\text{ins}}$  为  $1.04\text{W}/(\text{m} \cdot \text{K})$ ; 电阻率  $\rho_0$  为  $1.6 \times 10^{-8} \Omega \cdot \text{m}$ , 温度系数  $\beta$  为  $4.3 \times 10^{-3} \text{C}^{-1}$ , 极限电流密度为  $1.6 \times 10^6 \text{A}/\text{cm}^2$ , 互连线长为  $1000\mu\text{m}$ , 则由(1)式得出互连线温度  $T(x) - T_0$  分布, 如图 2 所示.

根据图 2(a), 互连温度整体稳定在最高工作温度  $T_{\text{max}} = T_0 + \theta L_D^2$ , 靠近两侧通孔处温度开始下降, 直至下降至衬底温度. 由图 2(b) 可见, 距离通孔  $x = 3L_D$  处温度开始下降较快, 在距离通孔热扩散长度  $L_D$  距离范围内, 温度急剧降至衬底温度.

计算表明, 当  $x = 3L_D$  时,  $T = 0.9502T_{\text{max}}$ ; 当  $x = 9L_D$  时,  $T = 0.9999T_{\text{max}}$ , 据此, 本文近似认为在  $x = 3L_D$  处互连已达到最高温度.

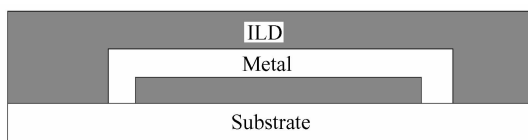


图 1 简单互连示意图

Fig.1 Schematic diagram of a simple interconnect line

\* 国家自然科学基金(批准号:60606006), 国家杰出青年基金(批准号:60725415) 和重点实验室基金(批准号:9140C030102060C0303)资助项目

<sup>†</sup> 通信作者. Email: lengpeng77@163.com

2007-11-22 收到, 2008-04-17 定稿

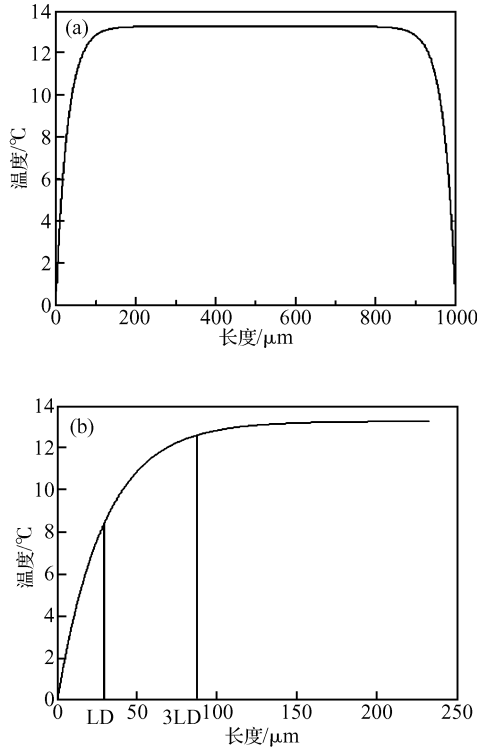


图 2 互连温度分布曲线 (a)互连温度分布示意图;(b)  $x = L_D$  和  $x = 3L_D$  时对应的温度

Fig.2 Temperature profile on interconnect line

2.2 修正的等效 Elmore 延时模型

RLC 互连的等效 Elmore 延时为<sup>[1]</sup>:

$$t_{50\%} = (1.047e^{-\frac{\zeta_i}{0.85}} + 1.39\zeta_i)/\omega_i \quad (2)$$

其中  $\zeta_i = \frac{1}{2} \times \frac{\sum_k c_k r_{ik}}{\sqrt{\sum_k c_k l_{ik}}}$ ;  $\omega_i = \frac{1}{\sqrt{\sum_k c_k l_{ik}}}$ ,  $r, l$  和  $c$  分别为互连树的集总寄生电阻、电感和电容值。

考虑到等效 Elmore 延时模型并不能体现温度分布效应对互连延时的影响,采用文献[2]的思想对等效 Elmore 延时模型进行合理修正,即对寄生电阻值采用分布参数的积分形式表示,以体现温度对互连延时的影响。

对于 RLC 互连树型网络,将其分为主线路和支线路.定义待求延时的互连为主线路,主线路上的其他节点引出的线路为支线路.假设 RLC 互连树的源节点和沉节点均经由通孔连接到下一层或者衬底,由于同层互连具有大致相同的温度分布,因此忽略瞬态功率信号和节点影响,主线路的温度分布满足一维分布。

采用  $L$  表示主线路的长度,源节点处  $x = 0$ ,沉节点处  $x = L$ ,源节点至第一个结点的距离定义为  $L_1$ ,依此类推, $L_i$  表示第  $i - 1$  个节点与第  $i$  个节点的距离,  $m$  表示节点总数,  $L_{m+1}$  表示第  $i$  个节点与沉节点的距离, 则  $L = \sum_{i=1}^{m+1} L_i$ .

支线路对于互连延时的影响主要通过其电容值体现<sup>[6]</sup>,本质上可以看成节点处的负载电容  $C'_i$ .不考虑温度对电容的影响,第  $i$  个节点引出的支路电容  $C'_i = c_0 \sum L'_i$ ,其中  $c_0$  表示互连线单位长度电容,  $\sum L'_i$  表示第  $i$  个节点引出的支线路长度。

基于以上假设,对式  $\zeta_i = \frac{1}{2} \times \frac{\sum_k c_k r_{ik}}{\sqrt{\sum_k c_k l_{ik}}}$  和  $\omega_i =$

分别修正为:

$$\zeta_i = \frac{1}{2} \times \frac{\int_0^L r(x) (\int_x^L c_0(\tau) d\tau) dx + \sum_{i=1}^m C'_i \int_0^{L_i} r(x) dx}{\sqrt{\int_0^L l_0(x) (\int_x^L c_0(\tau) d\tau) dx + \sum_{i=1}^m C'_i \int_0^{L_i} l_0(x) dx}} \quad (3)$$

$$\omega_i = \frac{1}{\sqrt{\int_0^L l_0(x) (\int_x^L c_0(\tau) d\tau) dx + \sum_{i=1}^m C'_i \int_0^{L_i} l_0(x) dx}} \quad (4)$$

其中  $r(x) = r_0(1 + \beta T(x))$ ,  $r_0$  为  $0^\circ\text{C}$  时的互连单位长度电阻值,  $T(x)$  为互连温度分布。

(2), (3) 和 (4) 式就构成了修正的等效 Elmore 延时模型。

2.3 考虑温度分布效应的 RLC 互连延时解析表达式

对于复杂的 RLC 互连树形网络,由于修正的等效 Elmore 延时模型中存在积分,严重影响其仿真效率,本节基于分段分布参数思想,在保证一定计算精度的情况下,对修正的等效 Elmore 延时模型进行了进一步简化。

根据如图 2(a) 所示的互连线温度分布,把主线路分为两个变温段和 1 个恒温段,然后采用分段分布参数近似,分段多少取决于计算的复杂度和精度.考虑到通常变温段比恒温段短很多,折中计算复杂度和精度.本文对恒温段采用 10 段均分近似,2 个变温段采用 5 段来分布近似,分段点为  $\{0, \frac{L_D}{3}, \frac{2L_D}{3}, L_D, 2L_D, 3L_D\}$ , 其中每一段作为以其中点温度为参照的恒温段进行处理。

热扩散长度  $L_D$  很短时,即  $L \gg 10L_D$  时,节点一般在热扩散长度以外,在考虑  $C'_i$  对应的主线路互连线的电阻时,只需注意温度变化的  $L_1$  段.将  $L_1$  段的变温段分成 5 段,分法同上,剩下为恒温段,则主线路各节点的参数值分别为

$$R'_i = \begin{cases} R'_1, & i = 1 \\ R'_1 + \sum_{k=2}^i r_{T_0} \gamma L_k, & 2 \leq i \leq m \end{cases}$$

$$L'_i = \sum_{k=1}^i L_k l_0, \quad C'_i = c_0 \sum L'_i.$$

因此将(3)和(4)式进一步修改为:

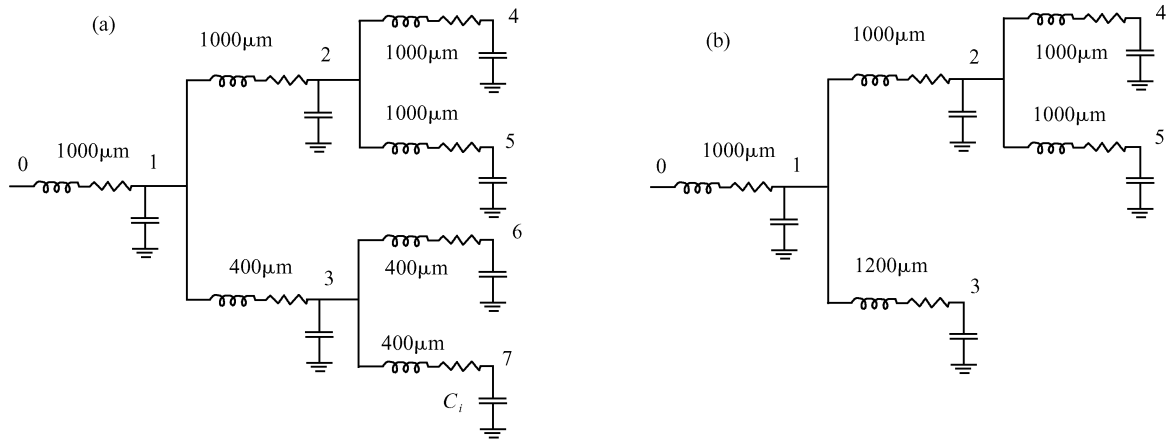


图 3 RLC 互连树示意图 (a)平衡 RLC 互连树;(b)非平衡 RLC 互连树  
Fig.3 RLC interconnect tree

$$\zeta_i = \frac{1}{2} \times \frac{c_0 r_{T_0} L_D^2 \left[ \frac{3n+1}{9} \chi + (n+1)\alpha + \frac{(n-6)(11n-6)}{20} \gamma \right] + \sum_{i=1}^m R'_i C'_i}{\sqrt{c_0 l_0 L_D^2 \left[ \frac{18n-47}{3} + \frac{11}{20} (n-6)^2 \right] + \sum_{i=1}^m L'_i C'_i}} \quad (5)$$

$$\omega_i = \frac{1}{\sqrt{c_0 l_0 L_D^2 \left[ \frac{18n-47}{3} + \frac{11}{20} (n-6)^2 \right] + \sum_{i=1}^m L'_i C'_i}} \quad (6)$$

其中  $\chi = 3 + 1.1124\beta\theta L_D^2$ ;  $\alpha = 2 + 1.6948\beta\theta L_D^2$ ;  $\gamma = 1 + \beta\theta L_D^2$ , 均为与工艺有关的参数;  $n = \frac{L}{L_D}$ ;  $r_{T_0}$  为衬底温度时的互连单位长度电阻。

这样, (2), (5)和(6)式构成了考虑温度分布效应的 RLC 互连延时解析表达式, 只需知道所有节点间的距离和工艺参数, 就能比较准确地得出 RLC 树形结构互连延时. 当不满足条件  $L \gg 10L_D$  时, 由于通孔效应的存在, 互连温度分布效应可以忽略不计。

### 3 仿真结果与讨论

为了验证本文所提模型的有效性, 分别针对图 3 所

示的两种有代表性的 RLC 互连树进行了仿真验证. 图 3(a)中假设 0, 4, 5, 6 和 7 经由通孔连接到衬底, 图 3(b)中假设 0, 3, 4 和 5 经由通孔连接到衬底. 基于前述的  $0.25\mu\text{m}$  工艺参数, 采用等效 Elmore 延时模型、修正的等效 Elmore 延时模型以及考虑温度分布效应的 RLC 互连解析延时进行了仿真, 仿真结果如表 1 和表 2 所示。

表 1 和表 2 中的误差是相对考虑温度分布效应的修正等效 Elmore 延时而言的, 因为采用分布参数计算出的互连延时相对更接近实际情况<sup>[3]</sup>, 而且考虑了温度分布效应这一实际因素, 因此, 考虑温度分布效应的修正等效 Elmore 模型更准确。

表 1 和表 2 的仿真结果表明, 对于 RLC 互连树而言, 一方面, 考虑温度分布效应的延时大于不考虑温度分布效应的延时, 即不考虑温度的影响会低估互连延时; 另一方面, 采用等效 Elmore 延时模型得到的结果要

表 1 平衡互连树延时

Table 1 Balance tree interconnect delay

节点	修正的等效 Elmore 模型延时 (考虑温度分布影响)/ns	修正的等效 Elmore 模型延时 (不考虑温度分布影响)		考虑温度分布效应的 RLC 互连 解析延时		等效 Elmore 模型延时	
		延时/ns	误差/%	延时/ns	误差/%	延时/ns	误差/%
4	0.1293	0.1226	-5.18	0.1360	5.18	0.1463	13.15
5	0.1293	0.1226	-5.18	0.1360	5.18	0.1463	13.15
6	0.08712	0.08261	-5.18	0.08937	2.58	0.09306	6.82
7	0.08712	0.08261	-5.18	0.08937	2.58	0.09306	6.82

表 2 非平衡互连树延时

Table 2 Unbalance tree interconnect delay

节点	修正的等效 Elmore 模型延时 (考虑温度分布影响)/ns	修正的等效 Elmore 模型延时 (不考虑温度分布影响)		考虑温度分布效应的 RLC 互连 解析延时		等效 Elmore 模型延时	
		延时/ns	误差/%	延时/ns	误差/%	延时/ns	误差/%
3	0.09112	0.08641	-5.17	0.09460	3.82	0.1057	16.00
4	0.1293	0.1226	-5.18	0.1360	5.18	0.1463	13.15
5	0.1293	0.1226	-5.18	0.1360	5.18	0.1463	13.15

大于采用分布参数修正的等效 Elmore 延时模型的结果,而且等效 Elmore 延时模型根本体现不出温度分布效应对互连延时的影响。

同时,还可以发现,作者所提出的考虑温度分布效应的 RLC 互连解析延时,与修正的等效 Elmore 延时模型相比误差很小,且小于不考虑温度分布影响的延时。由于本文所提出的考虑温度分布效应的 RLC 互连延时表达式为解析式,它同时包含电感效应和温度效应对互连延时的影响,且只需知道各节点互连长度和工艺参数即可快速计算出 RLC 互连延时,所以在实际应用中具有重要的意义。

## 4 结 论

以等效 Elmore 延时模型为基础,根据互连温度分布的特点并结合分段分布参数思想提出了考虑温度分布效应的 RLC 互连延时分析方法。该过程中,根据实际情况且以不忽略影响延时的主要因素为前提做了一些近似,使本文所提出的 RLC 互连解析延时模型更具实际意义。仿真结果表明,在给定工艺参数及互连长度的条件下就可快速而精确地计算出互连延时。

## 参 考 文 献

- [1] Ismail Y I, Friedman E G, Neves J L. Equivalent Elmore delay for RLC trees. *Computer-Aided Design of Integrated Circuits and Systems*, 2000, 19(1): 83
- [2] Lin Saihua, Yang Huazhong. Analytical thermal analysis of on-chip interconnects. *Communications, Circuits and Systems*, 2006, 4: 2776
- [3] Ajami A H. Effects of non-uniform substrate temperature in high-performance integrated circuits; modeling, analysis, and implications for signal integrity and interconnect performance optimization. Faculty of The Graduate School University of Southern California, 2003
- [4] Shin S, Eo Y, Eisenstadt W R, et al. Analytical dynamic time delay model of strongly coupled RLC interconnect lines dependent on switching. *Quality Electronic Design*, 2004: 337
- [5] Coulibaly L M, Kadium H J. Analytical ramp delay model for distributed on-chip RLC interconnects. *Circuits and Systems*, 2004, 1: 457
- [6] Dong Gang, Yang Yintang, Li Yuejin. Analysis of RLC interconnect tree delay based on "effective capacitance". *Journal of Xidian University*, 2004, 31(4): 509 (in Chinese) [董刚, 杨银堂, 李跃进. 基于“有效电容”的 RLC 互连树延时分析. *西安电子科技大学学报*, 2004, 31(4): 509]
- [7] Wang Nailong, Zhou Runde. A novel analytical thermal model for temperature estimation of multilevel ULSI interconnects. *Solid-State and Integrated Circuits Technology*, 2004, 2: 1088
- [8] <http://www.itrs.net/Links/2001ITRS/Home.htm>

# RLC Interconnect Delay with Temperature Distribution Effects\*

Yang Yintang, Leng Peng<sup>†</sup>, Dong Gang, and Chai Changchun

(Key Laboratory of the Ministry of Education for Wide Band-Gap Semiconductor Materials and Devices, Microelectronics Institute, Xidian University, Xi'an 710071, China)

**Abstract:** Based on the equivalent Elmore delay and the concept of piecewise distributed parameters, an analytical model of RLC interconnect delay is presented. In this model, the influence of inductance and temperature is taken into account, which is close to the fact and of great importance in practice. Results show that the proposed model has less than 10% error for simple RLC interconnect trees and is very high in simulation efficiency.

**Key words:** delay; temperature distribution; RLC interconnect

**EEACC:** 7410D; 5120

**Article ID:** 0253-4177(2008)09-1843-04

\* Project supported by the National Natural Science Foundation of China (No. 60606006), the National Science Fund for Distinguished Young Scholars of China (No. 60725415), and the National Laboratory Foundation of China (No. 9140C030102060C0303)

<sup>†</sup> Corresponding author. Email: lengpeng77@163.com

Received 22 November 2007, revised manuscript received 17 April 2008

©2008 Chinese Institute of Electronics