

# 超高频 RFID 读写器调制解调模块的设计\*

高天宝<sup>†</sup> 王敬超 张 春 李永明 王志华

(清华大学微电子学研究所, 北京 100084)

**摘要:** 分析了超高频 RFID 读写器的系统结构, 设计了用于读写器射频收发机中调制和解调的模块, 并在  $0.18\mu\text{m}$  CMOS 工艺下进行了流片验证. 测试结果表明, 调制器输入 1dB 压缩点可达 14dBm, 插入损耗为 1.17dB, 关断时隔离为 33dB, 输入输出端皆匹配在  $50\Omega$ ; 解调器输入 1dB 压缩点可达 5dBm, 噪声系数仅 9dB, 而且具有 4.9dB 的电压增益, 克服了传统结构没有正增益的缺点; 两者均无直流功耗.

**关键词:** 射频识别; 读写器; 调制器; 解调器

EEACC: 1250

中图分类号: TN761

文献标识码: A

文章编号: 0253-4177(2008)07-1403-04

## 1 引言

射频识别(RFID)技术是一种非接触式的自动识别技术,其基本原理是利用射频信号及其空间耦合和传输特性,实现对静止或移动物体的自动识别.一个射频识别系统一般包括射频标签、读写器以及主机等几个部分.由于 RFID 读写器的单芯片集成方案可以大大降低整个系统的成本,因此成为当前研究的热点问题.然而截至目前,国内尚无关于单芯片超高频 RFID 读写器设计的报告,国际上发表的文献也较少,且多难以满足低成本、低功耗的应用,如文献[1]给出的单芯片超高频 RFID 读写器,其结构复杂、芯片面积大( $21\text{mm}^2$ )、功耗大(1.5W)、工艺要求高( $0.18\mu\text{m}$  SiGe BiCMOS process),在某些对读写距离要求不高,但是对成本、功耗等要求较高的应用中显得很不适用.作者分析了超高频 RFID 读写器的系统结构,并针对 RFID 系统的特点设计实现了 CMOS 工艺下的调制器与解调器,可应用于低成本、低功耗的单芯片超高频 RFID 读写器的调制解调模块.

## 2 系统分析

RFID 系统在工作时,首先由读写器发射一个特定的询问信号,即读卡指令;当射频标签感应到这个信号后,就会给出相应的应答信号;读写器接收这个应答信号并对其进行处理,返回给外部主机或进行相应操作.这样便可以得到存贮在标签内的信息.

超高频 RFID 读写器一般包含射频收发机和数字基带处理模块,本文给出了一种不同于文献[1]的射频收发机的系统结构,如图 1 所示.为了得到较高的集成度,射频收发机采用直接变频的结构,包括接收机和发

射机两部分.其中,接收机主要包括解调器、滤波器、中频放大器以及模数转换器(ADC)等;发射机主要包括本地振荡器、调制器以及功率放大器(PA)等;发射机的输出端与接收机的输入端通过定向耦合器连接到天线.系统的仿真结果表明,在发射机的发射功率为 30dBm 时,接收机的灵敏度可以达到  $-70\text{dBm}$ ,相应于读写距离为 7m.

## 3 调制器设计

根据 RFID 通信协议,读写器发送给标签的信号采用 OOK(on-off keying)的调制方式,标签回复给读写器的信号采用回波散射的方式,因此也是一个 OOK 调制方式的信号.所谓 OOK 调制,即二进制开关键控,其信号只有两种形式:载波幅度较大时表示 1,较小时表示 0.故发射机的调制可以采用开关键控载波的形式来完成.考虑到 CMOS 晶体管具有良好的开关特性,因此可采用 CMOS 工艺下的开关管来实现本发射机中的 OOK 调制器.

基于以上的考虑,本文采用 CMOS 工艺下的开关管实现了一款高线性度的 OOK 调制器,其结构如图 2 所示.本调制器的创新性在于采用两个大尺寸的 CMOS 管作为调制开关,两管的栅极接两个反相的控制信号,

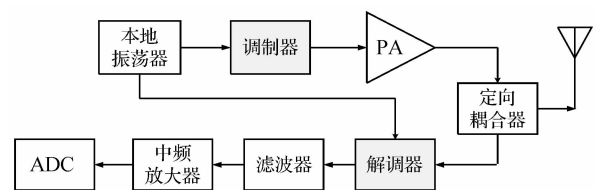


图 1 射频收发机总体结构

Fig. 1 Transceiver architecture

\* 国家高技术研究发展计划资助项目(批准号:2006AA04A109)

<sup>†</sup> 通信作者. Email: tianbao.gao@gmail.com

2007-12-04 收到, 2008-01-08 定稿

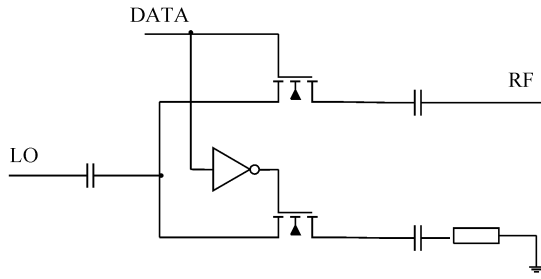


图 2 调制器电路结构

Fig.2 Topology of the modulator

这样可以保证在任一时刻,输入射频信号通路都是导通的,因此输入端始终处于匹配状态.大尺寸的开关管降低了调制器的插入损耗;调制信号的控制延时很小,测试的调制速率可高达 10MHz 以上,完全可以满足超高频 RFID 读写器的应用.由于 MOS 管的良好开关特性,该调制器获得了非常高的线性度.

## 4 解调器设计

### 4.1 解调器要具有足够高的线性度

目前,大多数 RFID 系统采用的射频标签为无源标签.使用无源标签时,读写器在发射读卡指令之后需要持续发射载波信号来给标签提供能量,然而从发射机到接收机的隔离是有限的,所以接收机在接收标签应答信号的同时,也会接收到来自发射机的较大的自阻塞信号,这个自阻塞信号通常可达 0dBm 以上,这就要求接收机要具有足够高的线性度.因此,作为接收机的第一级,解调器必须具有足够高的线性度,其输入 1dB 压缩点应该在 0dBm 以上.

### 4.2 解调器需要采用正交解调

为了实现高集成度,接收机采用直接下变频的结构,但是直接下变频结构存在接收盲区.假设接收机接收到的信号为:

$$V_{RF} = A \cos(\omega t + \phi) \quad (1)$$

本振信号为:

$$V_{LO} = B \cos \omega t \quad (2)$$

则经解调后得到:

$$V_{IF} = G' V_{RF} V_{LO} = G A \cos \phi + G A \cos(2\omega t + \varphi) \quad (3)$$

滤除高频信号后的中频信号为  $G A \cos \phi$ ,其中  $G$  为解调器的转换增益, $\phi$  角的取值是随机的,与标签和读写器天线之间的距离有关.可以看出,当  $\phi$  角变化时,解调器解调出来的信号的幅度会随之变化,甚至当  $\phi = \pm 90^\circ, \pm 270^\circ, \dots$  时,解调器解调不出任何信号.

如果采用正交解调的方式,解调器具有两路正交的本振信号  $B \cos \omega t$  和  $B \sin \omega t$ ,这样经解调并滤波后,将得到两路正交的低频信号  $G A \cos \phi$  和  $-G A \sin \phi$ ,此时无论  $\phi$  角为何值,解调器解调出来的信号都不会为零,如果对这两路正交信号做平方相加的话,则会得到一个幅

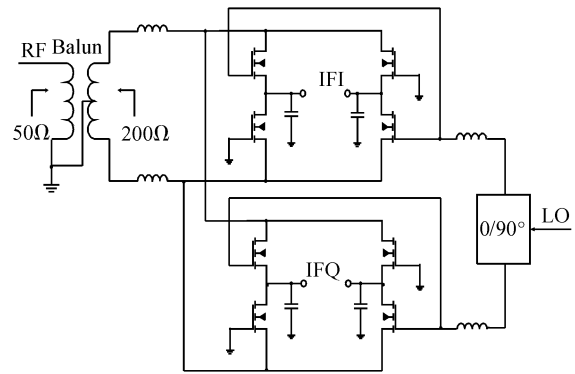


图 3 解调器电路结构

Fig.3 Schematic of the demodulator circuit

度稳定的输出信号,否则可以取两路信号中幅度较大的一路作为输出.

### 4.3 解调器的实现

由于高线性度的限制,本系统中的接收机在解调器的前端没有引入低噪声放大器(LNA).然而在没有低噪声放大器的接收机中,解调器的噪声性能至关重要,它直接影响了整个接收机的噪声性能.综合以上对系统的考虑,这里要求解调器要同时满足低噪声、高线性度,同时兼顾功耗和面积.采用 CMOS 工艺下无源混频器结构的解调器可以满足以上的要求.

无源混频器不需要直流偏置,它的线性度仅由开关对引入的非线性决定,这使得它可以获得很高的线性度,同时节省了直流功耗.另外,这种结构也减小了由偏置电流带来的 MOS 管沟道噪声.

如图 3 所示,解调器 RF 输入端口采用差分输入,其前端采用一个不平衡-平衡转换器(Balun)来实现从单端到差分的转换.该 Balun 的不平衡端匹配在  $50\Omega$ ,平衡端匹配在  $200\Omega$ ,这个阻抗变换提供了 6dB 的电压增益,由于其插入损耗为 0.8dB,故其等效电压增益为 5.2dB. Balun 后端的键合线电感与 ESD 寄生电容(图中未示出)组成的阻抗变换网络又提供了一定的电压增益,因此解调器的前端匹配网络提供了较大的电压增益,不仅补偿了无源混频器因为开关转换导致的  $2/\pi$  的电压衰减,还使整个解调器具有了一定的电压增益(不是功率增益).这对于改善整体接收机的噪声性能十分重要.

文献[2]中所述的传统无源开关混频器采用差分本振(LO)输入端,这对于单芯片的收发机来说,实现起来很不方便.本设计中采用单端本振输入取代了传统的差分本振输入,最终的芯片测试结果表明,采用单端本振信号仍可取得良好的性能(参见表 2).另外,在本振输入端引入了 L 匹配网络,这里的片外电感与开关管栅极电容谐振,提升了栅极上本振信号的幅度,降低了对本振功率的要求.本振端采用了一个 RC-CR 正交发生器,用来产生相位相差  $90^\circ$  的正交本振信号,完成正交解调.

混频器的输出阻抗和输出端的到地电容(片外实

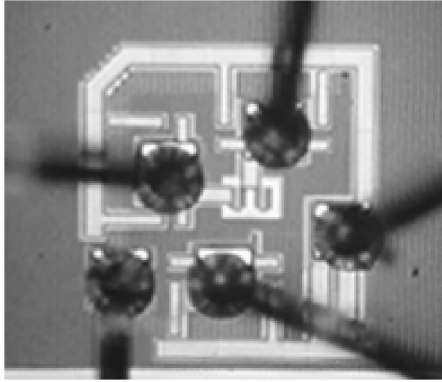


图 4 调制器芯片照片

Fig. 4 Die photo of the modulator

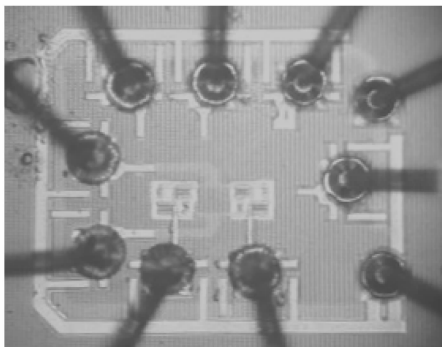


图 5 解调器芯片照片

Fig. 5 Die photo of the demodulator

现)提供了低通滤波,滤除了解调中产生的高频分量。

## 5 测试结果

本文所述的调制器与解调器在  $0.18\mu\text{m}$  的 CMOS 工艺下进行流片验证,两芯片的照片分别如图 4 和 5 所示,其芯片面积主要由 PAD 数决定,含 PAD 的面积分别只有  $0.096\text{mm}^2$  和  $0.235\text{mm}^2$ 。

采用信号发生器、频谱仪、网络分析仪等对调制器的输入和输出端口进行测试,测试结果与仿真结果的对比如表 1 所示。可以看出,利用两个反相的信号控制两路射频开关,可以保证射频输入端始终处于匹配状态;

表 1 调制器性能

Table 1 Modulator performance

Parameter	Simulation result	Measurement result
Frequency/MHz	915	915
Input P1-dB/dBm	15.3	14
$S_{11}$ /dB	-16.6	-16
$S_{22}$ /dB	-16.4	-14.7
Insertion loss/dB	0.8	1.17
Isolation/dB	38	33
DC power	0	0
Die area/ $\text{mm}^2$	0.096	0.096

表 2 用于解调器的混频器性能比较

Table 2 Demodulator performance comparison

Parameter	Results			
	Ref.[3]	Ref.[4] (simulation)	This work (simulation)	This work (measurement)
$S_{11}$ /dB	-	-	-12	-10
Input P1-dB/dBm	5	-4.5(IIP3)	5.2	5
Voltage gain/dB	-5.5	15	6.1	4.9
Noise figure/dB	11	17	7.7	9
LO-RF leakage/dB	-62	-	-34	-37
LO-IF leakage/dB	-	-	-43	-39
LO power/dBm	7	0	7	9
DC power/mW	0	9.2	0	0

该调制器线性度很高,输入 1dB 压缩点可达 14dBm。由于实际芯片测试电路的影响,测量的插入损耗比仿真结果要大一些,这些影响包括键合线与电路板对信号的衰减。测量的关断隔离比仿真结果小了 5dB,这主要是由芯片中寄生路径的泄露造成的。

对用于解调器的无源混频器进行测试,以信号发生器模拟射频输入信号和本振信号,示波器观测其输出,噪声分析仪测量其噪声系数,网络分析仪测量其  $S$  参数,可测得其性能如表 2 所示,表 2 中同时给出了参考文献[3,4]中混频器的性能。可以看出,该解调器的噪声系数很低,只有 9dB;线性度很高,输入 1dB 压缩点可达 5dBm;而且通过采用一个能够提供电压增益的阻抗变换网络,克服了传统无源混频器没有正增益的缺点,极大地改善了读写器接收机的噪声性能。由于对键合线电感的估值不够准确,导致了  $S_{11}$  参数及电压增益等的测试结果与仿真结果出现少量偏差。

## 6 总结

本文阐述了射频识别系统的工作原理,分析了该系统中读写器的设计要点及对调制解调模块的要求,并在此基础上设计实现了用于超高频 RFID 读写器的 CMOS 调制器和解调器。最终的流片测试结果表明,本文设计的调制器与解调器具有高线性度、低噪声、无直流功耗等特点,用于超高频 RFID 读写器可获得良好的性能。

## 参考文献

- [1] Kipnis I, Chiu S, Loyer M, et al. A 900MHz UHF RFID reader transceiver IC. IEEE Int Solid-State Circuits Conf Dig Tech Papers, 2007: 214
- [2] Lee T H. The design of CMOS radio-frequency integrated circuits. 2nd ed. Publishing House of Electronics Industry, 2005: 404
- [3] Sim D H. CMOS I/Q demodulator using a high-isolation and linear mixer for 2GHz operation. IEEE Radio Frequency Integrated Circuits (RFIC) Symposium, 2004: 61
- [4] Liu Lu, Wang Zhihua. A new high gain low voltage 1.45GHz CMOS mixer. IEEE International Symposium on Circuits and Systems (ISCAS), 2005, 5: 5023

## Design of a Modulator and Demodulator for UHF RFID Readers<sup>\*</sup>

Gao Tianbao<sup>†</sup>, Wang Jingchao, Zhang Chun, Li Yongming, and Wang Zhihua

(*Institute of Microelectronics, Tsinghua University, Beijing 100084, China*)

**Abstract:** This paper presents a modulator and a demodulator designed for UHF RFID readers. The proposed circuits are designed and implemented in a 0.18 $\mu\text{m}$  CMOS technology and measurement shows that the modulator has an input 1dB compression point of 14dBm, insertion loss of 1.17dB, and isolation of 33dB. The demodulator has an input 1dB compression point of 5dBm, noise figure of 9dB, and voltage conversion gain of 4.9dB, which is negative in the conventional structure. Neither dissipates DC power.

**Key words:** RFID; reader; modulator; demodulator

**EEACC:** 1250

**Article ID:** 0253-4177(2008)07-1403-04

---

<sup>\*</sup> Project supported by the National High Technology Research and Development Program of China (No.2006AA04A109)

<sup>†</sup> Corresponding author. Email: tianbao.gao@gmail.com

Received 4 December 2007, revised manuscript received 8 January 2008