

一种具有 750mA 输出电流, 双模式 PWM/PFM 控制 的高效率直流-直流降压转换器*

陈东坡[†] 何乐年 严晓浪

(浙江大学超大规模集成电路研究所, 杭州 310027)

摘要: 提出了一种输出电流可达 750mA, 脉宽调制(PWM)和变频调制(PFM)双模式控制的, 高效率、高稳定性直流-直流降压转换器. 该转换器在负载电流大于 80mA 时, 采用开关频率为 1MHz 的 PWM 工作模式; 在负载电流小于 80mA 时, 采用开关频率减小和静态电流降低的 PFM 工作模式, 实现了在整个负载电流变化范围(0.02~750mA)内, 转换器均保持高效率. 而且采用一种快速响应的电压模式控制结构, 达到了优异的线性和负载调整特性. 芯片采用 CSMC 公司 0.5 μ m CMOS 2P3M 混合信号工艺物理实现. 测试结果表明, 该电路可根据负载的变化在 PWM 和 PFM 模式下自动切换. 最大转换效率达 96.5%; 当负载电流为 0.02mA 时, 转换效率大于 55%. 该芯片特别适合电池供电的移动系统使用.

关键词: DC-DC 转换器; 降压转换器; 脉宽调制; 变频调制; 高效率

EEACC: 1205; 1210

中图分类号: TN432

文献标识码: A

文章编号: 0253-4177(2008)08-1614-06

1 引言

DC-DC 变换器已广泛应用于移动电子系统中, 如移动通信终端、便携式电脑、PDA 等. 随着移动设备功能的增加, 功耗也相应快速上升, 而电池技术在短期内很难有大的突破. 因此如何提高输出电流, 提高转换效率成为 DC-DC 转换器芯片设计中的关键问题^[1~7]. 另外, 移动设备特别是移动通信终端, 负载电流变化大, 从 μ A 级到 A 级. 为了提高电池的使用时间, 提高待机时间, 需要一种能在宽负载电流变化范围内保持高效率的 DC-DC 转换器芯片^[2]. 传统的 PWM 控制在固定频率下工作, 当负载电流变小至接近芯片的静态功耗时, 其转换效率大幅降低. 为了提高在小负载电流下的转换效率, PFM 模式控制被提出. 为了在宽负载电流范围内保持高效率, 可以使用 PWM 和 PFM 双模式控制^[2~4]. PWM 模式在较大负载电流时具有高效率; PFM 模式在较小负载电流时能保持较高的转换效率. 但是传统的设计方法是单独设计 PWM 和 PFM 环路, 芯片在两个模式之间切换需要借助外加控制端口, 并结合系统工作状态进行切换^[2~4]. 本文提出了一种 PWM/PFM 双模式控制的 DC-DC 降压转换器芯片, 其最大的输出电流可达 750mA. 该芯片可以根据负载的变化在 PWM 和 PFM 模式之间自动切换, 而无需外加控制端口. 该芯片采用 CSMC 公司 0.5 μ m CMOS 2P3M 混合信号工艺物理实现. 测试结果表明, 在 0.02~750mA 负载电流变化范围内, 该芯片的最大效率可达 96.5%. 在 0.02mA 轻负载下, 转换效率大于 55%.

2 电路设计

2.1 系统结构

图 1 所示为本文提出的双模式 DC-DC 转换器芯片和片外电路的结构框图. 虚线部分中的电感 L 和电容 C_L 构成片外的低通滤波器(LPF), 与 R_{F1} 和 R_{F2} 构成反馈网络. 软启动(softstart)、振荡器(OSC)、电压基准(bandgap)为芯片内部的外围电路. 环路补偿(loop compensation)、跨导放大器(GM)、三角波发生器(swath generator)、PWM 比较器(PWM comparator)、控制逻辑与驱动缓冲器(control logic and driver buffer)、功率管 S_p 和 S_n 共同构成核心的 PWM/PFM 控制环路. 电流限制比较器(current limit comparator)、模式跳转比较器(skip comparator)、负载比较器(load comparator)构成 PWM 模式与 PFM 模式之间切换的判断电路. 整个芯片只需要 5 个封装脚, 分别是: 输入电压 V_{in} ; 外接 LPF 引脚 SW; 反馈电压 V_{FB} ; 使能端口 EN; 接地引脚 GND.

2.2 PWM 控制环路设计

在本文所提出的 DC-DC 转换器中, 采用了一种独特的快速响应, 带输入电压前馈的电压模式 PWM 环路控制. 图 2 给出了 PWM 模式控制环路框图. 跨导放大器 GM 和输入电压 V_{in} 共同决定了在电容 C_{comp} 上充电电流的大小, 从而决定了三角波的上升时间. 所以输出电压和输入电压在 PWM 模式下, 直接控制了该转换器

* 浙江省重点科技计划资助项目(批准号:2007C21021)

[†] 通信作者. Email: chendp@vlsi.zju.edu.cn

2008-01-05 收到, 2008-01-24 定稿

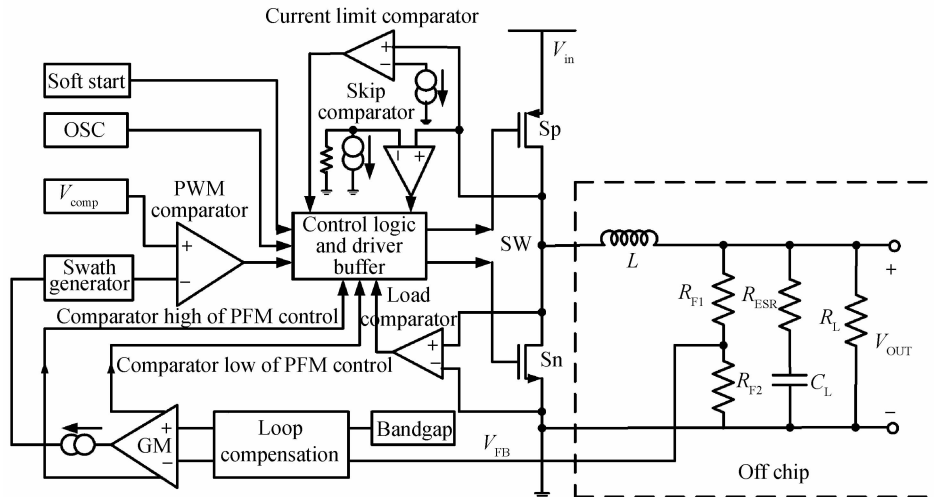


图 1 双模式控制的 DC-DC 降压转换器芯片和片外元件框图

Fig. 1 Block diagram of dual-mode buck converter IC with external components

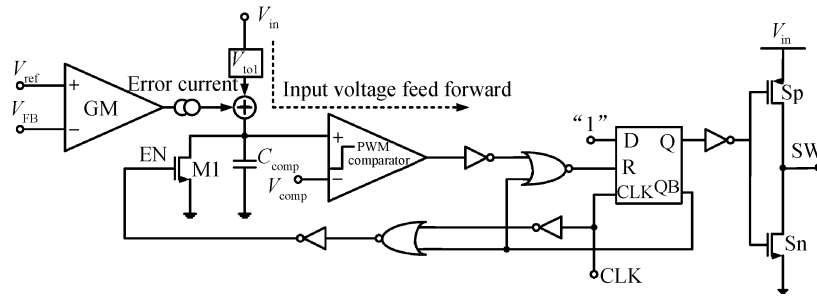


图 2 PWM 模式控制环路框图

Fig. 2 Block diagram of PWM-mode controlling loop

的占空比.所以在 PWM 模式下,转换器具有优异的线性和负载瞬态调整性.

由于 DC-DC 降压转换器需要一个由电感和电容构成的 LPF 来抑制纹波(ripple).当负载电流比较小时,LPF 会给环路引入一个按 $-40\text{dB}/\text{dec}$ 下降的双极点,同时对环路贡献 180° 的相移^[6].所以必须加入频率补偿以保持环路的稳定性.为了分析环路的稳定性,我们给出 PWM 模式下的环路小信号模型^[6],如图 3 所示.从误差电流 i_e 到占空比 d 传递函数可以表示为:

$$T_D = \frac{d}{i} = \frac{D}{I} = \frac{D}{V_{\text{comp}} C_{\text{comp}} / DT_s} = \frac{2DT_s}{V_{\text{in}} C_{\text{comp}}} \quad (1)$$

其中 T_s 为功率频率的周期; D 为稳态时的占空比; I 为稳态时的误差电流.从占空比 d 到输出电压 V_{out} 的传递函数可表示为:

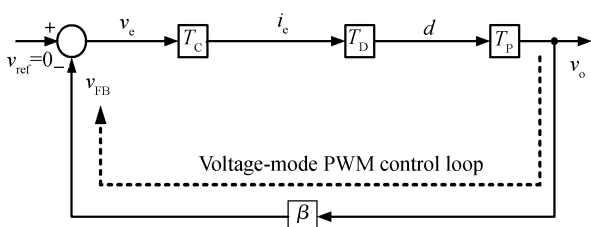


图 3 PWM 模式控制环路的小信号模型

Fig. 3 Small signal model of PWM-mode controlling loop

$$T_P(s) = \frac{v_o}{d} =$$

$$V_{\text{in}} \frac{sC_L R_{\text{ESR}} + 1}{1 + s(C_L R_{\text{ESR}} + \frac{L}{R_L}) + s^2 LC_L (\frac{R_L + R_{\text{ESR}}}{R_L})} \quad (2)$$

其中 R_{ESR} 为片外电容的等效串连电阻.在小信号模型的 T_C 处可以加入频率补偿,其基本思路是引入合适的零极点来抵消环路中固有的零极点,从而使环路有足够的增益和相位裕度保证稳定性.在跨导放大器前,加入由运算放大器构成的零极点网络,可以方便地调整整个环路的频率响应,图 4 给出了本文中所使用的环路补偿电路.根据电路写出传递函数 T_C 为:

$$T_C(s) = \frac{i}{v_c} = G_m \frac{1 + sC_C(R_1 + R_2)}{(1 + sC_C R_1)(1 + s \frac{1}{\omega_{p2}})} \quad (3)$$

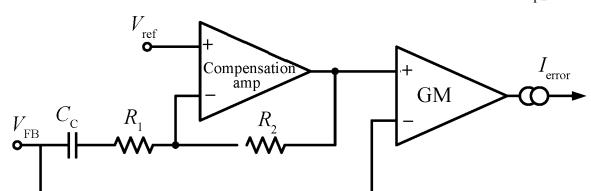


图 4 环路补偿电路

Fig. 4 Schematic of loop compensation

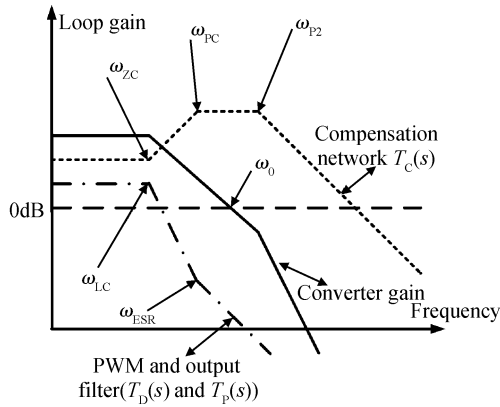


图 5 环路增益示意图

Fig.5 Plot of loop gain with frequency compensation

其中 G_m 为跨导放大器的跨导; ω_{p2} 是补偿电路自身的寄生极点. 由(1)~(3)式可知, 环路增益可表示为:

$$T(s) = \beta T_C(s) T_D(s) T_P(s) = \beta \frac{2DT_s}{V_{in} C_{comp}} V_{in} \times \frac{sC_L R_{ESR} + 1}{1 + s(C_L R_{ESR} + \frac{L}{R_L}) + s^2 LC_L (\frac{R_L + R_{ESR}}{R_L})} \times G_m \frac{1 + sC_C(R_1 + R_2)}{(1 + sC_C R_1)(1 + s\frac{1}{\omega_{p2}})} = \frac{2G_m \beta DT_s}{C_{comp}} \times \frac{sC_L R_{ESR} + 1}{1 + s(C_L R_{ESR} + \frac{L}{R_L}) + s^2 LC_L (\frac{R_L + R_{ESR}}{R_L})} \times \frac{1 + sC_C(R_1 + R_2)}{(1 + sC_C R_1)(1 + s\frac{1}{\omega_{p2}})} \quad (4)$$

为了在轻载时保证环路的稳定性, 根据(4)式, 可以得到以下等式:

$$\omega_{zc} = \frac{1}{C_C(R_1 + R_2)} = \omega_{LC} = \frac{1}{\sqrt{LC_L}}$$

$$\omega_{pc} = \frac{1}{C_C R_1} = \omega_{ESR} = \frac{1}{C_L R_{ESR}}$$

$$\omega_{p2} = 2\omega_0 \quad (5)$$

其中 ω_0 为环路的单位增益频率; ω_{zc} 是环路补偿中加入的零点; ω_{LC} 是片外滤波器引入的双极点; ω_{pc} 是环路补偿中引入的极点; ω_{ESR} 是片外电容上引入的零点. 图 5 给出了补偿前后的环路增益示意图. 从图中可以看出, 通过(5)式成立, 可以保证在单位增益频率内, 环路增益只有一个极点, 而第二个极点在 ω_0 外 2 倍远处, 所以整个环路可以达到 60° 的相位裕度. 保证了稳定性和瞬态响应速度, 使转换器达到了优异的线性和负载瞬态调整特性.

2.3 PFM 控制环路设计

随着负载电流的减少, 转换器将进入 PFM 模式运行. 在该模式下, 功率频率将随负载电流的减少而减少, 同时关断电路中大部分电路以减少静态电流消耗, 以保持较高的转换效率. 两种情况可以使电路从 PWM 模

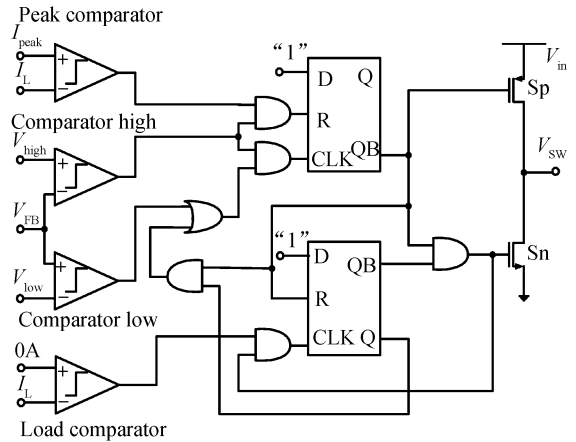


图 6 PFM 模式控制环路框图

Fig.6 Block diagram of PFM-mode controlling loop

式切换到 PFM 模式运行. 其一是当负载比较器检测到电感电流有过零点; 其二是模式跳转比较器检测到电感电流峰值小于设定的跳转电流 I_{skip} .

图 6 是 PFM 模式的控制环路框图^[8,9], 由 4 个比较器和逻辑电路组成, 其中高电平比较器 (comparator high) 和低电平比较器 (comparator low) 分别控制输出电压的最高和最低电位; 跳转比较器和负载比较器控制功率管 S_p 和 S_n 的翻转. 图中没有给出驱动电路.

在 PFM 模式稳态运行下, 如果输出电压的反馈值 V_{FB} 低于阈值低压 V_{low} , 则 S_p 导通, S_n 关断. 电感电流增大, 当增大到翻转比较器的阈值 I_{peak} 时, 则 S_p 关断, S_n 导通. 电感电流开始减少, 当减少到负载比较器的阈值电流 0A 时, 则 S_p 导通, S_n 关断, 开始一个新的周期. 当输出电压的反馈值 V_{FB} 上升到大于阈值高压 V_{high} 时, 同时关断 S_p 和 S_n , 负载电流由储存在电容上的电荷供给, 这时芯片中大多数模块将被关断, 以减小静态功耗. 输出电压开始由最高值下降, 当输出电压的反馈值 V_{FB} 下降到低于阈值低压 V_{low} 时, 开始一个新的稳态周期. 输出电压和电感电流的波形示意图如图 7 所示, 其中由功率管开启或关断的时间为 t_s , 只由电容电荷供电时间为 t_Q . 从图 7 可以看出输出电压的纹波由 V_{high} 和 V_{low} 决定.

2.4 双模式 PWM/PFM 运行与高效率

功率型 DC-DC 转换器的功耗一般由 3 部分组成:

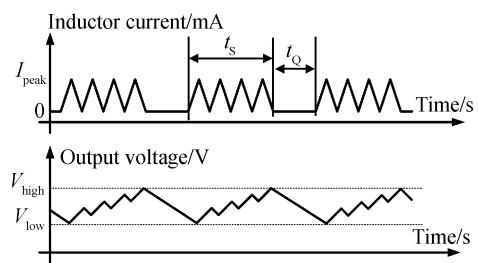


图 7 PFM 模式下电感电流和输出电压波形

Fig.7 Waveforms of inductor current and output voltage in PFM-mode operation

导通功耗：主要是功率管的导通电阻和电感及电容的寄生电阻所消耗的功耗；开关功耗：主要是脉冲信号对功率管寄生电容充放电产生的；静态功耗：主要是芯片内各功能模块消耗的静态功耗。在 PWM 模式下，转换器的效率可以表示为：

$$\eta = \frac{I_{out} V_{out} \times 100\%}{I_{out} V_{out} + P_Q + (R_{on(sp)} + R_{on(sn)} + R_{inductor}) I_{out}^2 + C_{tot} V_{in}^2 f} \quad (6)$$

其中 P_Q 为静态功耗； $R_{on(sp)}$ 和 $R_{on(sn)}$ 为功率管的导通电阻； C_{tot} 为功率管从栅极到地的寄生电容； f 为开关频率； $R_{inductor}$ 为片外电感的寄生电阻。从(6)式可以看出，当开关频率固定时，输出电流越大，导通功耗的比例越大；当输出电流减少时，开关功耗的比例越大。在小输

出电流时，如果仍然保持 PWM 模式运行，转换效率将急剧下降。所以本文提出了双模式 PWM/PFM 控制。在 PFM 模式下，开关频率随输出电流的减小而减小。同时关断芯片中的大部分耗电模块，减小静态功耗，保持了高的转换效率。两种情况可以使电路从 PWM 模式自动切换到 PFM 模式运行：其一是当负载比较器检测到电感电流有过零点；其二是模式跳转比较器检测到电感电流峰值小于设定的跳转电流 I_{skip} 。从 PFM 模式跳转回 PWM 模式主要由输出电压检测决定：当负载从轻载突变到重载时，输出电压会有一个大的下降。所以输出电流从小变大时，检测输出电压，可以使芯片从 PFM 模式切换回到 PWM 模式。在 PFM 模式下，转换器效率可以表示为：

$$\eta = \frac{I_{out} V_{out} (t_s + t_Q) \times 100\%}{I_{out} V_{out} (t_s + t_Q) + P_{OS} t_s + P_{OQ} t_Q + I_{out}^2 R_{ESR} t_Q + \left(\frac{R_{on(sp)} + R_{on(sn)} + R_{inductor}}{2} \right) \left(\frac{I_{peak}}{2} \right)^2 t_s + \frac{C_{tot} V_{in}^2}{t_s}} \quad (7)$$

其中 I_{peak} 、 t_s 和 t_Q 由图 8 给出； P_{OS} 和 P_{OQ} 分别为功率管工作和关断时的静态功耗。由(6)和(7)式可知，在整个负载电流变化范围内，芯片都能保持高效率。理论计算，在 0.02~750mA 负载电流变化范围内，该芯片的最大效率可达 97%。在 0.02mA 轻载下，转换效率大于 55%。

3 测试结果与讨论

该电路采用 CSMC 的 0.5 μ m CMOS 2P3M 混合信号工艺物理实现。图 8 是该稳压器的芯片显微照片，其尺寸为：1450 μ m \times 1450 μ m。该转换器的输入电压范围为 2.5~5.5V；输出电压为 0.7V - V_{in} ；输出电流最大可达 750mA。为了验证所设计的转换器的性能，分别测试了芯片的瞬态响应和转换效率。在测试时，输出电容为一个 20 μ F 的陶瓷电容，电感为 5 μ H 的高 Q 电感。负载用线性电阻替代，用 nMOS 开关管来得到负载的阶跃响应。

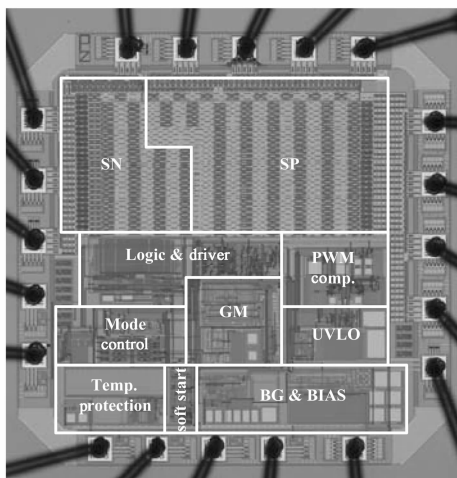


图 8 双模式 DC-DC 转换器的显微照片

Fig.8 Micrograph of dual-mode DC-DC converter

图 9 和图 10 分别给出了测试得到的稳定状态下的 PWM 和 PFM 运行波形。测试时，输入电压为 3.6V，在 PWM 模式下，输出电流设定为 600mA 的典型值，从图 9 中可以看到 PWM 模式下，开关频率为固定的 1MHz 左右。在 PFM 模式下，输出电流为 50mA 的典型值，从图 10 中可看到，开关频率被减小了，增加了转换效率。

图 11 给出了负载电流从 750mA 到 0.02mA 跳变时，测试得到的系统瞬态响应曲线。设定的输入电压为 3.6V，输出电流变化为 750mA~0.02mA~750mA，上升和下降时间设定为 10ns。从图 11 可以看到，该转换器

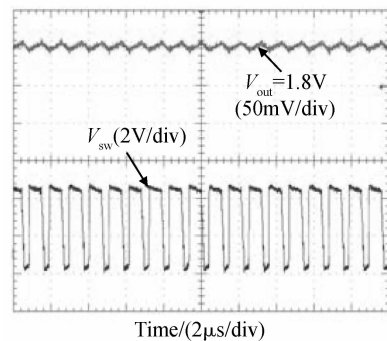


图 9 测试得到的 PWM 模式下运行波形

Fig.9 Measured waveforms of PWM-mode operation

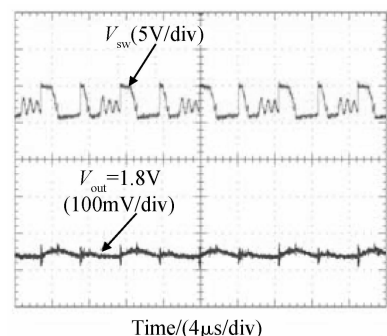


图 10 测试得到的 PFM 模式下运行波形

Fig.10 Measured waveforms of PFM-mode operation

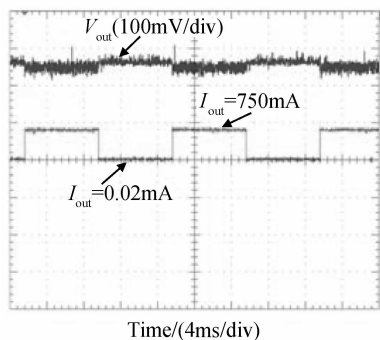


图 11 测试得到的负载瞬态响应

Fig. 11 Measured load transient response

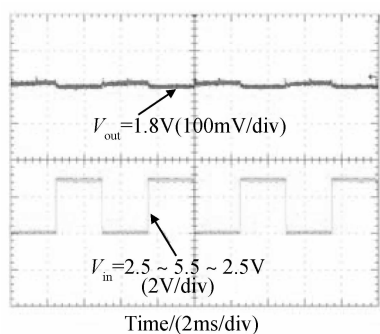


图 12 测试得到的线性瞬态响应

Fig. 12 Measured line transient response

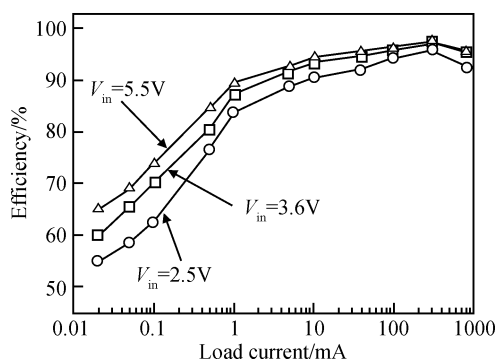


图 13 不同输入电压下效率相对输出电流曲线

Fig. 13 Measured efficiency versus load current for different V_{in}

随负载电流的变化在 PWM 和 PFM 两种模式之间自动切换. 在 PWM 模式下的纹波电压为 12mV, 在 PFM 模式下为 32mV. 过冲和上冲电压为 50mV, 稳定时间为 $5\mu\text{s}$. 系统具有优异的稳定特性. 图 12 给出了在 PWM 模式下测试得到的线性瞬态响应曲线. 输出电流固定在 300mA. 输入电压变化为 2.5~5.5~2.5V. 上升和下降时间设定为 10ns. 从图 12 可以看到, 由于电压前馈的加入, 转换器具有优异的线性调整瞬态响应. 稳定时间为 $25\mu\text{s}$. 线性调整为 0.166%/V. 图 13 给出了测试得到的在不同输入电压下的转换效率相对于输出电流的曲线. 从图中可以看到最大效率可达 96.5%. 在 0.02mA 轻载下, 转换效率大于 55%.

表 1 比较了各种双模式运行的 DC-DC 降压转换器的性能, 从表中可以看出, 本文所提出的转换器, 使用低成本的 $0.5\mu\text{m}$ CMOS 工艺, 达到了 750mA 的最大输出电流. 最大效率高达 96.5%. 在极低轻载 0.02mA 时, 转换效率仍然保持在 55%. 先进的控制环路使该转换器具有优异的线性调整和负载调整性能.

4 总结

提出了一种输出电流可达 750mA, 脉宽调制 (PWM) 和变频调制 (PFM) 双模式控制的, 高效率、高稳定性 DC-DC 转换器. 该转换器在负载电流大于 80mA 时采用功率频率为 1MHz 的 PWM 工作模式, 在负载电流小于 80mA 时采用功率频率可变的 PFM 工作模式, 实现了在整个负载电流变化范围 (0.02~750mA) 内转换器均保持高效率. 芯片采用 CSMC $0.5\mu\text{m}$ CMOS 混合信号工艺物理实现. 测试结果表明, 该电路可根据负载的变化在 PWM 和 PFM 模式下自动切换. 最大转换效率达 96.5%. 当负载电流为 0.02mA 时, 转换效率大于 55%. 该转换器具有宽负载范围内的高效率和极低的静态功耗, 特别适合应用于单节电池供电的移动设备, 如手机等终端; 具有低成本、高可靠性. 适合大规模批量生产及运用.

表 1 各种双模式运行 DC-DC 降压转换器的比较

Table 1 Comparisons of dual-mode step-down DC-DC converters

	文献[2]	文献[8]	文献[9]	This work
工艺	0.25 μm CMOS	0.5 μm BiCMOS	NA	0.5 μm CMOS
输入电压/V	2.8~5.5	2.5~6	2.5~5.5	2.5~5.5
最大输出电流/mA	400	300	350	750
效率	Up to 92% 70% @ 0.1mA	Up to 95% 57.5% @ 0.04mA	Up to 95% 57% @ 0.04mA	Up to 96.5% 55% @ 0.02mA
负载调整/(%/mA)	NA	0.0024	0.0014	0.001
线性调整/(%/V)	NA	0.26	0.26	0.17
模式切换	外加控制端口	自动切换	自动切换	自动切换
输出电压纹波	2mV @ PWM 20mV @ PFM	5mV @ PWM 20mV @ PFM	5mV @ PWM 22mV @ PFM	12mV @ PWM 32mV @ PFM

参考文献

- [1] Lee C F, Mok P K T. A monolithic current-mode CMOS DC - DC converter with on-chip current-sensing technique. *IEEE J Solid-State Circuits*, 2004, 39(1): 314
- [2] Xiao J, Peterchev A, Zhang J, et al. An ultra-low-power digitally-controlled buck converter IC for cellular phone applications. *IEEE APEC, Nineteenth Annual*, 2004: 383
- [3] Sahu B, Rincón-Mora G A. A high-efficiency, dual-mode, dynamic, buck-boost power supply IC for portable applications. *Proc IEEE VLSID'*, 2005
- [4] Sahu B, Rincón-Mora G A. A low voltage, noninverting, dynamic, synchronous buck-boost converter for portable applications. *IEEE Trans Power Electron*, 2004, 19(2): 443
- [5] Geng Li, Li Qinghua, Shao Zhibiao. A new design strategy for the monolithic buck converters. *IEEE PEMCC'2004, Portugal*, 2004: 192
- [6] Vorpérian V. Simplified analysis of PWM converters using the PWM switch, Part I; Continuous conduction mode, Part II; Discontinuous conduction mode. *IEEE Trans Aerosp Electron Syst*, 1990, AES-26: 490
- [7] Stratakos A J, Sanders S R, Brodersen R W. A low-voltage CMOS DC-DC converter for a portable battery-operated system. *Proc IEEE Power Electronics Specialists Conf*, 1994: 619
- [8] Texas Instruments, Datasheets. High-efficiency, SOT 23 Step-down, DC-DC converter. www.ti.com, 2003
- [9] National Semiconductor, Datasheets. Miniature step-down DC-DC converter for ultra low voltage circuits. www.ns.com, Mar, 2004

A 750mA, Dual-Mode PWM/PFM Step-Down DC-DC Converter with High Efficiency*

Chen Dongpo[†], He Lenian, and Yan Xiaolang

(*Institute of VLSI Design, Zhejiang University, Hangzhou 310027, China*)

Abstract: A 750mA output current, high stability, high efficiency step-down DC-DC converter with pulse-width modulation and pulse-frequency modulation modes is presented. Under nominal load current ($>80\text{mA}$), the converter operates in PWM mode with a fixed switching frequency of 1MHz. At light load current ($<80\text{mA}$), the converter enters PFM mode operation with reduced switching frequency and less quiescent current. Therefore, the converter achieves the highest efficiency over the entire load current range from 0.02 to 750mA. Moreover, an advanced fast response voltage mode control scheme achieves superior line and load regulation. The chip was implemented using a CSMC 0.5 μm CMOS 2P3M mix-signal process. Simulation results indicate that the converter can automatically switch between PWM-mode and PFM-mode according to the load current. The maximum conversion efficiency is up to 96.5% and it is more than 55% at 0.02mA of load current. The proposed chip is especially suitable for portable systems powered by batteries.

Key words: DC/DC converter; step-down converter; PWM; PFM; high efficiency

EEACC: 1205; 1210

Article ID: 0253-4177(2008)08-1614-06

* Project supported by the Key Program for Science and Technology of Zhejiang Province (No.2007C21021)

[†] Corresponding author. Email: chendp@vlsi.zju.edu.cn

Received 5 January 2008, revised manuscript received 24 January 2008