

MOS AlGa_N/Ga_N HEMT 研制与特性分析*

王 冲[†] 岳远征 马晓华 郝 跃 冯 倩 张进城

(西安电子科技大学微电子研究所 宽禁带半导体材料与器件教育部重点实验室, 西安 710071)

摘要: 研制出在蓝宝石衬底上制作的 MOS AlGa_N/Ga_N HEMT. 器件栅长 1 μm, 源漏间距 4 μm, 采用电子束蒸发 4 nm 的 SiO₂ 做栅介质. 在 4 V 栅压下器件饱和电流达到 718 mA/mm, 最大跨导为 172 mS/mm, f_t 和 f_{max} 分别为 8.1 和 15.3 GHz. MOS HEMT 栅反向泄漏电流与未做介质层的肖特基栅相比, 在反偏 10 V 时由 2.1×10^{-6} mA/mm 减小到 8.3×10^{-9} mA/mm, 栅漏电流减小 2 个数量级. MOS AlGa_N/Ga_N HEMT 采用薄的栅介质层, 在保证减小栅泄漏电流的同时未引起器件跨导明显下降.

关键词: 高电子迁移率晶体管; AlGa_N/Ga_N; 介质栅

EEACC: 2520D; 2530C **PACC:** 7340L; 7340Q

中图分类号: TN325⁺3 **文献标识码:** A **文章编号:** 0253-4177(2008)08-1557-04

1 引言

基于 AlGa_N/Ga_N 异质结的高电子迁移率晶体管 (HEMT) 在高温器件及大功率微波器件方面显示出了得天独厚的优势^[1,2]. 近几年来, 绝缘介质栅结构的 HEMT 逐渐成为研究热点. 介质栅结构的 HEMT 能使栅泄漏电流明显减小, 同时器件还能工作在更高的正栅压下, 从而获得更大的饱和电流^[3]. 但栅介质的插入会影响栅控能力, 即引起器件跨导下降和阈值电压负方向移动^[4], 还有可能产生界面态^[5]. Nakayama 等人^[6] 研制了槽栅 MOS 场板结构的 HEMT, 器件总功率达到 140 W. Arulkumaran 等人^[7] 采用电子束蒸发 SiO₂ 做栅介质制作了 MOS HEMT, 并与 Si₃N₄ 栅介质进行了比较^[7]. 本文报道了自行研制的 MOS AlGa_N/Ga_N HEMT, 并与常规的肖特基栅器件进行了特性对比.

2 器件制作

采用 MOCVD 方法, 在蓝宝石衬底基片 (0001) 面上外延生长了 AlGa_N/Ga_N 异质结. 蓝宝石衬底厚度为 330 μm, 材料层结构自下而上依次为: 1.5 μm 未掺杂 Ga_N 外延层, 5 nm 未掺杂 AlGa_N 隔离层, 12 nm Si 掺杂 AlGa_N 层 (Si 掺杂浓度 2×10^{18} cm⁻³), 5 nm 未掺杂 AlGa_N 帽层. 测量 PL 谱后计算得到的 AlGa_N 层中 Al 组分为 27% (Al_{0.27}Ga_{0.73}N). Hall 效应测量显示, 室温下该材料的 2DEG 中载流子迁移率 μ 和面密度 N_s 分别为 1267 cm²/(V·s) 和 1.12×10^{13} cm⁻². MOS HEMT 器件结构如图 1 所示. 在制作 MOS HEMT 器件的同时, 还在同一片材料上制作了常规 HEMT 来对比不同结构

器件的特性变化.

器件台面隔离采用 ICP 干法刻蚀, 刻蚀深度为 150 nm, 刻蚀速率为 100 nm/min; 源漏欧姆接触采用 Ti/Al/Ni/Au (30 nm/180 nm/40 nm/60 nm) 850 °C N₂ 中退火. 在做好栅掩模后, 采用电子束蒸发的方法连续进行栅介质和栅金属蒸发, 而后一起剥离形成介质栅, 栅介质采用 SiO₂ (4 nm), 栅金属采用 Ni/Au (30 nm/200 nm). 采用等离子体增强型化学气相淀积 (PECVD) 或原子层淀积 (ALD) 形成介质栅器件的工艺中, 是在整个材料表面淀积介质, 所以需要在淀积介质层后刻蚀掉欧姆接触电极上方的介质形成引线孔; 而电子束蒸发形成 SiO₂ 介质栅工艺是利用栅掩模, 仅在蒸发栅金属前增加一步栅介质蒸发, 其他工艺步骤与常规 HEMT 流程完全相同, 没有增加工艺复杂度. 制备的 AlGa_N/Ga_N HEMT 栅长为 1 μm, 栅宽为 100 μm, 源漏间距为 4 μm, 栅处于源漏间正中央. 肖特基 C-V 测试结构的内

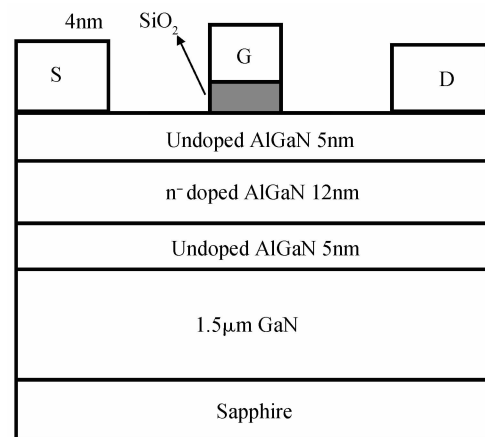


图 1 MOS AlGa_N/Ga_N HEMT 结构图
Fig. 1 Cross section of MOS AlGa_N/Ga_N HEMT

* 国家自然科学基金资助项目 (批准号: 60736033)

[†] 通信作者. Email: wangchong197810@hotmail.com

2008-01-08 收到, 2008-01-30 定稿

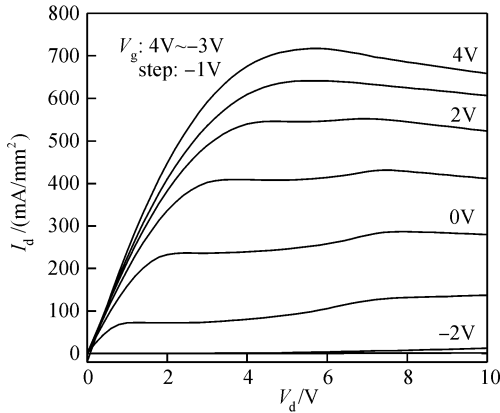


图 2 MOS AlGaIn/GaN HEMT 输出特性
Fig. 2 Output characteristics for MOS HEMT

外环直径分别为 120 和 200 μm , TLM 结构宽度为 100 μm , 两测试结构都与 HEMT 制作在同一片材料上, 并规则地分布于器件周围. TLM 计算得到接触电阻 R_c 为 0.63 $\Omega \cdot \text{mm}$, 比接触电阻为 $1.2 \times 10^{-5} \Omega \cdot \text{cm}^2$. 使用 HP4156B 精密半导体参数测试仪和 Agilent E8363B 网络分析仪测试了器件直流和高频特性, C-V 测试采用 Keithley 590 C-V 分析仪进行.

3 结果与讨论

常规 HEMT 的栅为金属半导体接触, 当栅上的正偏压大于 2V 后, 会形成较大的肖特基正偏电流. MOS HEMT 的栅压能提高到 4V, 在栅偏压为 4V 时饱和电流达到 718mA/mm, 比常规 HEMT 在 2V 下测得的最大饱和电流提高 30.5%, 器件输出特性如图 2 所示. 当加高 MOS HEMT 的正栅压后, 在栅电场的作用下 2DEG 密度被进一步提升, 所以器件获得了更高的最大饱和电流. 在漏偏置电压为 6V 时, 对 MOS HEMT 进行了转移特性测试, 并与常规 AlGaIn/GaN HEMT 的转移特性进行了对比, 如图 3 和 4 所示. 器件加入栅介质层后, 阈值电压仅有微小的负向移动, 在栅压为 -0.2V 时 MOS HEMT 最大跨导达到 172mS/mm, 仅比

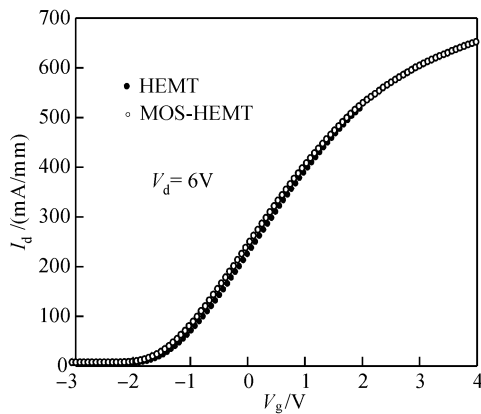


图 3 MOS HEMT 和常规 HEMT 转移特性对比
Fig. 3 Transfer characteristics for MOS HEMT and HEMT

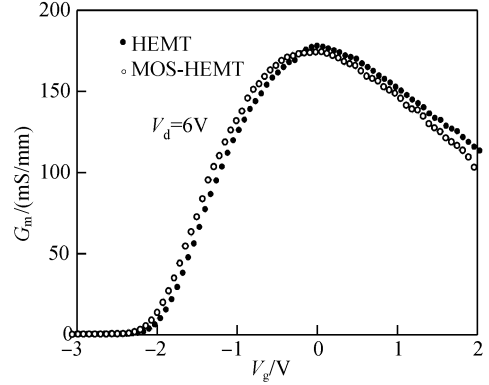


图 4 MOS HEMT 和常规 HEMT 跨导特性对比
Fig. 4 Transconductance characteristics for MOS HEMT and HEMT

常规 HEMT 略有下降. 栅介质的引入会增大栅到沟道的距离, 影响栅对沟道载流子的控制能力, 同时增大阈值电压. 我们采用薄栅介质, 尽可能地减小了插入介质层对跨导和阈值电压的影响.

图 5 为常规 HEMT 与 MOS HEMT 的肖特基栅正反向特性对比图. MOS HEMT 的栅金属和 AlGaIn 之间加入了栅介质层 SiO_2 , 介质层的存在使栅泄漏电流在反偏 10V 时从肖特基栅的 $2.1 \times 10^{-6} \text{mA/mm}$ 减小到 $8.3 \times 10^{-9} \text{mA/mm}$. 在栅压为 3V 时 MOS HEMT 的栅正偏电流不到 1mA/mm, 而未做介质层的肖特基栅在正偏 1.5V 时就超过了 1mA/mm. 当栅金属与半导体之间插入介质层后, 在金-半接触中的隧穿电流受到明显的抑制, 所以 MOS 器件的栅泄漏电流比肖特基栅有明显下降. 为了不明显影响栅控能力, 该 MOS 器件采用 4nm 的 SiO_2 . 由于所采用的 SiO_2 介质层厚度较薄, 所以器件栅反向泄漏电流随栅反向偏压的增加而逐渐增大的趋势比较快. 增加介质层的厚度可以进一步减小栅泄漏电流, 但由于介质层厚度对器件跨导有较大影响, 所以最佳的 SiO_2 介质层厚度的选取还有待继续深入研究.

测试分布于器件周围的肖特基 C-V 测试结构, 能反映出不同结构器件的阈值电压和器件栅控能力的情

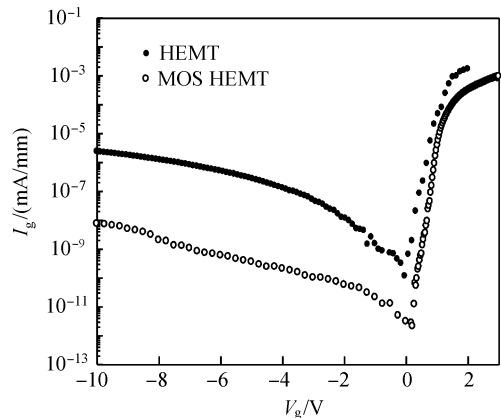


图 5 MOS HEMT 与常规 HEMT 栅漏电流对比
Fig. 5 Gate leakage current for MOS HEMT and HEMT

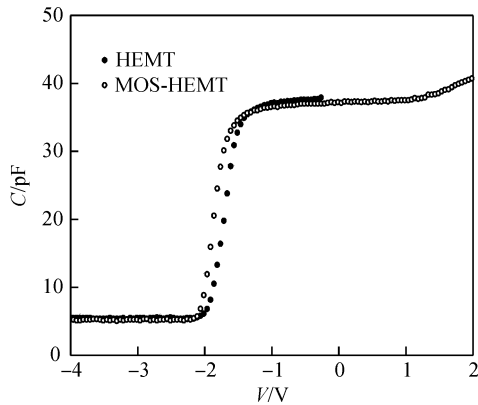


图 6 MOS 结构与肖特基结构 C-V 特性对比

Fig. 6 Measured C-V characteristics for MOS HEMT and HEMT

况^[8].从图 6 可以看出, MOS 结构的 C-V 电容平台值和常规异质结构的电容平台高度相差不大. 设 SiO_2 介质厚度为 d_{OX} , 通过(1)和(2)式可以估算 SiO_2 介质厚度.

$$\frac{1}{C_{\text{MOS-HEMT}}} = \frac{1}{C_{\text{OX}}} + \frac{1}{C_{\text{HEMT}}} \quad (1)$$

$$C_{\text{OX}} = \epsilon_0 \epsilon_{\text{OX}} A / d_{\text{OX}} \quad (2)$$

式中 $C_{\text{MOS-HEMT}}$ 取零偏压下 MOS HEMT 结构的 C-V 电容平台; C_{HEMT} 取零偏压下常规 HEMT 结构的 C-V 电容平台; C_{OX} 为介质层的电容; ϵ_{OX} 为 SiO_2 的介电常数; ϵ_0 为空气介电常数; A 为肖特基结的面积. 带入测量值后计算得到 d_{OX} 为 3.2nm. 电子束蒸发膜厚仪监测得到 SiO_2 介质厚度为 4nm, 测试误差和材料表面状态都会影响到对介质厚度的估算. C-V 曲线的开启电压可以间接反映器件的阈值电压. MOS 结构的 C-V 曲线开启电压向 x 轴负方向仅有较小移动, 这也反映出薄介质层对器件阈值电压影响很小.

在漏偏压为 7V、栅偏压为 -0.2V 时测试了 MOS HEMT 的交流小信号特性, 器件截止频率 (f_t) 和最高振荡频率 (f_{max}) 分别为 8.1 和 15.3GHz, 如图 7 所示.

4 结论

研制出了 MOS 结构 AlGaIn/GaN HEMT, 器件饱和电流为 718mA/mm, 最大跨导为 172mS/mm, f_t 和 f_{max} 分别达到 8.1 和 15.3GHz. MOS 结构 HEMT 能使栅偏压提高到 4V, 比肖特基栅 2V 时饱和电流提高 30.5%. MOS 器件栅泄漏电流在肖特基反偏 10V 时仅

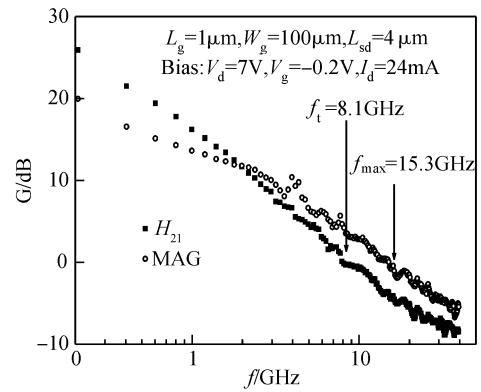


图 7 MOS AlGaIn/GaN HEMT 交流小信号特性

Fig. 7 Gain versus frequency for MOS AlGaIn/GaN HEMT

为 8.3×10^{-9} mA/mm, 比常规肖特基栅泄漏电流减小 2 个数量级以上. 研究了两种器件最大跨导的差异及介质栅和肖特基栅 C-V 特性, 结果表明插入较薄的栅介质层对阈值电压和器件跨导影响较小. 对 MOS 结构 AlGaIn/GaN HEMT 的直流和交流特性进行对比分析后认为, 采用电子束蒸发的方法制作的 SiO_2 栅介质能够满足制作 MOS 结构 AlGaIn/GaN HEMT 的要求.

参考文献

- [1] Kumar V, Lu W, Schwindt R, et al. AlGaIn/GaN HEMTs on SiC with f_T over 120GHz. IEEE Electron Device Lett, 2002, 23(8): 455
- [2] Koudymov A, Wang C X, Adivarahan V, et al. Power stability of AlGaIn/GaN HFETs at 20W/mm in the pinched-off operation mode. IEEE Electron Device Lett, 2007, 28(1): 5
- [3] Yue Yuanzheng, Hao Yue, Feng Qian, et al. GaN MOS-HEMT using ultra-thin Al_2O_3 dielectric grown by atomic layer deposition. Chin Phys Lett, 2007, 24(8): 2419
- [4] Yet P D, Yang B, Ng K K, et al. GaN MOS-HEMT using atomic layer deposition Al_2O_3 as gate dielectric and surface passivation. International Journal of High Speed Electronics and Systems, 2004, 14(3): 791
- [5] Wang M J, Shen B, Wang Y, et al. Tunneling induced electron transfer in $\text{SiN}_x/\text{AlGaIn}/\text{GaN}$ based metal-insulator-semiconductor structures. Phys Lett A, 2007, 371: 249
- [6] Nakayama T, Ando Y, Okamoto Y, et al. CW 140W recessed-gate AlGaIn/GaN MISFET with field-modulating plate. Electron Lett, 2006, 42(8): 489
- [7] Arulkumaran S, Egawa T, Ishikawa H. Studies of electron beam evaporated $\text{SiO}_2/\text{AlGaIn}/\text{GaN}$ metal-oxide-semiconductor high-electron-mobility transistors. Jpn J Appl Phys, 2005, 44(5A): 812
- [8] Hao Yue, Yue Yuanzheng, Feng Qian, et al. GaN MOS-HEMT using ultrathin Al_2O_3 dielectric with f_{max} of 30.8GHz. Chinese Journal of Semiconductors, 2007, 28(11): 1674

Development and Characteristic Analysis of MOS AlGa_N/Ga_N HEMTs^{*}

Wang Chong[†], Yue Yuanzheng, Ma Xiaohua, Hao Yue, Feng Qian, and Zhang Jincheng

(Key Laboratory of Wide Band Gap Semiconductor Materials and Devices, Institute of Microelectronics,
Xidian University, Xi'an 710071, China)

Abstract: The fabrication of MOS high electron mobility transistors on AlGa_N/Ga_N heterostructures grown on sapphire substrates is reported. The gate-length is 1 μm and the distance between the source and drain is 4 μm. The 4 nm SiO₂ dielectric is evaporated by electron beam. These devices exhibit a maximum drain current of 718 mA/mm at 4 V, a maximum transconductance of 172 mS/mm, an f_t of 8.1 GHz, and an f_{max} of 15.3 GHz. The gate leakage current of the MOS HEMT is 2 orders lower than a Schottky gate HEMT. The thin SiO₂ dielectric between gate and semiconductor is used to ensure the reduction of gate leakage current and to ensure the transconductance of the devices is not impacted.

Key words: high electron mobility transistors; AlGa_N/Ga_N; dielectric-gate

EEACC: 2520D; 2530C **PACC:** 7340L; 7340Q

Article ID: 0253-4177(2008)08-1557-04

^{*} Project supported by the National Natural Science Foundation of China (No. 60736033)

[†] Corresponding author. Email: wangchong197810@hotmail.com

Received 8 January 2008, revised manuscript received 30 January 2008