

# 降压变换器片内集成软启动电路设计

袁 冰<sup>1,2,†</sup> 来新泉<sup>2</sup> 李演明<sup>1</sup> 叶 强<sup>2</sup> 贾新章<sup>1</sup>

(1 西安电子科技大学微电子学院, 西安 710071)

(2 西安电子科技大学电路 CAD 所, 西安 710071)

**摘要:** 针对电流模降压变换器的集成化趋势, 提出了一种可片内集成的软启动电路. 该结构利用芯片振荡器产生的窄脉冲信号, 控制微电流对片内电容间歇充电得到斜坡电压, 并巧妙地利用复合比较器以较小的功耗实现了对峰值电流的限制, 避免了浪涌电流, 完成了软启动功能. 提出的软启动电路结构简单、易于实现, 减少了芯片引脚数目, 降低了 PCB 面积, 并在一款基于 0.5 $\mu\text{m}$  CMOS 工艺设计的降压型 DC-DC 中进行了投片验证. 测试结果表明, 3.6V 输入 1.8V 输出 600mA 负载电流在使能 140 $\mu\text{s}$  后芯片成功实现了软启动.

**关键词:** 软启动电路; 降压变换器; 电流模控制; 浪涌电流; 片内集成

EEACC: 1280; 2570D

中图分类号: TN432

文献标识码: A

文章编号: 0253-4177(2008)10-2069-05

## 1 引言

随着微电子技术的迅猛发展, 手机、PDA、MP4、数码相机等电池供电便携设备迅速普及. 电源管理类芯片尤其是高效率电流模 PWM (pulse width modulation) 型降压变换器得到了广泛应用<sup>[1]</sup>. 软启动电路由于其在瞬态启动中可以限制浪涌电流、保护电子系统, 已经逐渐成为现代电源设计中必不可少的重要部分. 目前已有多种软启动方式<sup>[2~5]</sup>, 例如通过专用软启动引脚外接电容、复用片外补偿网络电容、设计专用数字控制网络等, 但这些方法在 IC 设计中仍存在电路结构复杂、不易集成等许多问题, 不利于便携式应用.

作者根据降压变换器的小型化集成化趋势, 基于广为采用的电流模 PWM 控制结构, 提出了一种新颖的 CMOS 片内集成软启动电路. 该结构通过芯片内部振荡器产生的窄脉冲信号, 控制微电流对片内电容进行间歇充电, 利用较小的电容得到了近似线性上升的电压信号, 并巧妙地利用复合比较器以较小的功耗实现了对峰值电流的限制, 避免了浪涌电流, 完成了软启动功能. 提出的软启动电路结构简单、易于实现, 减少了芯片引脚数目, 降低了 PCB 面积, 并在一款基于 0.5 $\mu\text{m}$  CMOS 工艺设计的单片电流模降压 DC-DC 变换器中进行了验证. 测试结果表明, 芯片成功实现了软启动, 该工作成果可以满足一般便携应用.

## 2 片内集成软启动电路

### 2.1 软启动作用

图 1 所示为采用同步整流技术的典型电流模降压

变换器简化结构框图. 输出电压  $V_{\text{OUT}}$  经过电阻  $R_3/R_4$  分压后输入到误差放大器 EA 的反相输入端, 误差放大器的同相输入端接芯片内部带隙基准电压 REF.  $R_1$ ,  $C_1$  为内部补偿网络, 调节频率响应以提供足够的相位裕度<sup>[6]</sup>. ICOMP 比较器的同相输入端为叠加电平  $V_s$ , 通常由采样电流、斜坡电流与基准电流信号叠加后流入电阻产生:

$$V_s = I_{\text{SEN}} R_2 + I_{\text{SLOPE}} R_2 + I_{\text{DC}} R_2 \quad (1)$$

其中, 第一项反映了电感电流的大小, 由电流采样电路产生; 第二项为斜坡补偿部分, 随着占空比的增大而增大, 用于防止亚谐波振荡, 保证电流环路的稳定; 第三项产生一个固定基础电平, 为比较器输入端提供一个合适的直流工作点<sup>[7]</sup>. ICOMP 比较器的反相输入端为峰值电流控制信号, 由误差放大器输出  $V_c$  经过箝位模块 (Clamp) 产生. 为了防止电流过大损坏芯片内部开关

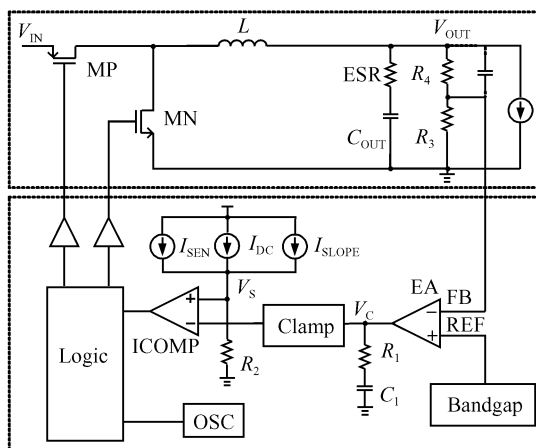


图 1 典型电流模降压变换器控制框图

Fig.1 Typical control diagram of current mode buck regulator

† 通信作者. Email: yuanbing1983@126.com; byuan@mail.xidian.edu.cn  
2008-04-13 收到, 2008-05-26 定稿

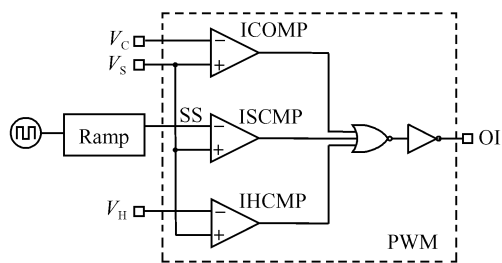


图 2 提出的片内软启动结构

Fig.2 Structure of proposed on-chip soft-start

管MP, 箝位电路会限制输入到ICOMP反相端的最高电平, 当 $V_C$ 超过箝位电平 $V_H$ 时, 电感电流峰值就由 $V_H$ 决定。

随着应用中对降压变换器的要求越来越高, 图1传统电路结构在启动阶段暴露了一个缺点. 当芯片使能信号有效时, 由于输出电容上没有电荷且电压不能突变, 所以输出电压需要从0开始逐步上升至设定值. 由于此时反馈电压FB过低, 误差放大器处于完全不平衡状态,  $V_C$ 会超过 $V_H$ , 此时电感电流会直接上升达到 $V_H$ 控制的峰值; 而由于此时负载电流较低, 会引起浪涌电流甚至输出电压过冲, 损坏应用电子系统. 软启动技术应运而生, 解决了这一问题. 其作用就是使电感电流平稳上升达到所需负载电流, 占空比逐渐增大, 消除启动阶段电感产生的浪涌电流现象, 同时控制充电过程, 使输出电容平稳充电, 克服电压过冲。

## 2.2 片内软启动结构

目前已有的用于降压变换器的软启动电路多种多样. 传统方法通过专门的软启动引脚外接电容, 利用片内恒定电流源进行充电, 误差放大器的同相输入端在电容上产生的斜坡电压与基准电压REF之间进行切换, 自动选择电压较低者与反馈信号FB进行比较, 实现了软启动. 由于该方法增加了引脚数目, 同时片外元件的使用增加了PCB的面积以及成本, 因而不利于便携式应用. 为了克服这个缺点, 文献[2]采用复用外围频率补偿网络的电容来节省软启动电容. 然而如何既实现软启动, 又保证芯片的稳定性以及瞬态响应, 仍是一件复杂的工作. 文献[3,4]均采用数字方式实现软启动, 设计了专用的数字网络控制峰值电流, 虽然实现了内部集成, 但电路结构过于复杂, 大大增加了芯片面积。

作者在以上方法的基础上, 提出了一种新颖的片内集成软启动电路, 通过芯片内部振荡器产生的窄脉冲信号, 控制微电流对片内电容进行间歇充电, 利用较小的电容得到了近似线性上升的电压信号, 并巧妙地利用复合比较器实现了对峰值电流的限制, 避免了浪涌电流. 图2所示为本文提出的简化片内软启动结构框图. 同传统控制模式相比, 软启动结构增加了斜坡电压产生模块Ramp, 删去了箝位电路Clamp, 增加了两个比较器ISCMP和IHCOMP. OI为高电平时控制关断开关管MP, 限制电感电流. 3个比较器ICOMP, ISCMP和IHCOMP的同相输入端均为叠加信号 $V_S$ , 反相输入端分别

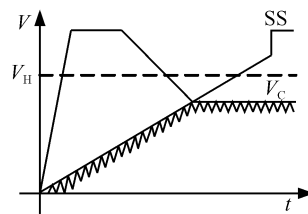


图 3 软启动功能示意图

Fig.3 Sketch map of soft-start function

为误差放大器输出 $V_C$ 、斜坡电压SS、箝位电压 $V_H$ , 其对开关管的“关断”控制逻辑可描述为: 当 $V_S \geq \text{Min}(V_C, SS, V_H)$ 时, 关断MP. 斜坡电压SS通过Ramp内部对电容进行恒流充电实现. 为了减小内部电容, 易于集成, 作者通过振荡器设计了时钟信号控制电流源对电容进行间歇充电. 同时由于新增的两个比较器同ICOMP一样, 需要在一个周期的部分时间内完成翻转, 要求速度较高, 因此其工作电流较大, 这构成了集成DC-DC重要的功耗部分. 作者通过简洁的PWM复合比较器实现了图2虚线框内的3个比较器功能和组合逻辑, 减小了功耗. 具体电路在第三节进行详细介绍。

图3所示为软启动功能示意图, 作者设计的软启动过程如下: 芯片使能有效时, 误差电压 $V_C$ 迅速爬升, 此时箝位电压 $V_H$ 较高, SS较低, 每个周期ISCMP的输出控制OI关闭MP. 随着时钟控制电流源对电容进行充电, SS线性上升, 电感电流的峰值平稳提高. 而随着输出电压的增大,  $V_C$ 逐渐降低. 当 $V_C$ 小于SS时, 控制逻辑切换为每个周期ICOMP的输出控制OI关闭MP, 由于此时输出电压已经接近设定值, 因此电感电流实现平稳过渡, 避免了浪涌电流的产生。

## 3 电路实现

### 3.1 PWM复合比较器

如上所述, 与传统结构相比, 作者提出的结构需要3个比较器以及数字逻辑来控制开关管的驱动信号, 实现软启动功能, 这就增大了芯片面积以及系统功耗. 为减小工作电流、提高效率、简化设计, 作者采用了一种复合比较器<sup>[7]</sup>, 同时完成了不同阶段斜坡电压SS、误差信号 $V_C$ 、箝位电平 $V_H$ 对电流峰值的控制, 实现了PWM比较功能, 即“ $V_S \geq \text{Min}(V_C, SS, V_H)$ 时, 关断MP”的功能. 复合比较器通过自动切换反相输入端信号, 选择尾电流的路径, 用1个比较器实现了3个比较器的功能, 大大减小了功耗, 电路结构如图4所示, 其中,  $(W/L)_{1\sim4} = 80\mu\text{m}/1\mu\text{m}$ ,  $(W/L)_{6,7,9,10} = 5\mu\text{m}/5\mu\text{m}$ ,  $(W/L)_{5,8} = 15\mu\text{m}/5\mu\text{m}$ ,  $I_{S1} = 10\mu\text{A}$ . 考虑到 $V_H$ 为固定电平(约1.2V), 比较器的工作状态可描述如下:

启动阶段,  $SS < V_H < V_C$ , 则M2和M3截止, M1和M4构成差分对进行比较, 实现了软启电压与叠加电平的比较功能, 当 $V_S$ 达到SS时OI输出高电平, 关断MP; 随着SS的增大以及 $V_C$ 的减小,  $V_C < SS < V_H$ , 则

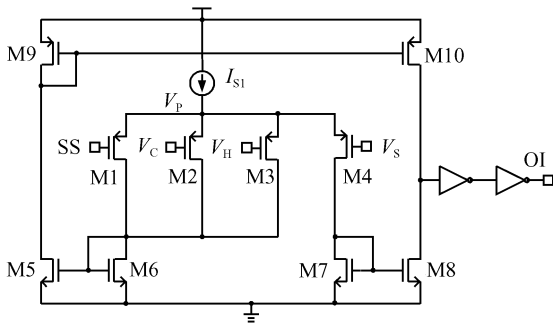


图 4 PWM 复合比较器电路图

Fig.4 Schematic of multiplex PWM comparator

M1 和 M3 截止, M2 和 M4 构成差分对进行比较, 当  $V_s$  达到  $V_c$  时 OI 输出高电平, 关断 MP. 当软启动结束后, SS 被拉高, M1 固定截止, 同样的原理, M2, M3 和 M4 构成了比较器, 实现了图 1 中的 Clamp 功能.

同典型结构相比, 这种复合比较器两边差分对不完全对称, 会存在失调误差. 最大误差将发生在  $SS = V_c = V_H$  时, 此时要求实现的  $V_s$  翻转门限为  $V_{STH} = SS = V_c = V_H$ , 而实际电路中翻转门限  $V_{STH}$  可以在 M6 和 M7 电流相等的条件下得到<sup>[7,8]</sup>:

$$V_{STH} = V_p - |V_{THP}| - \sqrt{\frac{I_{S1}}{\mu_p C_{OX} (W/L)_{1\sim4}}} \quad (2)$$

其中  $V_p$  为 M1~M4 的源极电压, 如图 4 所示;  $V_{THP}$  为 pMOS 的阈值电压;  $\mu_p$  为 pMOS 中空穴的迁移率,  $C_{OX}$  为单位面积的栅氧化层电容. 此时, 由于 M1/M2/M3 并联, 等效沟道宽度变大, 因此此时  $V_c$  可以表示为:

$$V_c = V_p - |V_{THP}| - \sqrt{\frac{I_{S1}}{3\mu_p C_{OX} (W/L)_{1\sim4}}} \quad (3)$$

则此时的翻转门限误差  $\Delta_{max}$  为:

$$\Delta_{max} = V_{STH} - V_c = \left(\frac{1}{\sqrt{3}} - 1\right) \sqrt{\frac{I_{S1}}{\mu_p C_{OX} (W/L)_{1\sim4}}} \quad (4)$$

由上式可见, 为了减小  $\Delta_{max}$ , 可以减小  $I_{S1}$  或增大  $(W/L)_{1\sim4}$ , 但减小  $I_{S1}$  会减小比较器输出的压摆率, 因此可以适当增大  $(W/L)_{1\sim4}$ . 在降压变换器应用中,  $SS = V_c = V_H$  的情况几乎不会发生, 即使发生, 也只会造成轻微的门限漂移. 同时实际工作中, 由于反馈环路可以实时调整  $V_c$ , 达到一种动态平衡, 所以比较器的门限漂移不会带来明显的影响. 另外, 软启动以及箝位阈值在实际中也不要非常精确, 因此复合比较器很容易满足实际要求.

### 3.2 斜坡电压产生电路

作者提出的斜坡电压产生电路如图 5 所示, 采用对电容进行充电的方式设计实现. 其中,  $(W/L)_{1\sim6} = 3\mu\text{m}/0.5\mu\text{m}$ ,  $(W/L)_7 = 10\mu\text{m}/0.5\mu\text{m}$ ,  $(W/L)_8 = 0.8\mu\text{m}/10\mu\text{m}$ .  $C_s$  为片内集成软启动电容, 采用双层多晶实现; 恒定电流源  $I_{S2} = 100\text{nA}$ .  $V_R$  为内部基准电压;

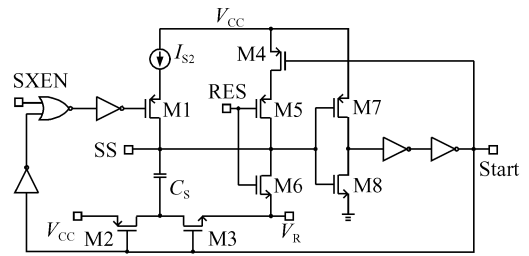


图 5 斜坡电压产生电路

Fig.5 Schematic of ramp voltage generator

SS 为电容产生的斜坡电压; SXEN 为窄脉冲时钟信号; RES 为重新进行软启动的使能控制信号, 正常工作时为低电平, 出现过压、过温等特殊情况下为高电平. Start 为数字输出, 低电平时表示软启动结束. 图 5 所示电路的工作状态可描述如下:

当芯片使能工作时, Start 为高电平, M3 导通, M2 和 M4 截止,  $C_s$  的下极板接到  $V_R$ . SXEN 控制电流源  $I_{S2}$  对  $C_s$  进行充电. 由于此时 SS 通过 PWM 复合比较器与  $V_s$  进行比较,  $SS < V_s$  时 MP 一直处于关断状态, 因此为了优化软启动波形, 作者设计 SS 由非零电压  $V_R$  开始线性上升, 且  $V_R$  等于图 1 中的基础电平  $I_{DC} R_2$ . 为了限制 SS 的上升速度, 延长软启动时间, 同时减小片内电容的使用, 通过振荡器每 4 个周期产生一个 50ns 的低电平脉冲 SXEN, 可由振荡器产生的时钟经两个 D 触发器分频产生. 这样, SS 的电压每 4 个周期上升一次, 上升量为:

$$\Delta V = 50\text{ns} \times I_{S1} / C_s \quad (5)$$

M7, M8 构成了比较器, 其阈值电压  $V_{TH} > V_H$ , 当近似线性增大的 SS 超过该阈值时, Start 由高电平变为低电平, M2 和 M4 导通, M1 和 M3 截止, 停止对电容充电, SS 被拉至  $V_{CC}$ , 由于  $C_s$  的上下极板电压均为  $V_{CC}$ , 电容被强制放电, 软启动结束. 当在软启动过程中或已经结束时, 检测到过压或者过温关断情况, RES 变为高电平,  $SS = V_R < V_{TH}$ , Start 为高电平,  $C_s$  的上下极板电压均为  $V_R$ , 放电完毕, 重新进行软启动.

## 4 测试结果与讨论

作者提出的软启动结构已经应用于一款电流模 PWM 型单片同步整流降压 DC-DC 变换器中, 芯片已经基于 Magnachip  $0.5\mu\text{m}$  CMOS 工艺采用 Cadence 和 Hspice 等软件在工作站上完成电路和版图设计, 并进行了投片. 芯片采用小型化 TSOT23-5 封装, 特性指标如表 1 所示. 同步整流技术避免了片外肖特基二极管的使用, 提高了效率. 输入电压可以为  $2.5 \sim 5.5\text{V}$ , 非常适用于单锂离子电池供电系统. 低漏失工作的实现使得便携应用中的电池寿命进一步延长. 作者实现的 DC-DC 将开关管、同步管、电流检测电路、软启动电路以及频率补偿网络全部集成在芯片内部, 同时采用陶瓷电容, 这样大大节省了 PCB 面积.

表 1 实现芯片的性能指标

Table 1 Performance summary of the presented chip

Input voltage range	2.5~5.5V
Inductor (off-chip)	2.2 $\mu$ H
Input capacitor (off-chip)	4.7 $\mu$ F
Output capacitor (off-chip)	10 $\mu$ F
Max output current	600mA
Output voltage ripple	10mV
Oscillator frequency	1.5MHz
Reference voltage	0.6V
High side switch on resistance	0.28 $\Omega$
Low side switch on resistance	0.30 $\Omega$

图 6 为该芯片的版图以及局部显微照片,裸片面积为  $878\mu\text{m} \times 1313\mu\text{m}$ ,斜坡电压产生电路及 PWM 复合比较器位置如图所示.在片内数字软启动方案中,要避免浪涌电流,需要设计大量 D 触发器以及 DAC 控制网络来满足各种负载下的峰值电流限制.而作者方案通过巧妙的模拟电路实现,不但简化了设计,而且软启动电路可以节省约 30% 的面积.如图 6 所示,内建软启动电路面积小于整体的 1%.图 7(a)所示为特性指标与作者芯片一致的 LTC3406B (Linear Corp)<sup>[9]</sup> 在输入电压 3.6V,输出电压 1.8V 负载电流 600mA 常温条件下的启动测试波形.随着使能信号 RUN 跳变为 2V,输出电压  $V_{\text{OUT}}$  虽然没有发生过冲,但由于没有软启动电路,电感电流  $I_L$  达到了 1.3A,芯片存在明显的浪涌电流.图 7 (b)所示为作者芯片的软启动测试波形.由于本结构采用间歇充电,  $V_{\text{OUT}}$ ,  $I_L$  以 4 个周期为台阶平稳上升, 140 $\mu\text{s}$  后软启动成功,未发现浪涌电流以及输出电压过冲.

软启动过程结束后,芯片正常工作,内建软启动电路对芯片的正常工作没有任何影响,且实现了高达 96% 的效率.在  $-40 \sim 85^\circ\text{C}$  温度范围内,利用 X7R 的陶瓷电容对各种输入输出电压、负载电流的情况进行了性能测试.结果表明,在各种占空比下芯片均能正常稳定工作,常温下芯片的负载调整率以及线性调整率均小于 0.4%.图 8 所示为输入电压 3.6V,输出电压 1.2V 的负载阶跃响应测试波形.负载电流从 200mA 阶跃到 600mA,输出电压的响应时间小于 5 $\mu\text{s}$ ,幅度变化仅为 50mV.可见,系统具有优越的响应能力.

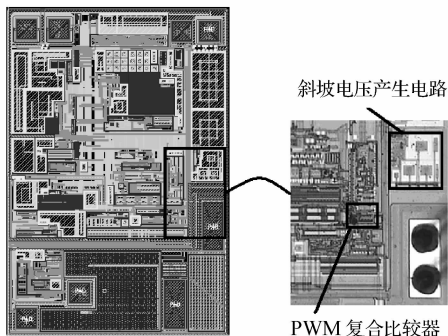


图 6 实现芯片的版图以及局部显微照片

Fig. 6 Layout and local micrograph of presented chip

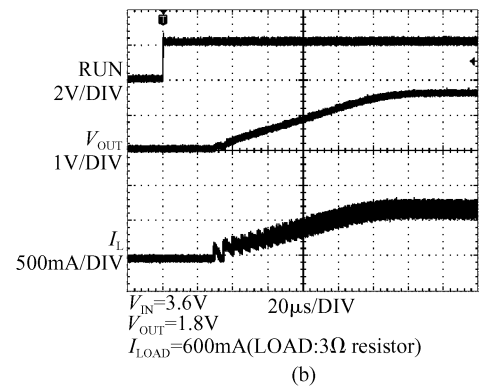
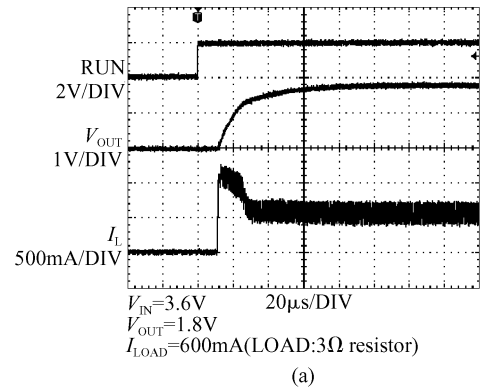


图 7 启动测试波形 (a) 没有软启动;(b) 带软启动

Fig. 7 Measured waveforms of start up (a) No soft-start;(b) With soft-start

## 5 结论

作者针对便携式应用 PWM 控制电流模降压变换器,提出了一种新颖的 CMOS 片内集成软启动电路,并在 0.5 $\mu\text{m}$  CMOS 工艺上进行了投片验证.该结构在片内对电容进行间歇充电,并通过 PWM 复合比较器实现了斜坡电压、误差电压、箝位电压对电流的控制,避免了浪涌电流.该电路结构简单,易于实现,减少了芯片引脚数目,降低了 PCB 面积,利于便携式应用,对其他电源变换器以及数模混合电路的设计具有借鉴作用.

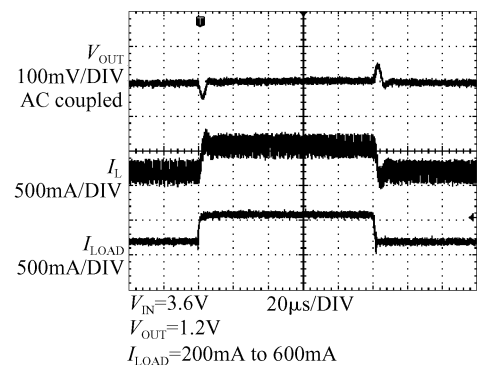


图 8 负载阶跃响应

Fig. 8 Measured load step response

## 参考文献

- [ 1 ] Lee C F, Mok P K T. A monolithic current-mode CMOS DC-DC converter with on-chip current-sensing technique. *IEEE J Solid-State Circuits*, 2004, 39(1): 3
- [ 2 ] Ribellino C, Milazzo P. Switch-type voltage regulation with reduction of occupied space for soft-start functions. US Patent, Patent No. US6552517, 2003
- [ 3 ] Yuan Bing, Lai Xinquan, Ye Qiang, et al. A novel compact soft-start circuit with internal circuitry for DC-DC converters. *ASICON 2007 7th Int Conf on ASIC Proc, Guilin*, 2007: 450
- [ 4 ] Lai Xinquan, Guo Jianping, Yu Weixue, et al. A novel digital soft-start circuit for DC-DC switching regulator. *ASICON 2005 6th Int Conf on ASIC Proc, Shanghai*, 2005: 564
- [ 5 ] Wang Haiyong, Li Yongming, Chen Hongyi. A novel soft-start circuit for DC/DC switching regulator using voltage compensation technique. *Microelectronics*, 2002, 32(1): 20 (in Chinese) [王海永, 李永明, 陈弘毅. 一种采用电压补偿技术的 DC/DC 开关电源软启动电路. *微电子学*, 2002, 32(1): 20]
- [ 6 ] Yuan Bing, Lai Xinquan, Li Yanming, et al. The design of internal load independent compensation for current-mode DC-DC converters. *ASICON 2007 7th Int Conf on ASIC Proc, Guilin*, 2007: 446
- [ 7 ] Wang Hongyi, Lai Xinquan, Li Yushan. Reducing the slope compensation effect on the load capacity of DC-DC converters. *Chinese Journal of Semiconductors*, 2006, 27(8): 1484 (in Chinese) [王红义, 来新泉, 李玉山. 减小 DC-DC 中斜坡补偿对带载能力的影响. *半导体学报*, 2006, 27(8): 1484]
- [ 8 ] Razavi B. *Design of analog CMOS integrated circuits*. McGraw-Hill, 2000
- [ 9 ] <http://www.linear.com/pc/downloadDocument.do?navId=H0,C1,C1003,C1042,C1032,C1064,P2255,D1115>

## Design of an On-Chip Soft-Start Circuit Integrated in Buck Regulators

Yuan Bing<sup>1,2,†</sup>, Lai Xinquan<sup>2</sup>, Li Yanming<sup>1</sup>, Ye Qiang<sup>2</sup>, and Jia Xinzhong<sup>1</sup>

(1 *School of Microelectronics, Xidian University, Xi'an 710071, China*)

(2 *Institute of Electronic CAD, Xidian University, Xi'an 710071, China*)

**Abstract:** Following the trend of integration in current-mode buck regulators, a soft-start circuit integrated on-chip is presented. A narrow pulse signal is generated by an oscillator. To get the ramp voltage, the on-chip capacitor is charged by a small constant current source with intervals. A multiplex comparator with low power dissipation is designed skillfully to limit the peak current, avoiding the inrush current and achieving soft-start. The presented circuit, which is concise and simple to implement, reduces the pin number and saves PCB space. A DC-DC buck converter with the proposed structure has been fabricated in a 0.5 $\mu\text{m}$  CMOS process for validation. The measured result shows that the chip starts up successfully in 140 $\mu\text{s}$  with 3.6V input, 1.8V output, and 600mA load current.

**Key words:** soft-start circuit; buck regulator; current mode control; inrush current; integrated on-chip

**EEACC:** 1280; 2570D

**Article ID:** 0253-4177(2008)10-2069-05

† Corresponding author. Email: yuanbing1983@126.com; byuan@mail.xidian.edu.cn

Received 13 April 2008, revised manuscript received 26 May 2008