

# Ar<sup>+</sup> 背面轰击对肖特基势垒特性的影响

李观启 曾勇彪 王剑飞 黄美浅 曾绍鸿

(华南理工大学应用物理系 广州 510641)

**摘要** 用低能量氩离子束轰击肖特基势垒二极管芯片背面,能有效减小反向电流和理想因子,增高势垒高度和减小势垒电容。对于较大的轰击能量和束流密度,特性改善的效果较显著。但过长的轰击时间会使改善的程度减小,甚至可能使特性变坏。实验证明,势垒特性的改善与界面态和固定电荷密度的减小有关。文中利用应力补偿机理对结果进行分析。

**PACC:** 7330, 7340, 8160, 7850

## 1 引言

众所周知,肖特基二极管的特性与势垒高度和理想因子有关,即由于界面状态的影响<sup>[1,2]</sup>,界面态密度不仅与悬挂键有关,而且与缺陷和金属原子的沾污有关<sup>[3~5]</sup>。因此可用吸除技术来减小界面态密度,以改善器件性能。业已证明,利用高能量( $> 10\text{keV}$ )离子注入及高温( $> 800^\circ\text{C}$ )和长时间( $> 1\text{h}$ )后退火技术,能有效地吸除硅中的金属原子和缺陷<sup>[6~9]</sup>。然而,该技术不能用于吸除上部铝电极制造过程中引入的金属原子和缺陷。实验证明,用低能量氩离子束轰击器件背面,能有效改善双极晶体管和MOS场效应晶体管特性<sup>[10,11]</sup>。本文研究轰击能量、时间和束流密度对肖特基势垒特性的影响,并对结果进行分析。

## 2 实验程序

利用电阻率为 $0.5\sim 0.8\Omega\cdot\text{cm}$ 的 $n/n^+$ 型(111)硅外延片和常规平面工艺制成肖特基二极管和MOS电容器芯片。MOS电容器的氧化层厚度为 $50\text{nm}$ ,其余氧化层的厚度约为 $500\text{nm}$ ,上部铝电极的面积为 $2.83\times 10^{-2}\text{cm}^2$ 。将芯片置于离子束镀膜机中,在 $1.33\text{mPa}$ 的真空度和室温下,用能量为 $350$ 和 $550\text{eV}$ 和束流密度为 $0.3$ 和 $0.5\text{mA}/\text{cm}^2$ 的氩离子束轰

李观启 男,1940年出生,教授,从事微电子学方面的教学和研究  
曾勇彪 男,1944年出生,讲师,从事微电子学方面的研究  
王剑飞 男,1967年出生,工程师,从事微电子学方面的研究  
1997-09-27收到,1998-04-22定稿

击芯片背面,轰击时间为 5~ 60min. 最后芯片背面蒸铝,并在 450 °C 下用氮气保护退火 20min. 用常规法测量势垒的正、反向  $I$ - $V$  特性,用高频  $C$ - $V$  特性仪测量势垒的电容特性,用高频和准静态  $C$ - $V$  法测定固定电荷密度和界面态密度

### 3 实验结果

轰击时间对器件正、反向  $I$ - $V$  特性的影响分别在图 1 和图 2 中给出. 随着轰击时间的增加,正向电阻和反向电流显著减小. 对于轰击 30min 的样品,反向电流减小约一个数量级. 此外还发现,采用较大轰击能量(550eV)和束流密度( $0.5\text{mA}/\text{cm}^2$ )的效果较好,且轰击时间超过 30min 后特性开始变差.

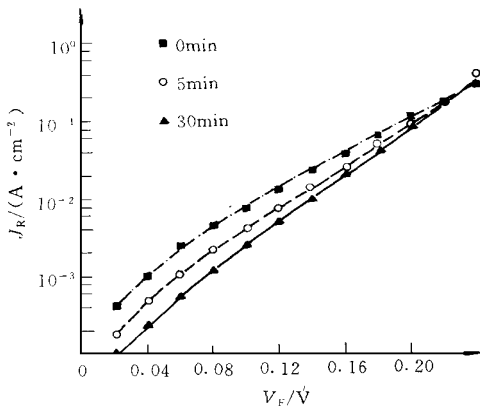


图 1 正向  $I$ - $V$  特性

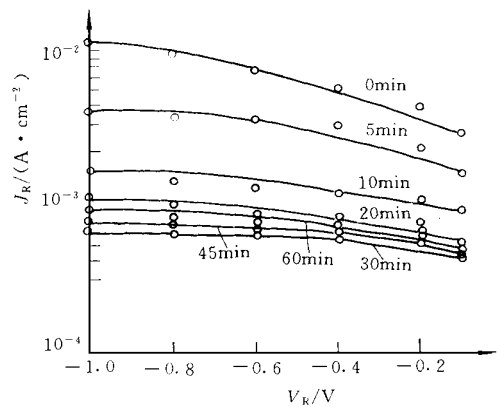


图 2 反向  $I$ - $V$  特性

肖特基势垒的电流密度可表示为<sup>[1]</sup>

$$J = J_s \exp(qV/nkT) \quad (1)$$

$$J_s = A^* T^2 \exp(-q\Phi_b/kT) \quad (2)$$

式中  $V$  为外加电压;  $q$  为电子电荷;  $k$  为玻尔兹曼常数;  $T$  为绝对温度;  $n$  为理想因子;  $A^*$  为有效理查森常数;  $\Phi_b$  为势垒高度. 根据式(1)和(2),利用最小二乘法拟合图 1 的数据,可求得  $n$  和  $\Phi_b$ , 分别在表 1 中给出. 结果表明,在 30min 的轰击时间内,  $n$  减小而  $\Phi_b$  增大. 随着轰击时间的增加,特性的改善程度减弱,甚至呈现变坏趋势.

表 1 理想因子  $n$  和势垒高度  $\Phi_b$  随轰击时间  $t$  的变化(550eV,  $0.5\text{mA}/\text{cm}^2$ )

$t/\text{min}$	0	5	10	20	30	45	60
$n$	1.40	1.23	1.14	1.10	1.08	1.10	1.12
$\Phi_b/\text{V}$	0.638	0.660	0.672	0.680	0.682	0.679	0.675

图 3 给出肖特基势垒电容  $C$  随反向偏压  $V$  的变化. 利用如下关系式<sup>[1]</sup>和最小二乘法可

确定耗尽区的内建电势  $V_{bi}$ 、掺杂浓度  $N_D$  和势垒高度  $\Phi_b$  为<sup>[1]</sup>

$$C^{-2} = 2(V_{bi} - V - kT/q)/(S^2 \epsilon_s q N_D) \quad (3)$$

$$q\Phi_b = qV_{bi} + E_g/2 - kT \ln(N_D/n_i) \quad (4)$$

式中  $S$  为二极管面积;  $\epsilon_s$  为硅的介电常数;  $E_g$  为禁带宽度;  $n_i$  为本征浓度。结果表明,  $N_D$  的值基本不变(约为  $7.99 \times 10^{15} \text{ cm}^{-3}$ )。  $V_{bi}$ 、 $\Phi_b$ 、固定电荷密度  $Q_f$  和界面态密度  $D_{it}$  的值在表 2 中给出。显然  $\Phi_b$  值与从  $I$ - $V$  特性确定的值基本一致, 而  $Q_f$  和  $D_{it}$  随轰击时间的变化与  $n$  和  $\Phi_b$  的变化规律相似。

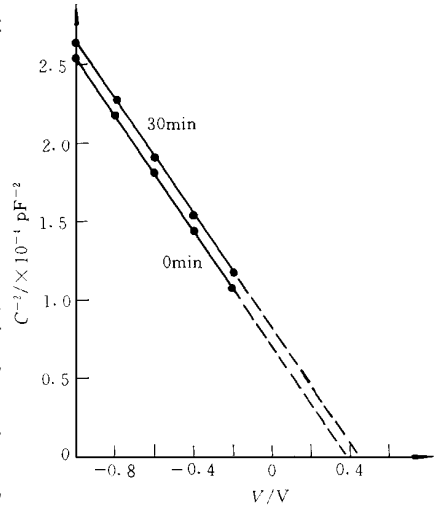


图 3  $C^{-2}$  随电压的变化

表 2 内建电势  $V_{bi}$ 、势垒高度  $\Phi_b$ 、固定电荷密度  $Q_f$  和界面态密度  $D_{it}$  随轰击时间  $t$  的变化

$t/\text{min}$	0	5	10	20	30	45	60
$V_{bi}/\text{V}$	0.415	0.444	0.451	0.458	0.463	-	-
$\Phi_b/\text{V}$	0.663	0.661	0.668	0.675	0.680	-	-
$Q_f/10^{11} \text{ cm}^{-2}$	5.0	3.5	3.0	2.5	2.6	2.7	2.9
$D_{it}/10^{11} (\text{cm}^{-2} \cdot \text{eV}^{-1})$	2.5	0.55	0.38	0.36	0.27	0.33	0.33

### 4 讨论和结论

芯片背面经氩离子轰击后,  $\text{SiO}_2$ -Si 系统的  $D_{it}$  和  $Q_f$  减小, 是由于背面轰击及由之产生的晶格损伤层有释放应力或应力补偿作用<sup>[10,11]</sup>, 使缺陷密度减小的结果。在 Al-Si 界面极薄  $\text{SiO}_2$  层中的  $Q_f$  使 n-Si 表面处形成电子积累层, 导致耗尽区变窄,  $\Phi_b$  降低, 从而使反向电流和势垒电容增大。轰击后  $Q_f$  减小, 有利于减小反向电流,  $D_{it}$  和耗尽区复合中心(与缺陷有关)的减小, 有利于  $n$  减小, 从而改善正向  $I$ - $V$  特性。然而过长时间的轰击可能出现应力过补偿, 产生新缺陷, 使改善程度减弱甚至使特性变坏。

我们的结论是: 氩离子轰击能有效地改善肖特基势垒特性, 且改善效果与轰击能量、时间和束流密度有关。轰击对势垒特性的改善与界面态和固定电荷密度的减小有关。

### 参 考 文 献

[1] S. M. Sze, Physics of Semiconductor Device, John Wiley and Sons Inc., New York, 1981.  
 [2] E. H. Rhoderich, Metal-Semiconductor Contacts, Oxford U. Press, 1978.  
 [3] P. F. Schmidt and L. P. Adda, J. Appl Phys., 1974, 45(4): 1826.  
 [4] R. P. Vasquez and A. Madhukar, Appl Phys Lett., 1985, 47(9): 998.

- [ 5 ] T. Sakurai and T. Sugano, *J. Appl Phys* , 1981, **52**(4): 2889.  
[ 6 ] K. D. Beyer and T. H. Yeh, *J. Electrochem. Soc* , 1982, **129**(11): 2527.  
[ 7 ] M. R. Poponiak, T. Nagasak, and T. H. Yeh, *J. Electrochem. Soc* , 1977, **124**(11): 1802.  
[ 8 ] W. D. Sawyer, J. Weber, G. Nabert, *et al* , *J. Appl Phys* , 1990, **68**(12): 6179.  
[ 9 ] J. S. Kang and D. K. Schroder, *J. Appl Phys* , 1989, **65**(8): 2974.  
[ 10 ] 李观启, 黄美浅, 曾绍鸿, *半导体学报*, 1996, **17**(10): 775.  
[ 11 ] 李观启, 曾绍鸿, 黄美浅, *半导体学报*, 1996, **17**(6): 464.

## Effects of Backsurface Argon Ion Bombardment on Electrical Characteristics of Schottky Barrier

Li Guanqi, Zeng Yongbiao, Wang Jianfei, Huang Meiqian, Zeng Shaohong

*(Department of Applied Physics, South China University of Technology, Guangzhou 510641)*

Received 27 September 1997, revised manuscript received 22 April 1998

**Abstract** Results show that the low energy argon ion beam bombard the backsurface of Schottky barrier diodes can effectively decrease the reverse current and ideality factor, increase the barrier height and decrease the barrier capacitance. The effects are related to the ion energy, beam intensity and bombardment time. It is proved that the improvement of barrier characteristics is related to the decrease of interface state density and fixed charge density. Stress compensation may be used to explain the experimental results.

**PACC:** 7330, 7340, 8160, 7850