

一种基于电荷泵技术的界面态 横向分布测量方法

杨晓东 田立林 陈文松

(清华大学微电子学研究所 北京 100084)

摘要 本文以电荷泵技术为测量手段, 结合数值计算, 提出了一种新的测量界面态横向分布的方法。与传统方法相比具有理论模型较完善、测量中不引入新的蜕变、易于实现的特点, 适用于研究短沟道器件的热载流子蜕变效应。用该方法对 $1.2\mu\text{m}$ LDD 结构 n-MOSFET 进行了研究, 得到了应力后漏端附近产生的界面态的横向分布以及应力后阈值电压、平带电压的变化, 并能确定由于热电子注入产生的氧化层陷阱电荷的数量和位置。

EEACC: 7310D, 2530F; CCACC: 4100

1 引言

集成电路的飞速发展要求 MOS 器件沟道尺寸不断减小, 但由于非恒场缩小 (nonconstant field scaling) 使得沟道内电场不断变强, 由此造成的热载流子注入效应及其带来的一系列后果已成为 VLSI/ULSI 设计中不可忽略的问题。充分了解热载流子注入效应的物理机制可以帮助设计者有效地减小或利用热载流子效应以优化器件或电路设计。自八十年代以来, 人们对热载流子注入效应已作了许多研究工作, 提出了许多物理模型 (其中比较有代表性的如 Hofmann 的双载流子注入产生界面态蜕变模型^[1], Hu 的界面态产生唯象模型^[2]), 但对其本质的认识仍很初步, 存在许多模糊甚至是互相矛盾的解释。深入研究热载流子效应的主要困难是热载流子注入效应产生的界面态 (interface trap) 和氧化层陷阱电荷 (oxide trap charge) 局域不均匀地分布在漏端附近, 使得我们很难定量地确定热载流子注入前后的界面态和氧化层陷阱电荷的数量及其位置。从八十年代末开始, 人们提出了许多测试方法希望能够定量地测量界面态, 如 $C-V$ 法^[3]、 $1/f$ 噪声分析法^[4]、栅控漏衬 PN 结法^[5]等等。但研究表明以上方法都存在各自的问题不适用于研究较短沟道的热载流子效应。经过长期的研究和探索, 电荷泵技术 (Charge Pumping Technique)^[6-8] 从诸多测试方法中脱颖而出。由于其物理模型较清楚, 相对其它方法较易实现, 并能够直接反映界面态的数量, 使得该

杨晓东 硕士, 主要研究领域为深亚微米 MOS 器件的热载流子效应
田立林 副教授, 主要从事器件物理研究和半导体物理教学工作
陈文松 博士生, 主要研究方向为深亚微米 MOS 器件物理和新结构
1997-09-24 收到, 1998-02-17 定稿

技术成为研究界面态的主要手段。目前人们已利用该技术测量出界面态的横向空间分布^[9-11]、能量分布^[8,12,13]、俘获截面^[8]等其它方法很难测量到的数据,体现出其广阔的应用前景。本文基于电荷泵技术提出了一种能有效地确定热载流子注入后漏端附近产生的界面态及氧化层陷阱电荷的数量及横向分布的方法。

2 电荷泵技术简介

图 1 是电荷泵效应的基本实验装置,以 n-MOSFET 为例。

MOSFET 的栅上加图 1(a)所示的脉冲,其高电平 V_{gh} 大于 MOSFET 的阈值电压 V_{th} , 低电平 V_{gl} 低于其平带电压 V_{fb} 。脉冲的上升时间 t_{rk} 、下降时间 t_{rf} 均小于界面态发射的时间常数。

当栅压位于脉冲高电平期间,沟道表面处于反型状态,电子从源漏流向沟道,其中一部分为界面态所俘获。当栅压变为低电平时,沟道将变为积累状态,沟道可动电子流回源漏。但是,由于 t_{rk} 、 t_{rf} 均小于界面态发射时间常数,那些被界面态俘获的电子,尤其是那些位于较深能级界面态上的电子,将来不及发射回导带,而和衬底来的空穴复合。同理,在栅压由低电平向高电平瞬变时,界面态上来不及发射回价带的空穴将与源漏来的电子复合。因此从整个周期来看,相当于产生了一股由衬底流向源漏的电流(对 p-MOS 则电流方向相反)。

这个电流称为电荷泵电流 I_{cp} 。电荷泵效应最早由 Brugler 和 Jespers 在 1969 年提出^[6]。1984 年 Groesenken 等基于 SRH 表面复合理论,建立了较完整的电荷泵效应物理模型并得到了电荷泵电流表达式^[7]:

$$I_{cp} = 2q \overline{D_{it}} f W L k T \left[\ln \left(n_i \sqrt{\sigma_n \sigma_p} \frac{V_{th} - V_{fb}}{\Delta V_g} \sqrt{t_{rf}} \right) \right] = q \Delta E f W L \overline{D_{it}} \quad (1)$$

其中 $\overline{D_{it}}$ 为平均界面态密度; f 为栅脉冲频率; V_{th} 、 V_{fb} 分别为阈值电压和平带电压; v 为载流子热运动速度; $\sqrt{\sigma_n \sigma_p}$ 为电子和空穴俘获截面的几何平均值; t_{rk} 、 t_{rf} 分别为栅脉冲的上升和下降时间; W 、 L 分别为沟道的宽和长; ΔV_g 为栅脉冲幅度; ΔE 为参与电荷泵电流的界面态能量范围; n_i 为本征载流子浓度。

由上式可以看出, $I_{cp} \propto \overline{D_{it}}$, 因此电荷泵电流直接反映了沟道界面态的数量。另外又由于 $I_{cp} \propto f$, 所以适当提高脉冲频率可以提高 I_{cp} 电流以克服寄生电流的影响。这两个特点对于我们研究界面态是极为方便的。

需要说明的是,公式中的 V_{th} 与通常意义上由转移特性 $I_{ds}-V_{gs}$ 得到的阈值电压不同。这里 V_{th} 的还是一个空间位置的函数。沟道中某一点的界面态为参与电荷泵效应应满足以下条件: 该点的表面电子浓度在栅压为高电平时应足够高,使得位于费米能级以下的界面态上俘获的空穴能与导带电子在高电平期间有足够大的复合几率。而在低电平期间该点又具有足

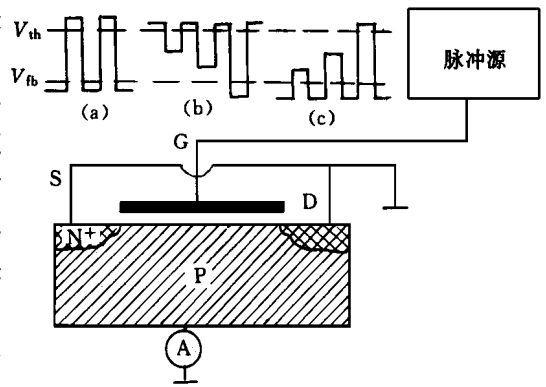


图 1 测量电荷泵效应的基本实验装置

够高的表面空穴浓度来与位于费米能级以上的界面态上俘获的电子复合。电子阈值浓度 n_s 和空穴阈值浓度 p_s 可分别由电子复合时间 τ_n 和空穴复合时间 τ_p 来确定:

$$\tau_n = \frac{1}{v\sigma_n n_s} \quad (2)$$

$$\tau_p = \frac{1}{v\sigma_p p_s} \quad (3)$$

其中 τ_n 、 τ_p 分别为脉冲高电平和低电平时间

基于以上条件沟道中某一点的 $V_{th}(x)$ 定义为当该点的沟道表面电子浓度达到阈值浓度 n_s 时对应的栅压; 同理 $V_{fb}(x)$ 定义为当该点的沟道表面空穴浓度达到阈值浓度 p_s 时对应的栅压。显然, 由于源漏结附近的电子浓度高于沟道中央, 沟道中央的 $V_{th}(x)$ 、 $V_{fb}(x)$ 应比源漏附近大

3 传统的界面态横向分布测量方法

由于沟道电场峰值位于漏结附近, 热载流子注入造成的界面损伤也局域在漏端。文献[9~11]提出了测量局域在漏端附近 Si-SiO₂ 界面的界面态空间分布的方法

文献[9]中采用的方法是测量不同漏压 V_r 下的最大电荷泵电流 $I_{cp\max}$, $I_{cp\max}$ 的大小取决于对电荷泵电流有贡献的所有沟道表面的界面态。通过改变漏压可以改变参与电荷泵电流的有效界面态沟道长度 L_{cp} , 它随漏压的变化关系通过器件模拟获得。再利用 $I_{cp\max}-V_r$ 曲线便可求出沟道各点的界面态密度 $N_{it}(x)$ 。该方法原理较为简单, 但它忽略了四个对测量结果将产生很大影响的因素, 使得该方法不适用于短沟道尤其是 LDD 结构 MOS 器件的界面态研究。首先, 电荷泵电流的测量依赖于 $V_{th}(x)$ 、 $V_{fb}(x)$, 而 $V_{th}(x)$ 、 $V_{fb}(x)$ 直接与漏压相关。模拟表明漏压改变时 V_{th} 、 V_{fb} 将发生较大变化^[14], 因此通过改变漏压来耗尽沟道的方法是不可取的。第二, 短沟 MOS 器件为减小热电子效应通常采用 LDD 结构, 由于电场峰值由漏端靠近沟道处移向 n^+ 区, 因而界面态的峰值也应位于该区域。这样通过增大漏压来耗尽沟道的做法将无法测量到界面态峰值的实际位置。第三, 通过改变漏压来改变 L_{cp} 效率较低, 通常需要加到 4V 左右才能将它调整到所需的范围, 对于目前亚微米器件中普遍采用的浅结工艺来说此时漏结反向漏电流的影响已不能忽略。另外通过器件模拟来确定 L_{cp} 随 V_r 的变化关系是否和实际测量的器件相符是一个值得讨论的问题。研究表明, 应力后的界面态峰值横向分布范围通常在 0.15 μm 左右, 器件模拟时栅长的定义稍有偏差即会对计算结果造成极大误差。文献[10, 11]对[9]的测量方法作了改进, 漏压采用了相位与栅压反相的信号。该信号的低电平恒为零, 高电平为所加的漏结反向偏压。这样仅在沟道处于积累时改变 L_{cp} , 而在反型状态时, 沟道处于相同的状态。这种方法可以有效地消除 V_r 对 V_{th} 、 V_{fb} 的影响, 但同样存在上面所述的后几个问题, 同时对测试仪器也提出了很高的要求, 保证测量中栅压 V_g 与漏压 V_r 相位的严格反相并不是一件容易实现的事情。针对上述问题, 我们提出了以下测试方法

4 测试及计算方法

测试设备仍见图 1, 其中脉冲源用 HP8116 可编程信号发生器, 电荷泵电流 I_{cp} 用

HP4061 半导体参数测试仪测量, n-MOSFET 的源漏在测量中始终接地, 栅上分别加图 1 (b) (高电平 V_{gh} 为足够高的固定电平, 低电平 V_{gl} 逐渐下降到低于源漏结的平带电压)、(c) (V_{gl} 为足够低的固定电平, V_{gh} 逐渐上升到高于沟道阈值电压) 所示的信号. 测得的相应 $I_{cp}-V_{gl}$, $I_{cp}-V_{gh}$ 曲线分别用 A、B 标示, 如图 2 所示. 测试所用样品为 $1.2\mu\text{m}$ LDD nMOSFET, 源漏 n^+ 结深约 $0.2\mu\text{m}$, n^- 结深约 $0.1\mu\text{m}$, LDD 侧壁长为 $0.15\mu\text{m}$. 图中曲线 a 对应未加应力, b 加 1200 秒应力, c 加 3000 秒应力. 应力条件为 $V_g = 1\text{V}$, $V_{ds} = 8\text{V}$.

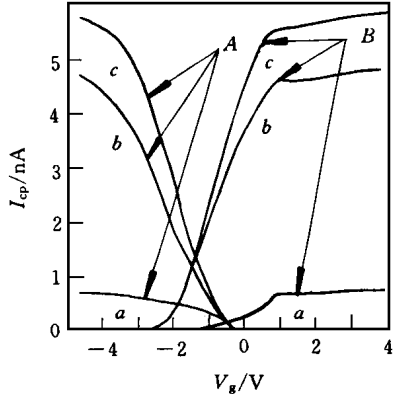


图 2 $I_{cp}-V_{gl}$ 和 $I_{cp}-V_{gh}$ 曲线

假设应力前沟道状态为对称分布, 即 $V_{th}(x) = V_{th}(L_{eff}-x)$ 、 $V_{fb}(x) = V_{fb}(L_{eff}-x)$ (以重掺杂漏结边缘为原点, x 轴正方向为漏指向源, L_{eff} 为源漏重掺杂区边缘的间距). 在图 1 (b)、(c) 两种栅压波形下的 I_{cp} 的公式分别为:

$$I_{cp}(V_{fb}(x)) = 2qWf \int_x^{L_{eff}/2} N_{it}(x) dx \tag{4}$$

$$I_{cp}(V_{th}(x)) = 2qWf \int_0^x N_{it}(x) dx \tag{5}$$

其中 $V_{fb}(x) = V_{gl}$ 而 $V_{th}(x) = V_{gh}$. 若再假定应力前 N_{it} 为常数 $N_{it,0}$, 不随 x 改变. 方程两边对 x 求导可得

$$\frac{dI_{cp}}{dV_{gl}} \frac{dV_{fb}}{dx} = -2qWfN_{it,0} \tag{6}$$

$$\frac{dI_{cp}}{dV_{gh}} \frac{dV_{th}}{dx} = -2qWfN_{it,0} \tag{7}$$

其中 $\frac{dI_{cp}}{dV_{gl}}$ 、 $\frac{dI_{cp}}{dV_{gh}}$ 可由图 2 曲线 a 获得, 再利用边界条件可求得 $V_{fb}(x)$ 、 $V_{th}(x)$ 和 $N_{it,0}$. 加了应力之后, 由于产生了氧化层陷阱电荷 $Q_{ox}(x)$, V_{th} 、 V_{fb} 必将发生相应变化. 考虑到应力后将在漏端产生大量的界面态, 因此可忽略应力前的本征界面态并假定应力后产生的界面态均在漏端. 应力后 (6)、(7) 两式变为

$$\frac{dI_{cp,s}}{dV_{gl}} \frac{dV_{fb,s}}{dx} = -qWfN_{it,s}(x) \tag{8}$$

$$\frac{dI_{cp,s}}{dV_{gh}} \frac{dV_{th,s}}{dx} = -qWfN_{it,s}(x) \tag{9}$$

下标 s 表示应力之后. 假设应力前后的 V_{th} 、 V_{fb} 变化大小相同, 我们有

$$V_{th,s}(x) = V_{th}(x) + V(x), \quad V_{fb,s}(x) = V_{fb}(x) + V(x) \tag{10}$$

其中

$$V(x) = Q_{ox}(x)/C_{ox}(x) \tag{11}$$

把 (10) 式代入 (8)、(9) 两式可得

$$\frac{dI_{cp,s}}{dV_{gl}} \left(\frac{dV_{fb}}{dx} + \frac{dV}{dx} \right) = -qWfN_{it,s}(x) \tag{12}$$

$$\frac{dL_{\text{eq},s}}{dV_{\text{gb}}}\left(\frac{dV_{\text{th}}}{dx} + \frac{dV_{\text{fb}}}{dx}\right) = qWfN_{\text{it},s}(x) \tag{13}$$

其中 $\frac{dL_{\text{eq},s}}{dV_{\text{gb}}}$ 、 $\frac{dL_{\text{eq},s}}{dV_{\text{th}}}$ 可由测试结果获得, $\frac{dV_{\text{th}}}{dx}$ 、 $\frac{dV_{\text{fb}}}{dx}$ 由(6)、(7)两式得到 所以(12)、(13)联立再加上边界条件 $V(L_{\text{eff}}/2) = 0$ 可解得 $N_{\text{it},s}(x)$ 和 $V(x)$, 进一步由(10)、(11)式可得到 $V_{\text{th}}(x)$ 、 $V_{\text{fb}}(x)$ 和 $Q_{\text{ox}}(x)$ (假设 $C_{\text{ox}}(x)$ 为常数).

5 样品计算结果

利用以上算法我们求出了应力前后的 $N_{\text{it}}(x)$ 曲线(图 3)、 $V_{\text{th}}(x)$ 、 $V_{\text{fb}}(x)$ 曲线(图 4).

图 3 表明, 界面态峰值位于漏端的 n^- 区中. 其位置与我们用器件模拟软件 MEDICI^[15] 模拟

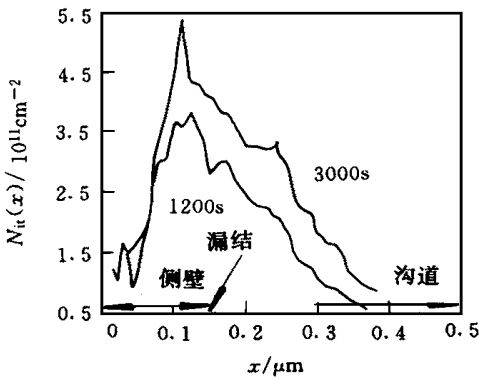


图 3 应力后随空间位置的变化曲线

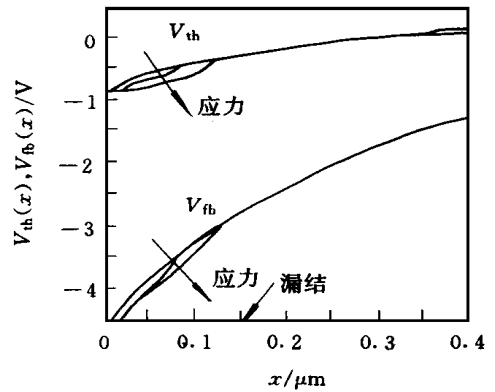


图 4 应力前后随空间位置的变化曲线

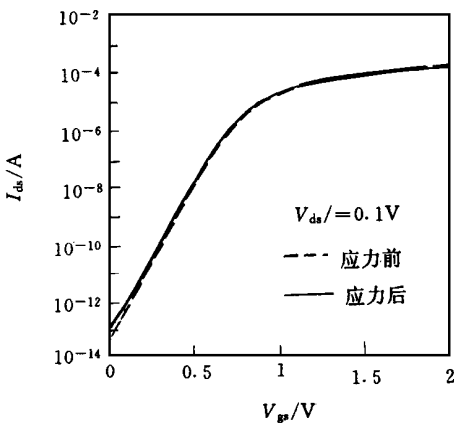


图 5 应力前后的亚阈区特性曲线
应力时间为 3000 秒

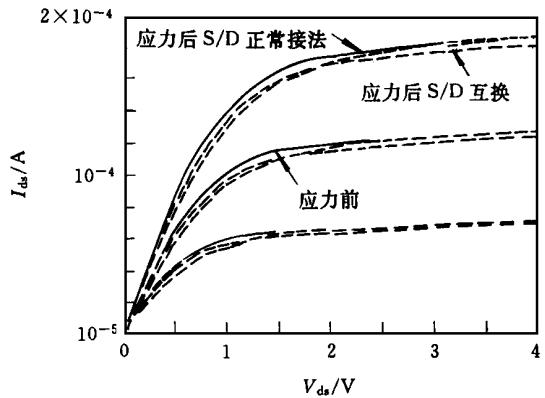


图 6 应力前后的输出特性曲线
应力时间为 3000 秒

得到的漏端电场峰值较接近. 由图 4 可以看出, 加了空穴应力之后, 漏附近 $V_{\text{th}}(x)$ 、 $V_{\text{fb}}(x)$ 下降, 表明界面产生了正电荷. 我们测量了应力前后的亚阈区特性(图 5)、输出特性(图 6)曲

线 从图 5 可看出, 应力后亚阈值曲线左移, 证明界面确实有正电荷产生 由于应力后阈值电压下降, 输出特性饱和区电流应该上升 但实验中我们发现在 s/d 的正常接法中, 应力后的饱和区电流与应力前几乎没有差别, 我们认为这是因为产生的 $Q_{ox}(x)$ 主要集中在漏端, 在饱和区时由于漏端夹断, 因而 $Q_{ox}(x)$ 及 $N_{it}(x)$ 对饱和电流影响不大; 在源漏互换后, 饱和区电流明显小于应力前的情形 这一矛盾的出现我们认为这是由于界面态的散射作用使得沟道电子迁移率降低造成的

6 结论

利用上述算法可以求出界面态的空间分布 $N_{it}(x)$, 并能得到 $V_{th}(x)$ 、 $V_{fb}(x)$ 的变化曲线及 $Q_{ox}(x)$. 该算法与传统方法比较具有以下优点:

- 1) 测试过程简单, 只需利用最简单的电荷泵实验装置测量应力前后的 $I_{cp}-V_{gh}$, $I_{cp}-V_{gl}$ 曲线即可, 这是非常容易实现的
- 2) 测量中源漏始终接地, 可避免源漏电压对 $V_{th}(x)$ 、 $V_{fb}(x)$ 的影响, 并能消除源漏结反向漏电对 I_{cp} 电流的干扰
- 3) 与传统方法相比, 由于只需测量一种漏压下的电荷泵电流, 故而测试时间大大减少 又因为测量中源漏始终接地, 因而能避免测量中引入新的应力
- 4) 算法中避免了用器件模拟来确定空间位置的变化, 并考虑了氧化层陷阱电荷对阈值电压、平带电压的影响, 故而更接近实际情况

参 考 文 献

- [1] K. R. Hofmann, W. Weber, C. Werner *et al* , IEDM , 1984, p. 104
- [2] C. Hu *et al* , IEEE Trans Electron Devices, 1985, 32: 691.
- [3] 李志坚, 半导体器件研究与进展, 第一册, 王守武主编, 科学出版社, 1988, p. 98
- [4] T. G. M. Kleinpenning, IEEE Trans Electron Devices, 1990, 37: 2084
- [5] P. Speckbacher, A. A senov, M. Bollu *et al* , IEEE Electron Device Lett , 1990, 11: 95
- [6] J. S. Brugler and P. G. A. Jespers, IEEE Trans Electron Devices, 1969, 16: 297.
- [7] G. Groeseneken, H. E. Maes, B. Bertran *et al* , IEEE Trans Electron Devices, 1984, 31: 42
- [8] P. Heremans, J. Witters, G. Groeseneken *et al* , IEEE Trans Electron Devices, 1989, 36: 1318
- [9] H. E. Maes and G. Groeseneken, IEEE Electron Device Lett , 1982, 18: 372
- [10] M. G. Ancona, N. S. Saks and D. McCarthy, IEEE Trans Electron Devices, 1988, 35: 2221
- [11] W. Chen, A. Balasinski and T. P. Ma, IEEE Trans Electron Devices, 1993, 40: 187.
- [12] Wesley L. Tseng, J. Appl Phys , 1987, 62: 591
- [13] H. Haddara and S. Cristoloveanu, Solid State Electronics, 1986, 29: 767.
- [14] 张锡盛, “用电荷泵法研究短沟MOSFET的热载流子蜕变效应”, 清华大学工学博士论文, 1994
- [15] Technology Modeling Associates, Inc , TMA MEDICI 参考手册

Novel Measurement Method for Lateral Distribution of Interface States Based on Charge Pumping Technique

Yang Xiaodong, Tian Lilin, Chen Wensong

(Institute of Microelectronics, Tsinghua University, Beijing 100084)

Received 24 September 1997, revised manuscript received 17 February 1998

Abstract Based on the charge pumping technique combined with numerical calculations, a novel measurement method for lateral distribution of interface states is presented. Compared with traditional charge pumping technique, ours is characterized with more accurate theoretical model and easier to conduct. Furthermore, it does not introduce new degradation during measurement. So it is suitable for the study of hot carrier degradation effects in short channel devices. Based on our technique, the lateral distribution of generated interface states near drain junction and the variation of both threshold voltage and flatband voltage after stress for a $1.2\mu\text{m}$ LDD n-MOSFET is obtained, which can further determine the quantity and location of oxide traps generated by hot carrier injection.

EEACC: 7310D, 2530F; **CCACC:** 4100