

# ISO 14443 单芯片读卡机放大、滤波和量化电路的设计

陈良生 洪志良 李 联

(复旦大学信息科学与工程学院, 上海 201100)

摘要: 介绍了 ISO 14443 解调电路解调后滤波、放大和量化电路的设计, 提出了一种新的阈值电压可变的比较器结构. 电路经 0.6 $\mu$ m 工艺生产线流片验证, 测试结果显示: 电路可在 2.5~5.5V 电压范围内工作, 工作温度为 -20~80 $^{\circ}$ C, 载波信号衰减大于 40dB, 电路增益在 26~44dB 范围内可调, 5V 条件下, 电路的功耗小于 10mA.

关键词: 滤波器; 放大器; 比较器; ISO 14443; 读卡机

EEACC: 1205; 1250

中图分类号: TN915.05 文献标识码: A 文章编号: 0253-4177(2005)09-1843-05

## 1 引言

在 IC 卡读卡器中, 解调电路解调出来的信号含有很强的直流成分和载波分量, 而且信号很微弱<sup>[1]</sup>, 需要对其进行放大、滤波处理, 而后通过量化电路将其量化成数字信号, 送给后续的数字逻辑进行进一步处理.

由于集成电路工艺中电阻的绝对值随工艺的偏差很大, 导致连续滤波器的频响特性很难做得精准. 在对滤波特性要求很高的应用领域, 如通信、仪表等, 滤波器通常采用 20 世纪 70 年代提出的开关电容滤波器来实现. 开关电容滤波器的频率特性与电容的比值相对应, 而与电容的绝对值无关. 在集成电路工艺中, 电容比值的精度可以做得很高. 从而可以获得高精度的频响特性.

开关电容滤波器为了克服时钟馈通、电荷注入等效应的影响, 在电路结构上, 常采用全差分结构<sup>[2]</sup>, 导致功耗和芯片面积都会相应增加. 而且由于受运算放大器的增益带宽的限制, 开关电容滤波器主要用于处理较低频率的信号.

连续时间滤波器虽然频率特性很难做得精准, 但在高速、低功耗领域依然得到广泛应用<sup>[3~5]</sup>. 电路需要处理的信号为 847kHz, 需要衰减的载波频率为 13.56MHz, 二者在频域上相差较远; 而且电路需

要支持电池供电的手持机工作模式, 希望电路的功耗要尽可能低, 此外为了节省成本, 也希望电路的面积越小越好. 综合考虑以上几个因素, 解调电路中的后续滤波器采用的是连续时间滤波器.

## 2 电路的基本原理和实现

解调电路的后续处理电路的系统结构如图 1 所示. 电路由输入缓冲器、高通滤波器、增益放大器、低通滤波器和迟滞比较器五个功能块组成. 解调输出信号经跟随器进行阻抗变换后送入高通滤波器滤除直流成分和 50Hz 的交流干扰, 然后进行增益放大, 放大后的信号经过低通滤波器去除载波分量后经量化器(迟滞比较器)量化为数字信号.

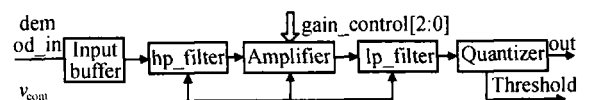


图 1 电路的系统框图

Fig. 1 Block diagram of circuit

其中 demod\_in 为解调电路的输出,  $v_{com}$  为电路内部产生的一个交流地, 其值为  $V_{DD}/2$ . Threshold 由量化器内部产生并被引出, 可通过外接电阻调节比较器的阈值电压.

### 2.1 滤波器

滤波器采用全反馈形式的源滤波器来实现. 该电路结构具有较低的输出阻抗和高的输入阻抗, 在串级使用或与其他电路级联时, 级与级之间不会相互影响<sup>[6]</sup>.

高通滤波器采用一阶有源高通滤波器, 转折频率设置在 450kHz. 电阻电容的漂移导致转折频率的变化设计时已经考虑. 对各种工艺和温度条件进行仿真. 电路都能很好地满足要求. 对 50Hz 的交流信号也能很好地抑制, 同时将信号的直流电平搬移至  $V_{DD}/2$ .

低通滤波器采用两阶有源巴特沃斯低通滤波器, 设计滤波器的转折频率为 1.2MHz. 对 13.56MHz 的载波信号有很好抑制 (衰减 40dB), 对 847kHz 的信号不会有太大影响. 电阻电容的工艺漂移在设计仿真时已予以考虑.

### 2.2 增益放大器

增益放大器采用可变增益放大器. 电路由两级增益放大器和一级用作阻抗变换用的跟随器构成. 如图 2 所示, 放大器采用负端输入结构, 对运算放大器的输入动态范围要求较低.

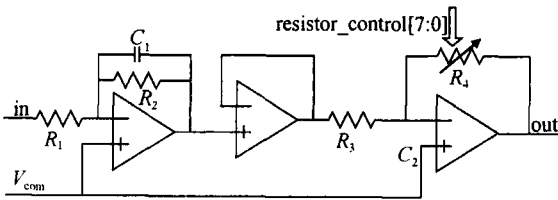


图 2 增益放大器电路原理图  
Fig. 2 Block diagram of gain amplifier

电路除了提供增益放大外, 对载波信号也有低通滤波作用. 电路的传递函数如 (1) 式所示. 中间的跟随器主要用来进行阻抗变换. 电阻  $R_4$  的值可以通过三位寄存器进行控制. 实现对增益的调节. 最大放大倍数为 160 倍, 最小增益为 20 倍. 放大器中的运算放大器的单位增益带宽为 100MHz, 相位裕量大于 45°.

$$H(S) = \frac{R_2 R_4}{R_1 R_3 (SR_2 C_1 + 1)} \quad (1)$$

### 2.3 迟滞比较器

放大滤波处理后的信号被送入比较器进行量化

处理. 为了提高电路对噪声的抑制能力, 比较器设计为一双迟滞比较器. 同时为了消除前级放大器失调电压的影响, 在此采用一种新的可浮动阈值电压的比较器结构. 将输入信号的交流信号衰减到一定程度后, 再将电平略微下移, 作为比较器的比较阈值. 这样比较阈值会随输入信号的直流分量的变化而变化, 可以消除前级放大器失调电压的影响. 保证电路能稳定可靠的工作.

图 3 (a) 为比较器的电路原理图. 电阻  $R_1$  和电容  $C$  组成低通滤波电路, 用来衰减输入信号的交流成分. 而电阻  $R_2$  为外接器件, 与电阻  $R_1$  一起实现对输入信号直流电平的下移. 在电路灵敏度和噪声抑制能力上进行折中, 建议取  $R_1 / (R_1 + R_2)$  的值为 0.1 左右, 若输入信号较小, 则  $R_2$  可以不接.

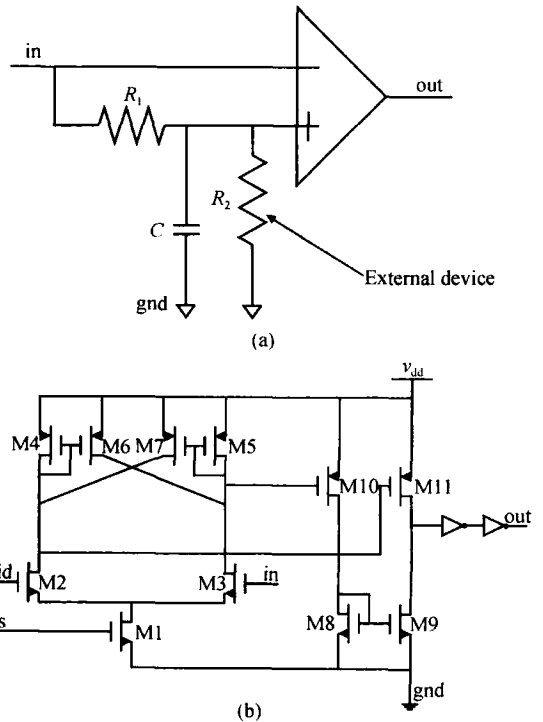


图 3 比较器的电路原理图 (a) 比较器的原理图; (b) 双迟滞比较器的电路实现

Fig. 3 Implementation of comparator (a) Schematic of quantizer; (b) Detail schematic of comparator with dual hysteresis

图 3 (a) 中的比较器实体为一双迟滞比较器, 图 3 (b) 为双迟滞比较器的电路原理图<sup>[7]</sup>. 通过分析该电路的基本原理可得出迟滞电压产生的机理以及如何实现对迟滞电压大小的控制. 图中  $M_6, M_7$  接成正反馈形式. 假定开始  $v_{mid}$  大于  $in$ , 则  $M_2$  导通,

M3 截止, M4, M6 导通, 而 M5, M7 截止. 流过 M4 的电流为  $I_4$ , 流过 M6 的电流为  $I_6$ , 流过 M1 的电流为  $I_1$ , 而流过 M3, M5, M6, M7 的电流分别为  $I_3, I_5, I_6, I_7$ . 则有  $I_4 = I_2 = I_1$ , 因 M3 截止, 所以 M5 漏端电压升高. 保证 M5, M7 处于截止状态. 当  $v_{mid}$  逐渐降低时, 会使 M3 打开, 而 M5, M7 由于 M5 漏端电压较高继续保持截止. 此时  $I_6 = I_3 = i_4 \frac{(W/L)_6}{(W/L)_4}$ . 电路将产生跳变.  $I_1 = I_2 + I_3, I_2 = I_4, I_3 = i_4 \frac{(W/L)_6}{(W/L)_4}$ . 对于 M2, M3 而言:

$$V_{gs2} = \sqrt{\frac{2i_2}{\mu_n C_{ox} \left(\frac{W}{L}\right)_2}} + V_{TN} \quad (2)$$

$$V_{gs3} = \sqrt{\frac{2i_3}{\mu_n C_{ox} \left(\frac{W}{L}\right)_3}} + V_{TN} \quad (3)$$

迟滞电压定义为  $V_h = V_{gs2} - V_{gs3}$ , 如果 M6, M7 的尺寸与 M4, M5 的尺寸相同,  $\frac{(W/L)_6}{(W/L)_4} = 1$ , 则  $I_2 = I_3$ , 且  $\left(\frac{W}{L}\right)_2 = \left(\frac{W}{L}\right)_3$ , 所以  $V_h = 0$ .

当 M6, M7 与负载管 M4, M5 的尺寸不一致时, 经过同样的推导可得:

$$V_h = \sqrt{\frac{2i_2}{\mu_n C_{ox} \left(\frac{W}{L}\right)_2}} \left(1 - \sqrt{\frac{i_3}{i_2}}\right) \quad (4)$$

由(4)式可知: 若 M4, M5 的宽长比比 M6, M7 的宽长比大, 则会导致  $I_2 > I_3$ , 从而使  $V_h > 0$ . 它的意义是使  $v_{mid}$  还未降低到  $i_n$  以下, 电路即已翻转. 这是不希望看到的. 也与迟滞电压的定义不符. 所以一般设计中使 M4, M5 的宽长比比 M6, M7 的宽长比小, 使  $I_2 < I_3$ . 引入负的下降输入失调电压.

对  $v_{mid}$  的上升过程进行同样分析可知, 在  $v_{mid}$  的上升过程中, 引入的失调电压为正值, 即只有在负端输入电压高过正端输入电压一定值之后, 电路才开始翻转. 其值与下降过程的迟滞电压一致.

由上面的分析可知该电路具有双向的迟滞电压. 迟滞电压值的大小可通过调整输入对管的宽长比(输入对管的宽长比越大, 迟滞电压越小); 调整电路的尾电流, 即调整  $I_1$  的值也可实现对迟滞电压的调整( $I_1$  越大, 失调电压越大); 调整反馈管 M6, M7 的宽长比与负载管 M4, M5 宽长比的差别同样可实现对其迟滞电压的调整(M6, M7 的宽长比比 M4, M5 宽长比大的越多, 则迟滞电压越大).

用 HSPICE 软件, 采用 DC 扫描方式仿真电路的迟滞电压值, 仿真结果如表 1 所示, 电路设计的迟滞电压约为 60mV.

表 1 迟滞电压随仿真条件的变化而变化的关系 mV

Table 1 Simulation results of the hysteresis voltage of comparator mV

	- 20 °	25 °	70 °
TT	52	60	67
FF	52	60	67
SS	52	60	67
FS	48	55	61
SF	56	66	74

### 3 电路的物理实现和测试结果

电路经严格细致的 HSPICE 仿真后, 在 0.6μm 工艺的设计规则下进行版图设计. 为了避免放大后的大信号对输入小信号的干扰, 芯片的布局严格按信号流方向进行布局. 对内部交流地进行特别保护, 利用地线对其进行屏蔽. 此外所有的运算放大器都有自己的保护环. 模拟部分用保护环与数字部分隔离. 最终芯片的物理实现如图 4 所示. 其中白色框内的部分为放大、滤波和量化电路.

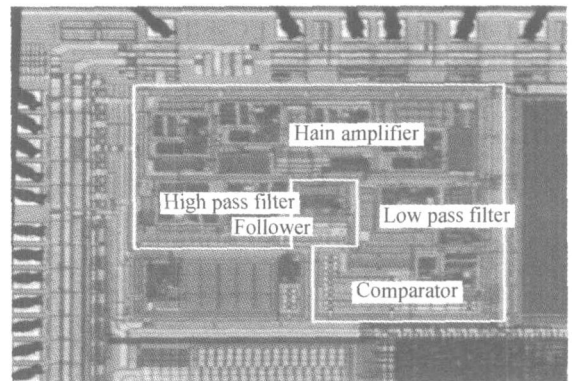


图 4 芯片的物理实现图(白色框内部分为放大、滤波和量化电路)

Fig. 4 Microphotograph of the chip (amplifier, filter and quantizer are highlighted by white box)

由于电路只是整个读卡机芯片的一部分, 电路的测试通过利用设计的读卡机芯片搭建读卡机系统, 与标准 IC 卡建立通讯. 通过读卡机发送指令, 测试 IC 卡片返回信号在被读卡机解调、放大、滤波过程中各节点的信号来测试电路的功能和性能. 为了实现对该电路的测试, 在设计过程中, 预先引出了两阶低通滤波器的输出, 即比较器的输入信号、比较器

的阈值电压和比较器的输出三个测试点. 对放大电路的中间节点没有引出, 因为太多测试点的引入, 对电路的性能可能会带来不良影响, 同时可能会对芯片的可靠性带来不良影响.

电路的输入信号-读卡机的解调输出为一包含直流成分的微弱信号<sup>[1]</sup>, 随卡与读卡机的距离变化而变化. 信号幅度在几毫伏到几十毫伏之间, 有时也会大到上百毫伏. 其直流成分被片外电路限制在

$V_{DD} \sim V_{DD}/2$  之间.

测试结果如图 5 所示, 从图 5 可知 13.56MHz 的载波信号得到很好的衰减, 而信号也被放大到较大的幅值. 而且作为阈值电压的信号的交流成分也得到很好的衰减, 其直流分量相对于输入信号也有一定的下移, 可见比较器输出的数字信号的波形较好.

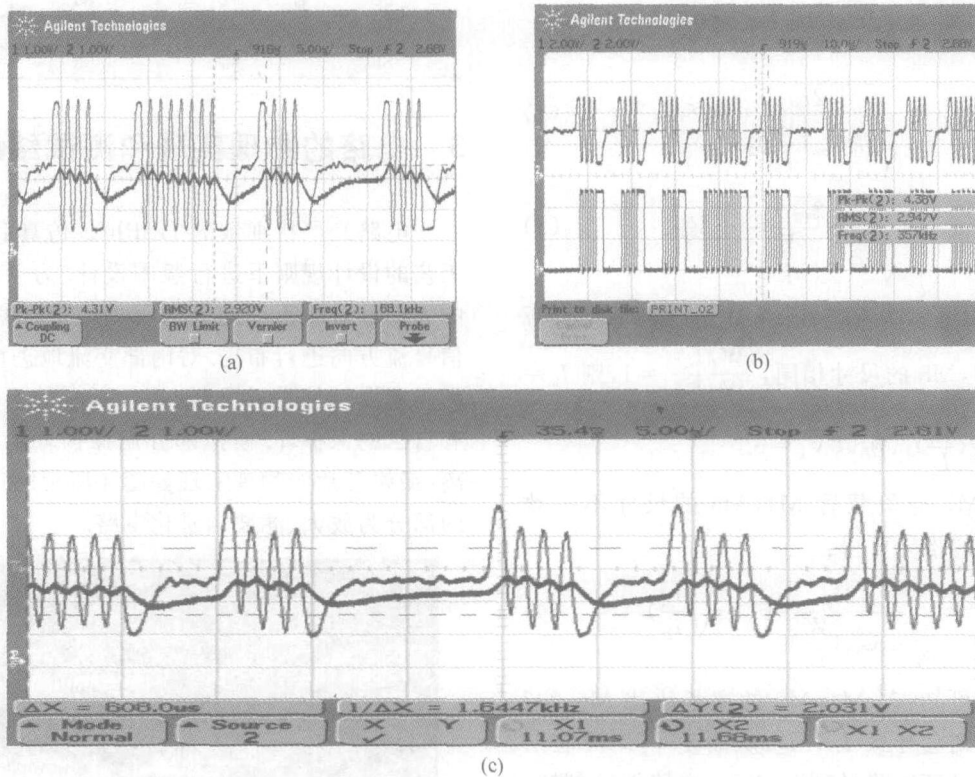


图 5 芯片的测试结果 (a) 比较器的输入信号和阈值电压信号; (b) 比较器的输入信号和量化输出信号; (c) 输入信号发生畸变时比较器的输入信号和阈值电压信号

Fig. 5 Test results (a) Input signal of quantizer; (b) Input/output of quantizer; (c) Distorted input signal of quantizer and threshold voltage

从图 5(c) 也可看出, 尽管由于系统  $Q$  值的影响, 输入信号的波形发生畸变, 每个正弦波的波头的高度不一致, 但由于阈值电压能跟随输入信号的低频变化, 比较器依然能正确量化, 确保电路能正常工作. 电路主要性能指标的测试结果如表 2 所示.

表 2 电路性能测试结果

Table 2 Test results of circuit performance

电压范围/V	2.5 ~ 5.5
温度范围/	- 20 ~ 80
电路功耗 @5V/mA	< 10
增益/dB	26 ~ 44
载波衰减/dB	> 40

## 4 结论

在对系统需求和开关电容滤波器和有源滤波器的各自特点进行仔细分析的基础上, 设计了 ISO 14443 单芯片读卡机接收电路在解调输出后的后续放大、滤波和量化电路. 采用迟滞的比较器结构, 该比较器的阈值电压可以随着输入信号的低频变化而变化. 可以消除前级放大器失调电压的影响. 经流片测试验证: 电路可在 2.5 ~ 5.5V 电压范围内工作, 工作温度为 - 20 ~ 80 , 对载波信号的衰减大于

40dB,电路的增益在 26 ~ 44dB 范围内可调,在 5V 条件下,电路的功耗小于 10mA.

### 参考文献

- [ 1 ] Chen Liangsheng , Hong Zhiliang , Li Lian. Design of demodulation circuit of single-chip reader for ISO 14443 IC card. Chinese Journal of Semiconductors , 2005 , 26 ( 8 ) : 1623 ( in Chinese ) [ 陈良生 , 洪志良 , 李联. ISO 14443 单芯片读卡机解调电路的设计. 半导体学报, 2005 , 26 ( 8 ) : 1623 ]
- [ 2 ] Bazard R. Design of analog CMOS integrated circuits. McGraw-Hill Companies, Inc , 2001 , chapter 12
- [ 3 ] De Veriman G A , Yamasaki R G. Design of a bipolar 10-MHz programmable continuous-time 0.05 equiripple linear phase filter. IEEE J Solid-State Circuits , 1992 , 27 : 324
- [ 4 ] Laber C A , Gray P R. A 20MHz sixth order BiCMOS parasitic insensitive continuous-time filter and second order equalizer optimized for disk-drive read channels. IEEE J Solid-State Circuits , 1993 , 28 : 462
- [ 5 ] Alini R , Baschiroto A , Castello R. 8 ~ 32MHz tunable BiCMOS continuous-time filter for high-frequency applications. IEEE J Solid-State Circuits , 1992 , 27 : 1905
- [ 6 ] Li Lian. MOS operational amplifier —— basic , design and application. Shanghai : Fudan University Publishing Company , 1988 : 171 ( in Chinese ) [ 李联. MOS 运算放大器 —— 原理、设计与应用. 上海:复旦大学出版社, 1988 : 171 ]
- [ 7 ] Roubik G. Introduction to CMOS OP - AMPS and comparators. John Willy & Sons Inc , 1999 : 189

## Design of Amplifier , Filter , Quantizer of Monolithic Integrated Reader for ISO 14443 IC Card

Chen Liangsheng , Hong Zhiliang , and Li Lian

( School of Information Science and Engineering , Fudan University , Shanghai 201100 , China )

**Abstract :** Amplifier , filter , and quantizer used in the demodulation circuit of a monolithic integrated reader for ISO14443 IC card are presented. A novel variable hysteresis comparator is introduced. The circuit is designed and manufactured in a 0.6 $\mu$ m CMOS process. Test results indicate the carrier is attenuated 40dB. Amplifier gain can vary from 26dB to 44dB with digital control. Power consumption is less than 10mA at 5V. The circuit can work properly from 2.5V to 5.5V. The reader works well under the temperature rang of - 20 ~ 80 .

**Key words :** filter ; amplifier ; comparator ; ISO 14443 ; IC card reader

**EEACC :** 1205 ; 1250

**Article ID :** 0253-4177 ( 2005 ) 09-1843-05