

应变异质结构中超薄中间层的应变协调作用*

陈涌海 杨少延 王占国

(中国科学院半导体研究所 半导体材料科学重点实验室, 北京 100083)

摘要: 用一个简单模型讨论了应变异质结构中嵌入中间层对界面失配位错产生和应变释放的影响. 根据能量最小原理得到了弹性能最小状态下界面失配位错密度, 发现当中间层材料的晶格常数比衬底和外延层的都大或者都小并且厚度足够薄时, 超薄中间层可以完全吸收支撑衬底和外延层之间的应变而不产生任何界面失配位错, 具有所谓无支撑衬底的应变协调作用.

关键词: 应变异质外延结构; 晶格失配; 可协变衬底; 失配位错

PACC: 6150C; 8160C

中图分类号: TN305. 054

文献标识码: A

文章编号: 0253-4177(2005)09-1740-04

1 前言

由于晶格常数和热膨胀系数的差异, 一种材料外延在衬底上时会在材料中产生应变. 当外延层超过某个临界厚度时, 这个应变会弛豫, 在外延层中引发大量的位错和缺陷, 使得材料的光电性能下降, 这大大地限制了异质结构材料的应用. 1991 年, Lo^[1]提出了在无支撑衬底上外延晶格失配材料可减少外延层中的穿透位错. 由此人们建立起可协变衬底(一个可在支撑衬底上自由滑动的薄层材料)这一概念, 并发展了多种可协变衬底技术, 包括无支撑衬底^[2]、晶片扭曲键合^[3]、SOI(silicon on insulator)^[4]等. 在常规的衬底上生长了多种晶格失配的外延材料, 证明这一概念是切实可行的. 因为薄层材料可在支撑衬底上自由滑动, 人们多采用无支撑衬底模型来讨论薄层材料上外延材料的应变释放等问题^[5]. 另一种解决晶格失配问题的办法是采用超薄缓冲层(中间层)技术, 其中比较常见的是低温缓冲层技术^[6-9]. 在这里薄层材料与支撑衬底通常是强键合的, 很难在支撑衬底上自由滑动. 然而很多实验已经表明, 选择合适的超薄中间层材料同样可以抑制位错在外延材料中间的产生, 使得应变都被中间层所吸收. 此时, 超薄中间层好像具有某种可协变性(可协变中间层), 然而相关的理论探讨工作却很少.

本文从能量最小原理出发, 讨论了超薄中间层的可协变作用.

2 无支撑衬底模型

所谓无支撑衬底就是厚度与外延层厚度相差不大的一个超薄衬底, 如图 1(a) 所示. 在这样一个超薄衬底上生长应变材料, 应变会被分配在两层材料中, 而不仅仅在外延层里. 如果应变异质结通过产生位错而发生了部分应变弛豫, 那么外延层和衬底层中的应变(ϵ_2 和 ϵ_1) 应满足下述条件^[10]:

$$\epsilon_2 - \epsilon_1 = f_{21} - \epsilon_{21} b N_{21} \quad (1)$$

其中 ϵ_1 和 ϵ_2 分别表示来自衬底和外延层的参数; $f_{21} = (a_1 - a_2)/a_1$ 是外延层和衬底层的晶格失配度; b 是位错 Burgers 矢量的大小; N_{21} 是失配位错在外延层中的平均线密度; ϵ_{21} 取 f_{21} 的符号, 这样失配位错的产生 ($N_{21} > 0$) 总是减小 $|\epsilon_2 - \epsilon_1|$, 亦即有效地释放失配应变. 忽略位错与晶格失配应变场的相互作用, 体系的总弹性能可以写成

$$U = \frac{1}{2} E_1 \epsilon_1^2 h_1 + \frac{1}{2} E_2 \epsilon_2^2 h_2 + B_{21} N_{21} \quad (2)$$

其中 B_{21} 是界面失配位错的弹性能, 与位错的类型、界面两边材料的弹性系数 (E_1 和 E_2) 以及厚度 (h_1 和 h_2) 有关. 可以利用能量最小原理来计算能量

* 国家重点基础研究发展规划资助项目 (批准号: G2000068305)

最小时材料中的应变和位错密度. 在外延材料生长的初期阶段, 界面没有位错 (即 $N_{21} = 0$), 此时材料中的应变可由 $\partial U / \partial \epsilon_2 = 0$ 给出, $\epsilon_1 = -\frac{E_2 h_2}{E_1 h_1 + E_2 h_2} f_{21}$, $\epsilon_2 = \frac{E_1 h_1}{E_1 h_1 + E_2 h_2} f_{21}$. 随着外延层厚度的增加, 外延层应变逐渐减小, 衬底中应变逐渐增加. 当外延材料增加到一定厚度, 体系应变能积累到足够大时, 失配位错将出现, 以降低体系的弹性能. 此时, (1) 式中 N_{21} 将不等于 0, 由 $\partial U / \partial N_{21} = 0$ 和 $\partial U / \partial \epsilon_2 = 0$ 可以确定出应变和界面失配位错密度

$$N_{21} = \frac{|f_{21}|}{b} - \frac{B_{21}}{b^2 E_1 h_1} - \frac{B_{21}}{b^2 E_2 h_2} \quad (3)$$

可以看到, 界面位错由三部分数值来决定: 第一项正比于晶格失配度, 反映的是无限厚衬底上生长无限厚外延材料时的界面位错密度, 此时衬底和外延层中的应变均为 0, 两种材料间的晶格失配完全通过产生失配位错得以协调; 第二项反比于 h_1 , 它反映的是有限厚衬底的弹性形变有效地减小了界面失配度和失配位错; 第三项反比于 h_2 , 它反映的是有限厚外延层的弹性形变有效地减小了界面失配度和失配位错.

对于通常的衬底材料 (h_1 为无穷大), 由 (3) 可知, 外延层出现位错的临界厚度为 $\frac{B_{21}}{b E_2 |f_{21}|}$. 晶格失配度 f_{21} 越大, 出现位错的外延层厚度就越小. 如果衬底厚度与外延层厚度相差不大, (3) 式表明失配位错 N_{21} 将会显著减小. 特别地, 当衬底厚度 $h_1 < \frac{B_{21}}{b E_1 |f_{21}|}$ 时, 则无论外延层有多厚, 总有 $N_{21} < 0$, 也就是说, 界面不会产生失配位错. 此时晶格失配可以通过薄衬底的形变释放掉, 无需产生界面位错, 这就是所谓的理想可协变衬底.

在外延材料实际生长的时候, 实际上是无法找到一个绝对无支撑的薄层材料作为可协变衬底, 因为薄层材料总是需要某个厚衬底的支撑. 人们利用各种技术, 使得薄层材料与支撑衬底之间是弱键结合. 这样, 在生长外延层的过程中, 薄层材料可以在支撑衬底上比较自由地滑移, 以吸收晶格失配带来的应力. 这时, 自由滑移的薄层材料就表现得像一个无支撑衬底. 用 SOI、键合、扭曲键合等技术制备的可协变衬底材料都属于这种情况.

3 超薄中间层模型

键合、扭曲键合、SOI 可协变衬底技术都存在杂质的污染问题, 并且要求 100nm 以下的减薄加工技术. 如果能够发展一种无需键合、没有氧化物的可协变衬底技术, 直接通过生长合适的可协变中间层来使得应变在中间层中被释放, 那么就完全可以避免上述两个问题. 在这种可协变衬底材料中, 虽然中间材料和支撑衬底存在强的相互作用 (共价键作用), 但是下面我们将证明, 选择合适的超薄中间层同样可以起到理想的可协变衬底的作用.

分别用下标 0, 1, 2 来表示支撑衬底 (h_0 无限大)、中间层和外延层, 如图 1 (b) 所示. 假设支撑衬底为无限厚 (h_0 无限大), 因此支撑衬底无应变 ($\epsilon_0 =$

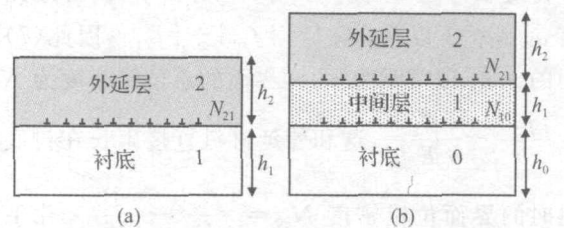


图 1 无支撑衬底模型 (a) 和超薄中间层模型 (b) 示意图

Fig. 1 Schematic of models of free-standing substrate (a) and ultra-thin buffer layer (b)

0). 这样, 根据 (1) 式, 三层材料中的应变要满足以下条件:

$$\begin{cases} \epsilon_0 = 0 \\ \epsilon_1 = f_{10} - \frac{1}{b} N_{10} \\ \epsilon_2 = \epsilon_1 + f_{21} - \frac{1}{b} N_{21} = f_{21} + f_{10} - \frac{1}{b} N_{21} - \frac{1}{b} N_{10} \end{cases} \quad (4)$$

其中 N_{10} 和 N_{21} 分别表示可协变层与衬底界面和外延层与可协变层界面上的平均位错线密度. 假设各层中位错的 Burgers 矢量的大小是一样的. 体系的总弹性能由下式给出:

$$U = \frac{1}{2} E_1 \epsilon_1^2 h_1 + \frac{1}{2} E_2 \epsilon_2^2 h_2 + B_{10} N_{10} + B_{21} N_{21} \quad (5)$$

其中 B_{10} 和 B_{21} 分别表示两个界面位错的弹性能. 将 (4) 式代入上式, 可知总弹性能只决定于 N_{10} 和 N_{21} 两个未知量. 由 $\partial U / \partial N_{10} = 0$ 和 $\partial U / \partial N_{21} = 0$, 得到满足总弹性能最小时界面失配位错密度 N_{10} 和 N_{21} 的两个方程. 解方程可以得到

$$N_{10} = \frac{|f_{10}|}{b} - \frac{B_{10} - {}_{10}{}_{21}B_{21}}{b^2 E_1 h_1} \quad (6)$$

$$N_{21} = \frac{|f_{21}|}{b} - \frac{B_{21}}{b^2 E_2 h_2} - \frac{B_{21} - {}_{10}{}_{21}B_{10}}{b^2 E_1 h_1}$$

两界面总位错密度为

$$N_{210} = \frac{|f_{10}| + |f_{21}|}{b} - (1 - {}_{10}{}_{21}) \frac{B_{10} + B_{21}}{b^2 E_1 h_1} - \frac{B_{21}}{b^2 E_2 h_2} \quad (7)$$

从形式上看, (7) 式给出的界面位错密度与无支撑衬底模型中的 (3) 式非常相似, 都包含了常数项以及分别与 h_1 和 h_2 成反比的项。但是, 与无支撑衬底模型不同的是, 在中间层模型中 $1/h_1$ 项的作用取决于 $(1 - {}_{10}{}_{21})$, 也就是中间层材料与支撑衬底和外延层的晶格失配符号。如果中间层材料晶格常数处于支撑衬底和外延材料之间 (亦即 f_{10} 和 f_{21} 同号), 此时有 ${}_{10}{}_{21} = 1$ 以及 $|f_{20}| = |f_{10}| + |f_{21}|$, 因此 (7) 式中的 $1/h_1$ 项贡献为零, 两界面的总位错密度为

$$N_{210} = \frac{|f_{20}|}{b} - \frac{B_{21}}{b^2 E_2 h_2}$$

这和外延材料直接生长在衬底材料时的界面位错密度 $N_{20} = \frac{|f_{20}|}{b} - \frac{B_{20}}{b^2 E_2 h_2}$ 几乎完全一样, 中间层的作用只是体现在参数 B_{21} 上 (如果中间层材料的弹性性质与衬底材料的没有太大的差异, 可以认为 B_{21} 和 B_{20} 基本是相等的)。此时, 中间层材料的嵌入根本不会有效减小整个材料体系的位错密度, 只是重新调节了位错在两个界面之间的分配比例。当然, 可以通过选择合适的中间层材料来增大 B_{21} 或者使得位错尽量产生在 01 界面而不是 12 界面, 这样有可能部分提高外延材料的质量, 但这种改善并不是本质上的。

如果中间层材料晶格常数比支撑衬底和外延材料都大或者都小 (亦即 f_{10} 和 f_{21} 异号), 此时有 ${}_{10}{}_{21} = -1$, 总位错密度由 (7) 式变成

$$N_{210} = \frac{|f_{10}| + |f_{21}|}{b} - 2 \frac{B_{10} + B_{21}}{b^2 E_1 h_1} - \frac{B_{21}}{b^2 E_2 h_2} \quad (8)$$

显然 (8) 式与无支撑衬底模型的 (3) 式在本质上是完全相同的。当中间层足够薄, 亦即 $h_1 < h_{1c}^{210} = \frac{2(B_{10} + B_{21})}{b E_1 (|f_{10}| + |f_{21}|)}$ 时, 总位错密度 N_{210} 总小于零, 也就是说界面不会出现位错。因此, 满足 ${}_{10}{}_{21} = -1$ 的超薄中间层具有无支撑超薄衬底的可协变作用。

对于实际的材料生长, 对中间层的厚度还需要

其他的考虑。在支撑衬底上生长中间层材料时, 为保证 01 界面不出现位错, 则中间层材料的厚度不能超过 $h_{1c}^{10} = \frac{B_{10}}{b E_1 |f_{10}|}$, 否则, 01 界面会出现位错。在 01 界面产生的位错不会因为生长材料 2 而重新变为零。对于中间层材料的生长, 还有一个由二维生长转变成三维生长的临界厚度 h_{1c}^{3D} 。这个三维岛状生长的临界厚度也与晶格失配度 f_{10} 有关。目前还不太清楚具有三维岛状表面的中间层对于材料 2 的生长是否有利。如果认为是不利的, 那么中间层厚度也不能大于三维岛状生长的临界厚度。因此, 在实际外延生长中, 中间层材料的厚度不能超过 h_{1c}^{210} , h_{1c}^{10} 和 h_{1c}^{3D} 三者中的最小值。比较 $h_{1c}^{210} = \frac{2(B_{10} + B_{21})}{b E_1 (|f_{10}| + |f_{21}|)}$ 和 $h_{1c}^{10} = \frac{B_{10}}{b E_1 |f_{10}|}$, 通常会有 $h_{1c}^{210} > h_{1c}^{10}$ 。三维岛状生长的临界厚度 h_{1c}^{3D} 通常是小于位错产生的临界厚度 h_{1c}^{10} 的。因此, 可协变中间层材料的厚度主要由三维岛状生长的临界厚度 h_{1c}^{3D} 来决定。当中间层材料与衬底的失配比较大时, h_{1c}^{3D} 有可能小于 1 个原子层 (1ML)。在这种情况下, 可以考虑采用低温生长技术来生长无位错和无三维岛状表面的超薄中间层材料。实验发现, 用低温生长的办法可以大大增加外延材料的临界厚度 h_{1c}^{10} , 并且外延材料的表面是原子级平整的。只要低温生长的中间层厚度小于 h_{1c}^{210} , 根据上面的模型, 无论生长多厚的外延材料都不会产生位错。

注意到上面的模型并没有考虑位错之间的相互作用。即使两个界面上的位错密度比较低, 每个界面内的位错间相互作用可以忽略 (位错间距足够大), 也有可能 10 界面位错和 21 界面位错相隔很近 (位错对), 此时两个界面间的位错相互作用可能会对总弹性能有较大的贡献。特别对于满足条件 ${}_{10}{}_{21} = -1$ 的中间层 (中间层材料晶格常数比支撑衬底和外延材料都大或者都小), 10 界面位错和 21 界面位错将具有相反的符号, 位错间的弹性作用是减小总弹性能的。这时, 中间层的两个界面是倾向于出现位错对的。当中间层很薄时 (两界面的位错间距很小), 这种位错对的弹性作用将会很明显。

另外, 本文的结论是基于连续介质模型得到的, 在中间层厚度与晶格常数可比较时, 有可能不正确, 进一步的研究正在进行中。

4 结 论

当在传统厚衬底上生长应变外延材料的厚度足

够大时,会在界面产生失配位错,以协调晶格失配。基于能量最小原理,我们得到了嵌入中间层材料后外延层中的应变和界面位错密度的解析表达式。可知当中间层材料的晶格常数满足一定的条件,并且其厚度足够小时,无论外延层多厚,整个材料体系都不会产生位错。外延层和衬底之间的晶格失配完全被超薄中间层的应变吸收掉了。此时,超薄中间层表现为理想的应变协调衬底材料。

参考文献

- [1] Lo Y H. New approach to grow pseudomorphic structures over the critical thickness. *Appl Phys Lett*, 1991, 59:2311
- [2] Chua C L, Hsu W Y, Lin C H, et al. Overcoming the pseudomorphic critical thickness limit using compliant substrates. *Appl Phys Lett*, 1994, 64:3640
- [3] Ejeckam F E, Seaford M L, Lo Y H, et al. Dislocation-free InSb grown on GaAs compliant universal substrates. *Appl Phys Lett*, 1997, 71:776
- [4] Powell A R, Iyer S S, LeGoues F K. New approach to the growth of low dislocation relaxed SiGe material. *Appl Phys Lett*, 1994, 64:1856
- [5] Freund L B, Nix W D. A critical thickness condition for a strained compliant substrate/epitaxial film system. *Appl Phys Lett*, 1996, 69:173
- [6] Chang J, Godo K, Song J, et al. High quality ZnTe heteroepitaxy layers using low-temperature buffer layers. *J Cryst Growth*, 2003, 251:596
- [7] Amano H, Iwaya M, Hayashi N, et al. Improvement of crystalline quality of group nitrides on sapphire using low temperature interlayers. *MRS Internet J Nitride Semicond Res*, 1999, 4S1, G10. 1
- [8] Dadgar A, Blasing J, Diez A, et al. Metalorganic chemical vapor phase epitaxy of crack-free GaN on Si (111) exceeding 1 μ m in thickness. *Jpn J Appl Phys*, 2000, 39:L1183
- [9] Zhang Z C, Chen Y H, Yang S Y, et al. Effect of a low-temperature thin buffer layer on the strain accommodation of In_{0.25}Ga_{0.75}As grown on a GaAs (001) substrate. *Semicond Sci Technol*, 2003, 18:955
- [10] Maroudas D, Zepeda-Ruiz L A, Weinberg W H. Effects of mechanical stress on electromigration-driven transgranular void dynamics in passivated metallic thin films. *Appl Phys Lett*, 1998, 73:753

Strain Accommodation of Ultra-Thin Buffer Layer in Strained Heterostructure *

Chen Yonghai, Yang Shaoyan, and Wang Zhanguo

(Key Laboratory of Semiconductor Materials Science, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China)

Abstract: A simple model is presented to discuss the effect of ultra-thin buffer layer on the generation of misfit dislocations and strain relaxation in strained heterostructures. Based on the principle of minimum energy, the density of misfit dislocations at the interfaces can be obtained analytically. It is found that, when the lattice constant and the thickness of the ultra-thin buffer layer satisfy certain conditions, the ultra-thin layer can accommodate completely the misfit strain between the epilayer and the handling substrate without the generation of misfit dislocations at the interfaces.

Key words: strained heterostructures; lattice mismatch; compliant substrate; misfit dislocation

PACC: 6150C; 8160C

Article ID: 0253-4177(2005)09-1740-04

* Project supported by the State Key Development Program for Basic Research of China (No. G2000068305)

Received 8 February 2005, revised manuscript received 4 April 2005

© 2005 Chinese Institute of Electronics