

薄膜深亚微米 SOI MOSFET 的 瞬态数值模拟

张 兴 王阳元

(北京大学微电子学研究所 北京 100871)

摘要 采用数值模型成功地实现了薄膜深亚微米 SOI MOSFET 的瞬态数值模拟. 为了提高模拟软件的计算效率和收敛速度, 采用交替方向格式对载流子连续方程进行数值求解, 得到了较为理想的模拟结果. 通过大量的模拟计算, 较为详细地分析了薄膜深亚微米全耗尽 SOI MOSFET 的瞬态工作机理, 为今后小尺寸 CMOS/SOI VLSI 电路的设计提供了理论基础.

EEACC: 2560B, 0290P, 1130B

1 引言

随着 VLSI 技术的不断发展, 对微电子器件和电路的性能提出了越来越高的要求. 为了获得超高速、低功耗、抗辐照的大规模集成电路, 以满足卫星、通讯、高速信号处理等系统的迫切需要, 集成电路必须朝着亚微米、深亚微米方向发展. 当栅长减小至亚微米、深亚微米量级时, 器件沟道中的电场有两个明显的特点, 其一是沟道中的平均电场增加; 其二是由于小尺寸器件的边缘场是非均匀场, 且受栅压控制, 从而使得原来用于长沟道的器件模型与实际结果出现明显的偏差而不能再使用^[1]. 与此同时, 为了减小亚微米、深亚微米器件的短沟道效应与热电子效应, 满足高性能、高可靠电路的需要, 还要不断地开发新材料、新结构器件. 为适应上述集成电路发展的需要, 开发既能帮助设计者分析器件内部物理图像, 又能将工艺、几何参数与器件的端点电学特性密切结合起来的模拟软件就显得越来越重要.

在 SOI 技术的迅速发展过程中, 不断地采用新型器件结构及材料, 以适应高速、高可靠电路的需要. 对这些新器件, 特别是亚微米、深亚微米新器件的器件物理及工作机理的模拟与分析是十分必要的. 但到目前为止, 大多数 SOI MOSFET 的数值模拟工作仅局限于器件的稳态特性及工作机理分析, 而缺少对器件的瞬态端特性进行分析的模拟软件^[2].

针对这种情况, 在稳态 SOI MOSFET 数值模拟软件的基础上, 开发了薄膜亚微米 SOI MOSFET 瞬态数值模拟软件, 并利用此模拟软件分析了薄膜 SOI 器件的瞬态端特性与器件内部电位、载流子密度等的关系, 讨论了薄膜亚微米 SOI MOSFET 不同于厚膜 SOI 器件的许多独特特性, 分析了它们的工作机理.

本文将着重介绍深亚微米薄膜 SOI MOSFET 瞬态模拟软件的器件模型、计算方法及模拟实例. 在下面的分析与讨论中, 如未对模拟的对象作特别说明, 均是指 N 沟 MOSFET.

张 兴 1965 年生, 博士, 主要从事 SOI 集成电路工艺、设计及模拟等方面的研究

王阳元 1935 年生, 教授, 院士, 主要从事集成电路新器件、新结构、新工艺研究

1995 年 11 月 23 日收到初稿, 1996 年 1 月 16 日收到修改稿

2 瞬态连续性方程的差分格式——交替方向格式

在瞬态求解过程中,载流子的电流连续性方程对时间的微分项不能省略,因而对差分格式的稳定性提出了更为苛刻的要求,其处理方式要比稳态连续性方程复杂的多,为此,在 SOI MOSFET 的瞬态模拟中采用了交替方向格式来处理载流子电流连续性方程. 结果表明,采用交替方向格式具有稳定性好、计算量省、收敛速度快等优点.

交替方向格式的基本思想是将一个二维问题逐次地简化为关于 x 和 y 方向的两个一维问题来解决. 具体方法是将 x 、 y 方向上的二维差商分开,在一个时间层上只计算其中之一,另一个则用前一时间层的已知值代替,这样得到的方程仅在一个方向上是隐式的. 而一维抛物型方程的解法与二维的相比要成熟的多,因此化为一维后,比较容易求解. 对下一时间层,则在另一个方向上是隐式的,这样相继的两个时间层构成完整的一步运算. 对于格点 $[i, j]$ 处电子电流连续性方程,交替方向格式可表示如下:

$$\frac{n_{i,j}^{2m+1} - n_{i,j}^{2m}}{\Delta t} = \frac{J_{i+1/2,j}^{2m+1} - J_{i-1/2,j}^{2m+1}}{h_x} + \frac{J_{i,j+1/2}^{2m} - J_{i,j-1/2}^{2m}}{h_y} \quad (1)$$

$$\frac{n_{i,j}^{2m+2} - n_{i,j}^{2m+1}}{\Delta t} = \frac{J_{i+1/2,j}^{2m+1} - J_{i-1/2,j}^{2m+1}}{h_x} + \frac{J_{i,j+1/2}^{2m+2} - J_{i,j-1/2}^{2m+2}}{h_y} \quad (2)$$

式中 n 和 J 分别代表电子浓度和电子电流密度; Δt 表示时间步长; h_x 、 h_y 分别为 x 、 y 方向的网格长度; $2m+1$ 和 $2m+2$ 分别代表不同的两个时间层. 电子电流连续性方程的五点中心差分格式为^[3]:

$$J_{i+1/2,j} = \mu_{i+1/2,j} [n_{i+1,j} B(\varphi_{i+1,j} - \varphi_{i,j}) - n_{i,j} B(\varphi_{i,j} - \varphi_{i+1,j})] / h_x \quad (3)$$

$$J_{i-1/2,j} = \mu_{i-1/2,j} [n_{i,j} B(\varphi_{i,j} - \varphi_{i-1,j}) - n_{i-1,j} B(\varphi_{i-1,j} - \varphi_{i,j})] / h_x \quad (4)$$

$$J_{i,j+1/2} = \mu_{i,j+1/2} [n_{i,j+1} B(\varphi_{i,j+1} - \varphi_{i,j}) - n_{i,j} B(\varphi_{i,j} - \varphi_{i,j+1})] / h_y \quad (5)$$

$$J_{i,j-1/2} = \mu_{i,j-1/2} [n_{i,j} B(\varphi_{i,j} - \varphi_{i,j-1}) - n_{i,j-1} B(\varphi_{i,j-1} - \varphi_{i,j})] / h_y \quad (6)$$

式中 μ 为电子迁移率; $B(x)$ 为 Bernoulli 函数.

$$B(x) = \frac{x}{e^x - 1} \quad (7)$$

将中心差分格点的电流密度离散式(3)、(4)、(5)、(6)代入到(1)、(2),并经过简单变换以后,便得到电子电流连续性方程的 Newton 迭代式:

$$n_{i,j}^{2m+1} = \frac{\Delta t}{h_x^2} \{ n_{i+1,j} \mu_{i+1/2,j} B(\varphi_{i+1,j} - \varphi_{i,j}) - n_{i,j} [\mu_{i+1/2,j} B(\varphi_{i,j} - \varphi_{i+1,j}) + \mu_{i-1/2,j} B(\varphi_{i,j} - \varphi_{i-1,j})] \}$$

$$+ n_{i-1,j} \mu_{i-1/2,j} B(\varphi_{i-1,j} - \varphi_{i,j}) \}^{2m+1} + \{ n_{i,j} \}^{2m} + \frac{\Delta t}{h_y^2} \{ n_{i,j+1} \mu_{i,j+1/2} B(\varphi_{i,j+1} - \varphi_{i,j}) -$$

$$n_{i,j} [\mu_{i,j+1/2} B(\varphi_{i,j} - \varphi_{i,j+1}) + \mu_{i,j-1/2} B(\varphi_{i,j} - \varphi_{i,j-1})] + n_{i,j-1} \mu_{i,j-1/2} B(\varphi_{i,j-1} - \varphi_{i,j}) \}^{2m}$$

$$n_{i,j}^{2m+2} = \frac{\Delta t}{h_x^2} \{ n_{i+1,j} \mu_{i+1/2,j} B(\varphi_{i+1,j} - \varphi_{i,j}) - n_{i,j} [\mu_{i+1/2,j} B(\varphi_{i,j} - \varphi_{i+1,j}) + \mu_{i-1/2,j} B(\varphi_{i,j} - \varphi_{i-1,j})] \}$$

$$+ n_{i-1,j} \mu_{i-1/2,j} B(\varphi_{i-1,j} - \varphi_{i,j}) \}^{2m+1} + \{ n_{i,j} \}^{2m+1} + \frac{\Delta t}{h_y^2} \{ n_{i,j+1} \mu_{i,j+1/2} B(\varphi_{i,j+1} - \varphi_{i,j}) -$$

$$n_{i,j} [\mu_{i,j+1/2} B(\varphi_{i,j} - \varphi_{i,j+1}) + \mu_{i,j-1/2} B(\varphi_{i,j} - \varphi_{i,j-1})] + n_{i,j-1} \mu_{i,j-1/2} B(\varphi_{i,j-1} - \varphi_{i,j}) \}^{2m+2}$$

在相邻两个时间层上交替使用这两个方程,即可求得 SOI MOSFET 的电子浓度. 空穴电流连续性方程的交替方向格式与电子的类似,在此不再详述.

在瞬态求解过程中,为了提高求解 Poisson 方程及载流子连续性方程的迭代速度,保证有限差分方程的收敛性,我们采用了交替方向格式. 交替方向格式与常用的 C-N(Crank-Nickolson)格式^[4]相比,它们都属于收敛格式,且具有同样的误差项,但交替方向格式允许的最大时间步长要比 C-N 格式大得多. C-N 格式的最大时间步长仅为 5×10^{-15} s,而交替方向格式的步长则可加大到 5×10^{-12} s,比 C-N 格式提高了三个数量级. 由于时间步长选择范围的加大,不仅使单管的收敛速度提高,而且也为今后开发小尺寸电路模拟软件提供了有力的数学工具,因 C-N 格式的步长太小,收敛速度太慢,用它无法进行电路模拟软件的开发.

3 瞬态分析的数值求解方法

在 SOI 器件模型中,由于需要同时考虑两种载流子及产生-复合作用,因此,即使采用交替方向格式来迭代求解载流子输运过程的状态方程,仍然需要较长的 CPU 时间,且严重时还会导致发散. 一方面电流连续性方程中的碰撞电离率随电位梯度呈指数规律变化,另一方面碰撞电离产生的载流子又会改变器件内部电位的分布,一旦迭代求解过程中累积的误差过大就会导致计算发散. 为此,我们采用了“动态二步法”^[5]进行求解,即将泊松方程、电子、空穴电流连续性方程划分成包含三个方程的外循环与仅包含泊松方程和多子电流连续性方程的内循环,在求解过程中,程序将自动地根据相邻两次迭代的 φ, n, p 的误差控制迭代求解的进程. 将交替方向格式法与动态二步法相结合,对交替方向格式的离散化状态方程按动态二步迭代法求解,从而成功地模拟出 SOI MOSFET 的瞬态特性,图 1 给出了 SOI MOSFET 瞬态求解过程的信息流程图.

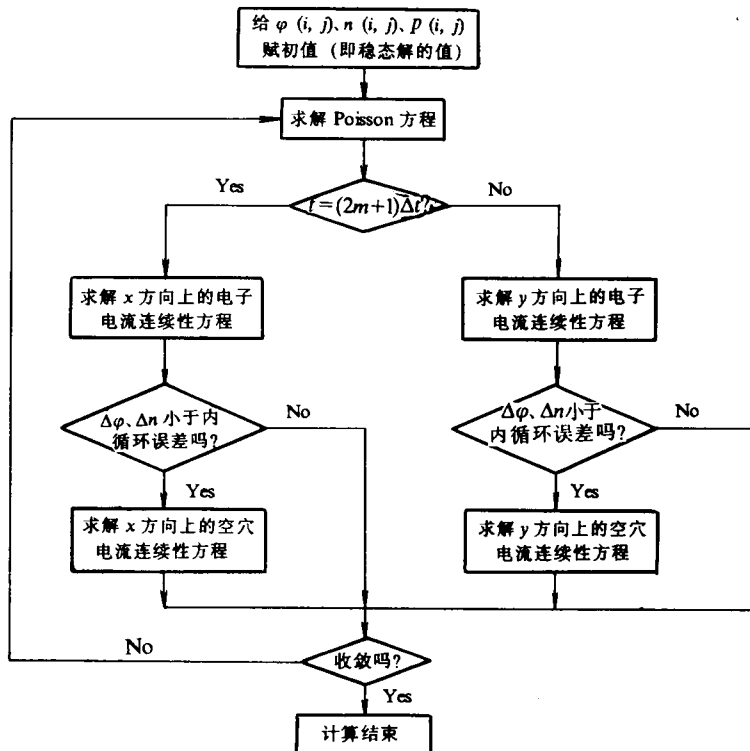


图 1 SOI MOSFET 瞬态数值解的信息流程图

4 深亚微米薄膜 SOI/MOSFET 的瞬态分析

图 2 示出了栅压由 0 阶跃到 3V 的条件下, 沟长为 $0.25\mu\text{m}$ SOI/NMOSFET 的栅、源及漏电流的瞬态响应, 在模拟过程中各端点的初始条件为, 源电位 $V_s=0\text{V}$, 栅电位 $V_g=0\text{V}$, 漏电位 $V_d=3\text{V}$. 器件的初始状态由稳态计算的结果确定, 在初始态时器件是截止的, 稳态电流近似为 0. 当 $t=0^+$ 时, 栅压瞬时跳变到 3.0V , 随着栅压的突变, 器件的源电流开始增加, 源电流的方向为流出源端, 是负值(流出器件的电流定义为负值, 流入器件的电流定义为正值); 而此时漏电流仍为 0, 只有在衬底反型并扩展至漏区附近以后, 漏端才有电流形成并逐渐增加. 很明显, SOI 器件的漏电流均有一定的过冲, 但过冲电流的幅度与维持时间有很大的差别. 硅层厚度为 400nm 、 100nm 、 50nm 的器件漏电流过冲时间分别约为 500ns 、 2ns 、 0.1ns , 且硅层越薄, 漏电流的过冲幅度越小.

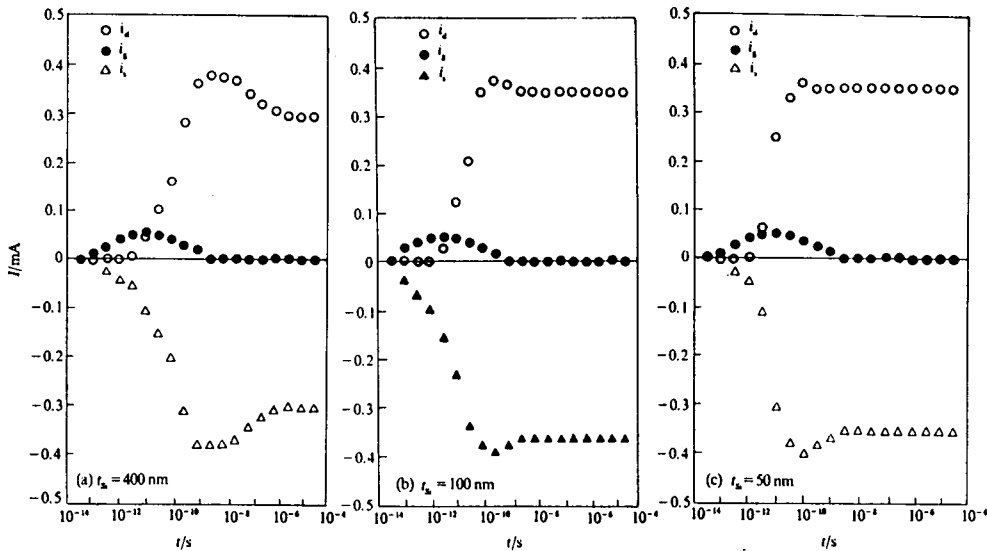


图 2 导通瞬态 SOI MOSFET 端点电流的变化

图 3 给出了器件衬底电位与时间的关系, 很明显, 在这组曲线上有两个弯曲点, 其中第一个点对应于导电沟道的形成, 第二个点对应于漏过冲电流的下降, 它们与图 2 中的结果吻合得很好.

为了更详细、更直观地了解 SOI 器件瞬态响应过程中器件内部的实际物理过程及其与端点电流的联系, 下面分几个阶段对 SOI 器件关断至导通瞬态过程进行分析.

(1) $t=0$ 时, 器件处于关断状态. 此时器件的 $V_{gs}=0$ 、 $V_{ss}=0$ 、 $V_{ds}=3\text{V}$, 器件内部处于平衡态, 不存在净电荷的积累与消失, 各端电流为 0: $i_d=0$ 、 $i_s=0$ 、 $i_g=0$.

(2) $t=0^+$, V_{gs} 开始上升, Si/栅 SiO_2 界面处的电势开始上升, 源区向沟道区注入电子, 并且沟道区的表面由源端开始耗尽. 随着 V_{gs} 的上升耗尽层向硅层内部扩展, 对于全耗尽薄膜器件, 耗尽区将迅速扩展至背界面; 而对于厚膜器件, 耗尽层则将继续扩展, 直至达到最大耗尽层宽度. 源区注入的电子, 在源区附近形成源极电流 i_s , 由于此时器件内部无可动的载

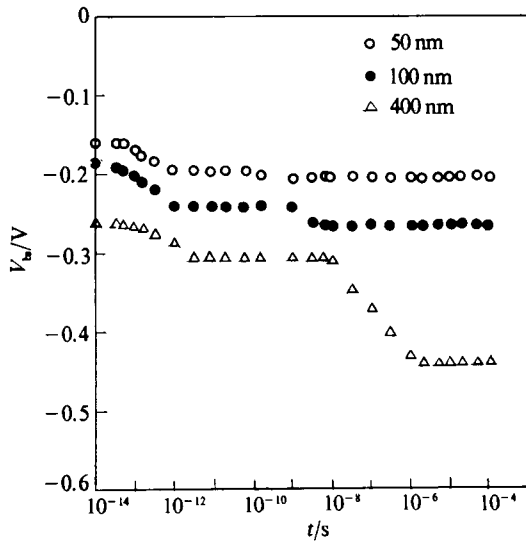


图 3 导通瞬态 SOI MOSFET 衬底最低电势的变化

的过冲；而在薄膜器件中，由于源衬之间的势垒高度较低，多余的空穴基本上全部与源区注入的电子复合，不会在衬底区形成积累，使衬底电位发生明显的变化，因此其漏电流过冲效应也就很小，几乎没有。衬底电位的第一次快速下降对应于器件导电沟道的形成，它与硅层厚度的关系不是很大。

与之相反，衬底电位的第二次快速下降则与硅层厚度的关系十分密切，它对应于漏过冲电流的维持时间。在厚膜器件中，衬底电位的下降幅度较大（约 0.15V），且过冲电流维持时间较长，约在 10ns 时衬底电位才开始下降；但对于薄膜 SOI 器件，不仅衬底电位的下降幅度较小（100nm 时约为 0.03V，500nm 时约 0.01V），而且下降时间也较早（100nm 时约为 1ns，50nm 时约为 0.1ns）。衬底电位的第二次下降是由于 SOI 硅层中多余空穴的复合引起的。

（4）当 t 大于衬底电位的第二次下降时间时，漏电流开始下降，直至达到漏电流的稳态值，此时栅位移电流已变为 0，漏极电流的大小与源电流相等。从图上可以看出，SOI 硅层越厚，达到稳态所需的时间越长；SOI 硅层越薄，稳态时的漏电流越大。

器件从导通到关断时的分析方法与前面分析器件从关断到导通时的情况基本一样，不再赘述。

5 结论

利用数值模型开发了深亚微米 SOI MOSFET 的二维模拟软件，利用该软件分析了沟道长度为 0.25 μ m 的薄膜全耗尽 SOI MOSFET。为了提高计算效率及收敛的可靠性，在进行模拟时主要采取了以下措施：① 直接对二维泊松方程和包含两种载流子产生—复合作用的载流子连续性方程求数值解，这样在模拟 SOI 器件的衬底浮空效应与热电子效应时不需要引入任何拟合参数，而是直接由载流子的输运过程给出；② 同时考虑了栅界面与绝缘衬底

流子积累，源区注入的电子全部用来实现硅层的耗尽及反型，故没有漏电流形成，此时源电流与栅上的位移电流相等： $i_s = i_g$ ， $i_d = 0$ 。

（3） $t_{si} = 400\text{nm}$ 的器件大于 2ps 或 $t_{si} = 100\text{nm}$ 的器件大于 1ps 或 $t_{si} = 50\text{nm}$ 的器件大于 0.8ps 时，导电沟道已基本形成，由源注入的电子越过沟道从漏端流出的部分越来越多，于是漏电流持续增大，并随着导电沟道展宽而迅速达到最大值。这在图 3 中对应于第一个衬底电势快速下降区，它是由于源区大量电子的注入引起的，这部分电子主要用来形成反型的导电沟道。在厚膜器件中，由于多余的空穴不能象体硅器件一样流出体外，它只能在衬底区积累，使衬底保持较高的电势，从而引起漏电流

界面电荷的作用,从而可以确切地反映出界面电荷对 SOI 器件性能的影响;③ 在数值求解过程中采用了交替方向格式,并与动态二步法相结合,有效地提高了计算效率和收敛的可靠性.采用该模拟软件可以有效地分析薄膜 SOI MOSFET 的瞬态工作特性及工作机理.

参 考 文 献

- [1] J. Y. Chen, CMOS Devices and Technology for VLSI, Prentice-Hall International, Inc. , 1990.
- [2] 张兴,王阳元,电子学报,1995, 23(10):139.
- [3] 张兴,陕西微电子学研究所博士论文,1993.
- [4] J. V. Fariceli *et al.* , IEEE Trans. Electron Devices, 1992, 20(3): 177.
- [5] 张兴,等,电子学报,1995, 23(11): 95.

Transient Numerical Simulation of Thin-Film Deep Submicron SOI MOSFET

Zhang Xing and Wang Yangyuan

(*Institute of Microelectronics, Peking University, Beijing 100871*)

Received 23 November 1995, revised manuscript received 16 January 1996

Abstract The transient two-dimensional simulator of thin-film deep submicron SOI MOSFET is developed by using numerical model. In order to raise calculating efficiency and speed of convergence, a new scheme, alternating direction scheme, is used to solve the continuity equations. By using the simulator, two dimensional transient characteristics can be obtained and discussed. It is confirmed that present simulator is effective for accurate calculation of transient performance and for optimum deep submicron SOI devices. The simulator lays the foundation of CMOS/SOI VLSI design.

EEACC: 2560B, 0290P, 1130B