

计入多晶硅耗尽效应的深亚微米 MOSFET 开启电压模型

张文良 杨之廉

(清华大学微电子学研究所 北京 100084)

摘要 本文提出了一个深亚微米 MOSFET 的开启电压的解析模型. 它计入了影响开启电压的诸多二级效应, 例如短沟效应、窄沟效应、漏感应势垒下降 (DIBL) 效应以及衬底的非均匀掺杂等效效应. 此外, 模型还考虑了极短沟长器件的多晶硅耗尽效应. 模型的计算结果和数值器件模拟的结果十分相符.

EEACC: 2560B, 2560R

1 引言

开启电压是 MOS 器件最重要的参数之一, 它不仅用于确定器件所处的工作区, 同时还极大地影响着 MOS 器件的工作特性. 随着器件尺寸的减小, 影响开启电压的物理效应趋于复杂, 表现出与长沟器件不同的特性. 深亚微米器件中, 它随沟长的减小而减小, 并且其衬偏效应也趋于减小. 影响深亚微米 MOS 器件开启电压的主要二级效应有: 短沟效应、窄沟效应、漏感应势垒下降 (DIBL) 效应以及衬底的非均匀掺杂等效效应. 对于极短沟长 (接近于 $0.1\mu\text{m}$) 的 MOS 器件, 还应该考虑多晶硅耗尽效应. 本文综合考虑了这些效应, 导出了一个实用的深亚微米 MOSFET 的开启电压模型. 模型的计算结果与器件模拟结果十分一致.

2 模型

2.1 衬底杂质的非均匀分布

在现代工艺中, MOS 器件衬底的非均匀掺杂主要源于沟道区的两次注入. 浅注入是为了调整开启电压; 深注入是为了防穿通. 这两次注入以及热处理后的杂质再分布使得杂质在衬底中的纵向分布变得很复杂.

从实际工艺出发, 将衬底杂质分布近似为准 δ 分布, 如图 1. 这样的分布可以兼顾到这两次注入各自的影响. 通过适当地调整注入浓度和深度参数, 该分布可以变化为多种不同的掺杂情况.

由上述分布, 我们得到开启电压公式如下^[1]:

张文良 男, 1968 年生, 博士生, 从事深亚微米 MOSFET 模型及相关 CAD 技术研究
杨之廉 男, 1933 年生, 博士生导师, 从事集成电路 CAD 的教学和研究
1997 年 4 月 15 日收到初稿, 1997 年 5 月 23 日收到修改稿

$$V_{th} = V_{th0} + \gamma_p(\sqrt{\varphi_s - V_{BS} + U_x} - \sqrt{\varphi_s + U_x}) + \gamma_1 f \quad (1)$$

$$f = V_{BS} - (f_1 + \sqrt{f_1^2 - V_{BS}V_{BX}}) \quad f_1 = 1/2[V_{BS} + (1+t)V_{BX}]$$

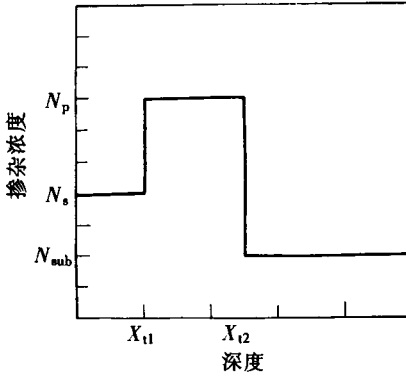


图 1 衬底杂质的准 δ 分布近似

对于 ΔV_{th} , 已有不少不同的表达式见诸报道^[2~5]. 但一般均由均匀衬底导出, 也较少计及衬偏效应的影响. 类似文献[4]中的准二维分析, 现计及非均匀衬底掺杂, 加入衬偏效应的影响后, 我们得到如下公式:

$$\begin{aligned} \Delta V_{th} = & D_{vt0}[(2(V_{bi} - \varphi_s) + V_{DS})\exp(-D_{vt1}L/l) \\ & + \sqrt{(V_{bi} - \varphi_s)(V_{bi} - \varphi_s + V_{DS})\exp(-D_{vt1}L/2l)}] \quad (3) \\ l = & \sqrt{\frac{\epsilon_{Si}X_{dep}T_{ox}}{\epsilon_{ox}}(1 - D_{vt2}V_{BS})} \end{aligned}$$

其中 V_{bi} 为 pn 结内建电势; X_{dep} 为耗尽区宽度, 它计入了衬底的非均匀掺杂; T_{ox} 为栅氧化层厚度; D_{vt0} 、 D_{vt1} 、 D_{vt2} 为拟合参数, 含义同文献[4]. (3)式中包含了 ΔV_{th} 与沟长 L 和漏电压 V_{DS} 的关系, 即短沟道效应和 DIBL 效应. 从(3)式可以看出, $|V_{BS}|$ 上升使 l 上升而 ΔV_{th} 也上升, 即 V_{th} 下降, 这与衬偏效应相反, 削弱了衬偏效应. 因而在深亚微米沟长范围, 衬偏效应随沟长减小呈下降趋势.

2.3 窄沟效应

引起窄沟效应的机理很复杂, SPICE 中模型均解释为耗尽区在沟道宽度方向向外扩展, 但实际更主要的原因是高剂量的场区注入杂质向沟道区侧向扩散所致. 考虑这两种机制, 窄沟效应引起的开启电压漂移为:

$$\Delta V_{thN} = K_1 \frac{T_{ox}}{W} \varphi_s + K_2 \frac{T_{ox}}{W} \sqrt{N_F \varphi_s} \quad (4)$$

其中 W 为沟道宽度; N_F 为场区注入的浓度; K_1 和 K_2 为实验参数. (4)式的两项分别表征耗尽区扩展以及场区注入的影响.

2.4 多晶硅耗尽效应

MOS 器件一般以高掺杂的多晶硅作为栅电极. 在多晶硅靠近栅氧化层边界处将形成一个很薄的耗尽层, 其厚度计为 X_D . 当沟长减小到接近 0.1 微米, 栅氧化层将减薄至 5nm 或更薄, 这个耗尽层的影响就不能再忽略不计了. 栅压将有一部分降在该层上, 使加在实际

其中 V_{th0} 为长沟器件衬偏 $V_{BS}=0$ 时的开启电压; V_{BX} 为耗尽区边界达到 X_{12} 时的衬偏电压; φ_s 为表面势; γ_p 和 γ_1 为衬偏效应系数; U_x 是和 N_s 和 X_{11} 相关的参数; t 为光滑系数, 利用 t 的不同取值可以更好地表征注入杂质在深度方向的缓变分布, 详见文献[1].

2.2 短沟道效应和漏感应势垒下降(DIBL)效应

MOS 器件沟长进入深亚微米范围后, 短沟道效应和 DIBL 效应增强. 计入短沟道效应及 DIBL 效应引起的开启电压漂移 ΔV_{th} , 开启电压表达式将为:

$$V_{th} = V_{th0} + \gamma_p(\sqrt{\varphi_s - V_{BS} + U_x} - \sqrt{\varphi_s + U_x}) + \gamma_1 f - \Delta V_{th} \quad (2)$$

MOS 器件上的栅压变小.

应用类似推导长沟器件开启电压的方法,解多晶硅耗尽区的一维 Poisson 方程,可得:

$$X_D = \sqrt{\frac{2\epsilon_{Si}V_p}{qN_p}} \quad (5)$$

其中 N_p 为多晶硅掺杂浓度; V_p 为多晶硅耗尽区的压降. 多晶硅耗尽区靠近栅氧化层处的电场 E_p 为

$$E_p = \frac{qN_p}{\epsilon_{Si}} X_D \quad (6)$$

由界面处的电位移连续,有:

$$\epsilon_{Si}E_p = \epsilon_{ox}E_{ox} = \epsilon_{ox} \frac{V_{GSX} - \varphi_s - V_{FB}}{T_{ox}} \quad (7)$$

E_{ox} 为氧化层中的电场; V_{GSX} 为实际加在 MOS 器件上的有效栅压. 由(5)~(7)式,外加的栅压 V_{GS} 与 V_{GSX} 之间有如下关系:

$$V_{GS} = V_{GSX} + V_p = k(V_{GSX} - \varphi_s - V_{FB})^2 + V_{GSX} \quad (8)$$

$$k = \frac{\epsilon_{ox}^2}{2q\epsilon_{Si}N_{poly}T_{ox}^2}$$

从上式可以看到,当栅氧化层厚度 T_{ox} 极薄时, k 的作用将不再能忽略. 计入多晶硅耗尽效应的影响,以上得到的开启电压公式应作如(8)式的修正.

2.5 完整的开启电压公式

综上所述,深亚微米 MOSFET 开启电压的完整模型 V_{TH} 如下:

$$V_{TH} = k(V_{th} - \varphi_s - V_{FB})^2 + V_{th} \quad (9)$$

$$V_{th} = V_{th0} + \gamma_p(\sqrt{\varphi_s - V_{BS} + U_x} - \sqrt{\varphi_s + U_x}) + \gamma_1 f + K_1 \frac{T_{ox}}{W} \varphi_s + K_2 \frac{T_{ox}}{W} \sqrt{N_F \varphi_s} - \Delta V_{th} \quad (10)$$

其中 ΔV_{th} 由公式(3)给出.

3 结果与讨论

为了验证上述公式的准确性,将模型公式(9)的计算结果与器件模拟程序 MEDICI^[6] 的模拟结果比较. 图 2 是同种掺杂工艺的 MOSFET 在不同衬偏电压下的开启电压与沟长 L 的关系曲线. 其中点为用器件模拟程序 MEDICI 得到的数据,线为用公式(9)计算的结果.

由于 DIBL 效应的影响,深亚微米 MOS 器件的开启电压与漏电压强烈相关. 不同漏电压下模型计算的开启电压与 MEDICI 模拟的结果比较于图 3. 图中可以看出,随着沟道长度的减小, DIBL 效应变得严重. 从图 2 和图 3 可以看出,本模型对于不同沟长、不同偏置条件下的 MOS 器件都能取得较好的结果.

4 结论

本文提出了一个新的深亚微米 MOSFET 开启电压模型,它综合考虑了深亚微米器件的各种效应,适用于很宽的沟长范围和不同偏置下的器件.

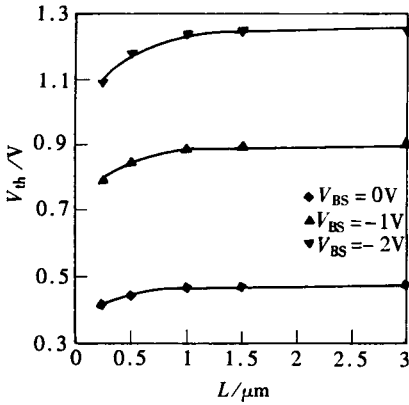


图 2 开启电压与沟长关系的比较

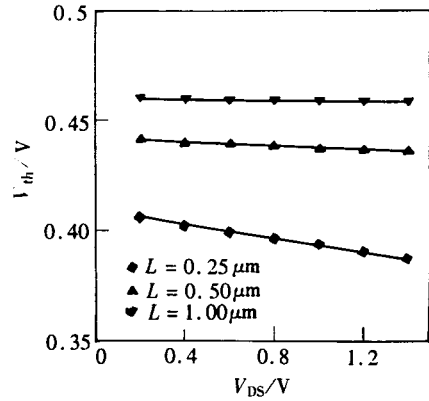


图 3 开启电压的 DIBL 效应的比较

参 考 文 献

- [1] 张文良, 杨之廉, 半导体学报, 1997, 18(11): 849~854.
 [2] J. A. Power *et al.*, IEEE Trans. Computer-Aided Design, 1992, 11(11): 1418.
 [3] T. A. Fjeldly *et al.*, IEEE Trans. Electron. Devices, 1993, 40(1): 137.
 [4] J. H. Huang *et al.*, Bsim3 Manual (Version 2.0), U. C. Berkeley, 1994.
 [5] N. D. Arora *et al.*, IEEE Trans. Electron. Devices, 1994, 41(6): 88.
 [6] MEDICI Version 2.0, Technology Modeling Associates, Inc., 1994.

New Threshold Voltage Model for Deep-Submicron MOSFET Included the Polysilicon-Depletion-Effect

Zhang Wenliang and Yang Zhilian

(Institute of Microelectronics, Tsinghua University, Beijing 100084)

Received 15 April 1997, revised manuscript received 23 May 1997

Abstract A new threshold voltage model for deep-submicron MOSFET is developed. It includes all the second order effects in deep-submicron MOSFET's, such as short channel effect, narrow channel effect, drain induced barrier lowering (DIBL) effect, substrate bias effect, and the nonuniform substrate doping effect. Also the polysilicon-depletion-effects in ultra-short channel devices are simply taken into account. The model developed is in good agreement with the numerical device simulation.

EEACC: 2560B, 2560R