

一种改进的 CMOS 差分 LC 压控振荡器

李永峰 张建辉

(北京微电子技术研究所, 北京 100076)

摘要: 介绍了一种改进的 LC 振荡器设计方法. 谐振回路采用非对称电容结构, 与常见的振荡器结构相比, 经改进后的电路结构可以获得更好的相位噪声. 基于 $0.35\mu\text{m}$ CMOS 工艺, 设计了一种采用补偿 Colpitts 振荡器电路结构实现的差分 LC 压控振荡器, 工作电压为 2.5V. 经仿真证明, 在设计中通过调整非对称电容谐振回路中的电容值, 可以获得最优的相位噪声.

关键词: 压控振荡器; 相位噪声; 互补金属氧化物半导体晶体管

EEACC: 1230B

中图分类号: TN74 文献标识码: A 文章编号: 0253-4177(2005)10-2006-04

1 引言

随着深亚微米 CMOS 工艺的不断发展和 CMOS 工艺被广泛应用于射频集成电路 (RFIC) 的设计中. 由于比环形振荡器具有更好的噪声性能, 且易于实现, 交叉耦合 LC 压控振荡器 (VCO) 在基于 CMOS 工艺的高频电路中, 扮演着重要角色.

在基于 CMOS 工艺的全集成、低相位噪声的 LC VCO 电路的设计和优化过程中存在许多障碍, 例如 CMOS 的器件噪声、低品质因数 (Q) 的电感、衬底效应, 以及电源电压的限制等. 为了设计适用于通信系统电路中的 LC VCO, 要求 VCO 具有较低的相位噪声, 较小的芯片面积, 同时还要把低压和低功耗等因素考虑进电路的设计中^[1]. 为此, 人们做了大量的研究工作, 并提出了许多设计方法, 如采用差分 LC 元件, 以降低相位噪声和功耗^[2]; 采用单个片上电感, 以减小芯片面积^[3].

文献[4]提出了如何设计和优化 LC VCO 的方法, 并详细分析了在使用高 Q 值或高电感值的电感时对 VCO 相位噪声的限制. 文中指出, 振荡器的振荡幅度随电感的增大而增大, 但由于受电源电压的限制, 当振幅达到一定值后, 就不再继续增大; 如果继续增大电感, VCO 的相位噪声反而会随着电感的增大而增大. 为了解决这个问题, 文中提出, 在频率一定的情况下, 通过适当选择谐振回路中电感和电

容的比值 L/C (减小电感, 增大电容), 可以优化振荡器的噪声性能.

但是设计电路时, 在频率一定的情况下, 由于不能使用高 Q 值电感令谐振回路 Q 值最大, 那么也就无法获得谐振回路 Q 值最大时可以得到的最低相位噪声.

本文介绍了一种采用非对称电容谐振回路结构设计差分 LC VCO 的方法. 与常见的差分 LC VCO 相比, 采用改进设计的电路可以在任意频率下, 使用具有最大 Q 值的电感, 并且能避免电源电压对幅度的限制, 从而使谐振回路的 Q 值最大, 以获得最低的相位噪声.

2 非对称电容谐振回路原理

常见的差分 LC 振荡器及其对称的电容谐振回路结构如图 1 所示.

在图 1(a) 中, PMOS 管 M3, M4 的漏端 D_1 和 D_2 由于受电源电压的限制, 当电感值达到一定值后, 振荡幅度就不会再提高了. 而谐振回路的相位噪声却会随电感值的增大而增大^[5].

图 1(b) 中, R_s 是谐振回路的寄生电阻, 主要由螺旋电感 L_{tank} 产生. 由于在 CMOS 工艺中, 可以使用高 Q 值的电容, 谐振回路的 Q 值主要由电感的 Q 值决定. 回路中的电容可以等效为分别连接到电感两端的电容值均为 $2C_{\text{tank}}$ 的两个电容. 这种结构可称

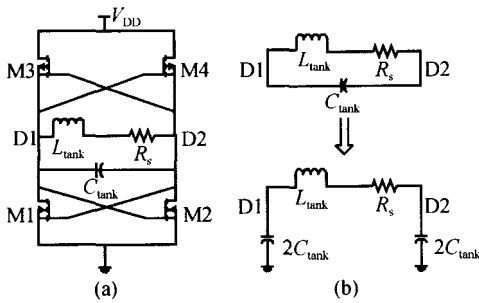


图 1 (a) 差分 LC VCO; (b) 对称电容谐振回路结构

Fig. 1 (a) Differential LC VCO; (b) Symmetric capacitance tank structure

为对称电容谐振回路结构.

图 1(b) 所示结构是常见的 π 形结构. 在这种结构中有 3 个自由度(两个电容, 以及电感), 我们可以独立指定匹配网络的 Q 值.

重画上述的 π 形谐振回路, 如图 2(a) 所示. 其中 Q_{right} 代表由电感 L_{tank} 、电容 C_{left} 和电阻 R_s 构成的串联谐振回路的 Q 值, Q_{left} 代表由电感 L_{tank} 、电容 C_{right} 和电阻 R_s 构成的串联谐振回路的 Q 值. 将串联谐振回路转换成等效的并联谐振回路, 如图 2(b) 所示. 其中 L_{left} 和 L_{right} 是等效电感.

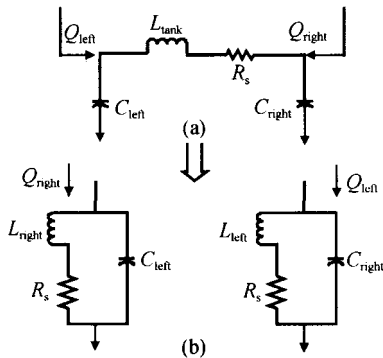


图 2 (a) π 形谐振回路; (b) 等效并联谐振回路

Fig. 2 (a) resonant circuit; (b) Equivalent parallel LC resonant circuit

谐振回路的频率 ω_0 由式 (1) 给出.

$$\omega_0^2 = \frac{1}{L_{tank} C_{tank}} = \frac{1}{L_{tank} \left(\frac{C_{left} C_{right}}{C_{left} + C_{right}} \right)} \quad (1)$$

可将 (1) 式转换为,

$$\omega_0^2 = \frac{1}{L_{tank} C_{left}} \left(1 + \frac{C_{left}}{C_{right}} \right) = \omega_1^2 \left(1 + \frac{C_{left}}{C_{right}} \right)$$

或

$$\omega_0^2 = \frac{1}{L_{tank} C_{right}} \left(1 + \frac{C_{right}}{C_{left}} \right) = \omega_2^2 \left(1 + \frac{C_{right}}{C_{left}} \right) \quad (2)$$

(2) 式中, ω_1 和 ω_2 是左右两个串联 RLC 回路的谐振频率. 图 2(b) 中等效电感 L_{left} 和 L_{right} 的值由 (3), (4) 式给出.

$$L_{right} = L_{tank} \left(1 - \frac{1}{n_r^2} \right), n_r = \frac{\omega_0}{\omega_2} \quad (3)$$

$$L_{left} = L_{tank} \left(1 - \frac{1}{n_l^2} \right), n_l = \frac{\omega_0}{\omega_1} \quad (4)$$

由于 $Q = Q_{left} + Q_{right}$ 和 $L_{tank} = L_{left} + L_{right}$, 可以得到 π 形谐振回路的 Q 值为

$$Q = Q_{left} + Q_{right} = \frac{\omega_0 (L_{left} + L_{right})}{R_s} = \frac{\omega_0 L_{tank}}{R_s} \quad (5)$$

由 (2), (3), (4), (5) 式可以推出

$$Q_{left} = \frac{\omega_0 L_{tank}}{R_s} \left(\frac{C_{left}}{C_{left} + C_{right}} \right) \quad (6)$$

$$Q_{right} = \frac{\omega_0 L_{tank}}{R_s} \left(\frac{C_{right}}{C_{left} + C_{right}} \right) \quad (7)$$

由 (6), (7) 式可知, Q_{left} 和 Q_{right} 可以分别通过改变电容 C_{left} 和 C_{right} 来改变, 而不会影响到整个谐振回路的 Q 值. 只要在保持整个谐振回路的 Q 值不变的情况下, 合理地减小某一等效 Q 值 (Q_{left} 或 Q_{right}), 就可以使图 1(a) 中的 D_1 和 D_2 端的振幅低于限制电压. 这样, 改变后的 π 形谐振回路就变成了非对称电容谐振回路.

这种非对称电容谐振回路不能直接应用于常见的差分 LC VCO 电路中, 因为一端等效 Q 值的减小会导致另一端等效 Q 值的增大. 在文献 [5] 中, 介绍了一种 C-Colpitts 振荡器 (Complementary colpitts oscillator) 结构, 如图 3 所示.

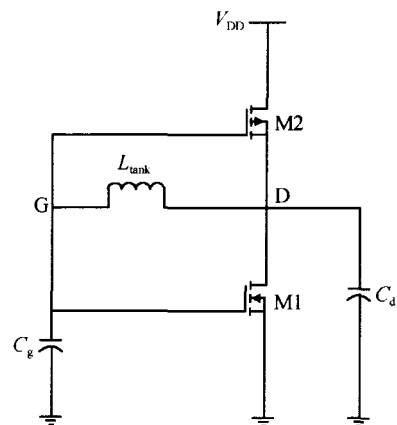


图 3 C-Colpitts 振荡器

Fig. 3 Complementary colpitts oscillator

图中,电容 C_g 、 C_d 和电感 L_{tank} 构成一个 形谐振回路,其中 D 端受电源电压限制,而 G 端仅连接到电感 L 和电容 C 的结合端.这样,可以通过增大 C_d 、减小 C_g 来减小由电感 L_{tank} 和电容 C_d 构成的串联谐振回路的 Q 值,使 D 端在电压的限制范围以内;而整个谐振回路的 Q 值可以保持不变.这样,采用 C-Colpitts 结构的振荡器可以在任意频率下,使用令谐振回路具有最大 Q 值的电感,从而得到最低的相位噪声.

3 电路结构设计

为了验证上述原理的正确性,介绍了一种用 C-Colpitts 振荡器结构设计的差分型 LC 压控振荡器,其电路图如图 4 所示.

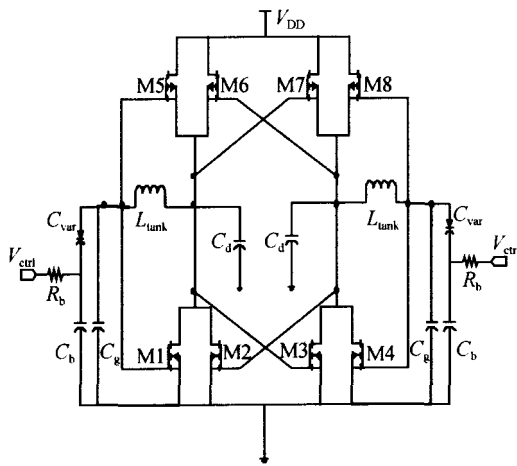


图 4 差分型 C-Colpitts LC VCO

Fig. 4 Differentially coupled C-Colpitts LC VCO

该电路用 $0.35\mu\text{m}$ CMOS 工艺模型进行仿真验证,工作电压为 2.5V .在给定控制电压 V_{ctrl} 、 L_{tank} 和 C_g 的情况下,通过取不同的 C_d 值,来测定振荡器的相位噪声随 C_d 的变化趋势.仿真时,取 C_d 的变化范围为 $2\sim 20\text{pF}$; L_{tank} 为 8nH , C_g 为 5pF ;当 V_{ctrl} 为 1V 时,耦合电容 C_b 和可调谐电容 C_{var} 的等效电容约为 3pF .电路中所有 PMOS 管的宽长比为 $W/L = 400\mu\text{m}/0.35\mu\text{m}$,NMOS 管的宽长比为 $W/L = 200\mu\text{m}/0.35\mu\text{m}$.

4 仿真结果分析

使用 Spectre 软件对电路进行了仿真验证.振荡频率随 C_d 的变化范围是 744.6MHz ($C_d = 20\text{pF}$)

$\sim 1401.0\text{MHz}$ ($C_d = 2\text{pF}$).

对不同频率下,偏离中心频率 100kHz 处的相位噪声进行采样;同时绘出 C_d 值的变化曲线,可以得到如图 5 所示的曲线.

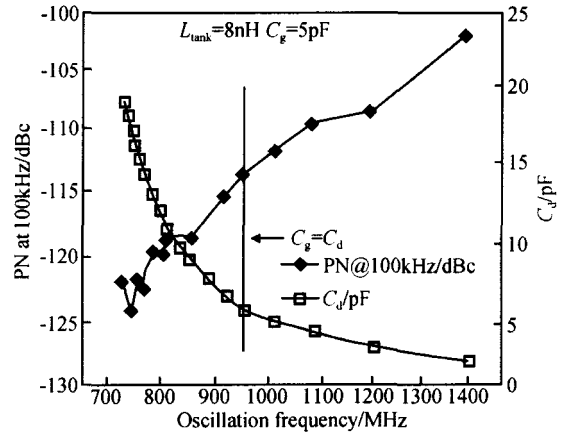


图 5 仿真结果

Fig. 5 Measurement result

由图 5 可以看出,随着电容 C_d 的值逐渐减小, VCO 的相位噪声有逐渐增大的趋势. C_d 的值与 C_g 的值相等时的相位噪声,比 C_d 为 18pF 时得到的相位噪声高出约 10dBc (此时,谐振回路的电容是非对称的).

通过仿真证实,采用非对称电容谐振回路结构设计的差分 LC VCO 得到的相位噪声,要低于采用对称电容谐振回路结构设计的差分 LC VCO 得到的相位噪声.

5 结论

介绍了一种采用非对称电容谐振回路结构设计差分 LC VCO 电路的方法,可以使电路获得最佳的噪声性能.这种方法克服了常见的差分 LC VCO 对相位噪声进行优化设计时,对高 Q 值或高电感值的限制,可以得到更低的相位噪声.经仿真证明,采用非对称电容谐振回路结构设计的差分型 C-Colpitts LC VCO,比常见的对称电容谐振回路结构的差分型 LC VCO 具有更低的相位噪声.

参考文献

[1] Wang Xueyan, Zhu En, Xiong Mingzhen, et al. Design of 11GHz CMOS ring VCO. Chinese Journal of Semiconductors, 2005, 26(1): 187 (in Chinese) [王雪艳,朱恩,熊明珍,等.

- 11 GHz CMOS 环形压控振荡器设计. 半导体学报, 2005, 26(1): 187]
- [2] Chi Baoyong, Shi Bingxue. Integrated low-power CMOS VCO and its divide-by-2 dividers. Chinese Journal of Semiconductors, 2002, 23(12): 1262 (in Chinese) [池保勇, 石秉学. 集成低功耗 CMOS 压控振荡器及其二分频器. 半导体学报, 2002, 23(12): 1262]
- [3] Wang Haiyong, Lin Min, Li Yongming, et al. A fully integrated CMOS voltage-controlled oscillator for 2.4 GHz ISM band RF applications. Chinese Journal of Semiconductors, 2003, 24(3): 322 (in Chinese) [王海永, 林敏, 李永明, 等. 一种适用于 2.4 GHz ISM 射频波段的全集成 CMOS 压控振荡器. 半导体学报, 2003, 24(3): 322]
- [4] Ham D, Hajimiri A. Concept and methods in optimization of integrated LC VCOs. IEEE J Solid-State Circuits, 2001, 36(6): 896
- [5] Cha Choongyul, Lee Sanggug. A complementary colpitts oscillator based on 0.35 μ m CMOS technology. ESSCIRC, Portugal, 2003

An Improved Design of Differential LC Voltage Controlled Oscillators Based on CMOS Technology

Li Yongfeng and Zhang Jianhui

(Beijing Microelectronics Technology Institute, Beijing 100076, China)

Abstract: This paper introduces the design method of LC oscillators with an asymmetric capacitance tank structure. Better phase noise performance than the conventional differential LC oscillator is achieved. In this way, a complementary-Colpitts differential voltage controlled oscillator (VCO) is designed based on 0.35 μ m CMOS technology with a 2.5V supply. Simulation results show that the best phase noise is obtained by adjusting the capacitance of the asymmetric capacitance tank structure.

Key words: VCO; phase noise; CMOS

EEACC: 1230B

Article ID: 0253-4177(2005)10-2006-04