

MS/ RF CMOS 工艺兼容的光电探测器 *

黄家乐¹ 毛陆虹¹ 陈弘达² 高 鹏² 刘金彬² 雷晓荃¹

(1 天津大学电子与信息工程学院, 天津 300072)

(2 中国科学院半导体研究所 集成光电子学国家重点实验室, 北京 100083)

摘要: 为实现光纤通信系统中的单片光电集成, 采用工业标准工艺设计了硅基光电探测器, 讨论了光电探测器的机理, 提出了五种新的探测器结构, 并采用 TSMC 0.18 μm MS/ RF CMOS 工艺进行了流片. 利用半导体测试仪对芯片进行了测试, 包括探测器的暗电流、响应度和结电容, 并分析了深 n 阱、浅沟槽隔离等工艺步骤对探测器参数的影响. 结果表明, 利用标准 MS/ RF CMOS 工艺实现的光电探测器具有良好的特性.

关键词: 单片集成; MS/ RF CMOS 工艺; 硅光电探测器; 暗电流; 响应度; 结电容

EEACC: 4250; 2560B

中图分类号: TN215 文献标识码: A 文章编号: 0253-4177(2005)10-1995-06

1 引言

新型半导体材料和高速光电探测器件、电路以及工艺技术和光纤通信系统的迅速发展, 为现代化光纤网络奠定了基础. 在光纤通信系统中, 单片光电集成(OEIC)是实现高速光通信的根本出路. 使用单片集成的主要目的是提高系统速度, 因为它最大限度地消除了由封装和互连线等引起的寄生参量的影响. 利用硅制作的光电探测器与接收电路单片集成电路不仅有光电转换功能和放大功能, 而且由于硅集成电路的成熟, 可以方便地引入电子的逻辑处理、存储和智能控制功能, 充分利用了电子电路的多功能性. 目前, 硅光电探测器单片集成电路已经被应用在 CD-ROM、数字化视频光盘(DVD)、波长在 630~850nm 通过塑料光纤传送的数字系统^[1]以及短波长(0.78~0.85 μm)的局域网系统内.

光电单片集成接收机中的关键器件就是光探测器. 贝尔实验室 Woodward 等人^[2]采用在 n 阱上做横向二极管的方法, 用 0.35 μm CMOS 工艺做出 1G bit/s 速率的光接收机, 但在 850nm 光波长的响应度只有 0.01~0.04A/W, 接收灵敏度只有 -6dBm,

工作速度高而灵敏度低的原因是硅的吸收深度约为 14 μm , 最好需要深度为几 μm 的耗尽区. 而在亚微米 CMOS 工艺中, 阱的深度只有零点几 μm , 源漏结更浅, 浅阱使得响应度极低, 而且衬底噪声不易消除, 通过衬底的耦合, 造成暗电流较大, 从而灵敏度降低. Zimmermann 等人^[3]使用用户定制的 1 μm CMOS 工艺做出 1G bit/s 速率的光接收机, 采用纵向 pin 光电二极管, 响应度做到 0.48A/W, 光接收灵敏度为 -15.4dBm. 虽然得到了较高的响应度和灵敏度, 但是采用了用户定制的 CMOS 工艺, 不能使用标准集成电路工艺进行流片, 势必将增加成本.

本课题组已经对标准 CMOS 工艺的光电二极管探测器结构进行了深入的研究, 并在商用 CMOS 工艺线上流片成功. 实际测试结果表明, 此种光电探测器频率响应在 1GHz 以上^[4,5], 但探测器的暗电流、响应度等关键指标还不能获得满意的结果. 鉴于上述不足, 本文设计了一种既可以获得较高的响应度和灵敏度, 又能使用标准的集成电路工艺进行流片的光电探测器结构. 本文设计了几种新型探测器结构, 并对其暗电流、结电容、响应度等方面进行理论分析和流片验证.

* 国家高技术研究发展计划(批准号:2002AA312240, 2003AA312040)和国家自然科学基金(批准号:69896260)资助项目

黄家乐 男, 1977 年出生, 硕士研究生, 目前从事光电探测器和光电集成电路方面的研究.

2005-03-16 收到, 2005-04-18 定稿

2 光电探测器结构

深亚微米 CMOS 工艺广泛应用于数字系统设计,为了扩展其在模拟电路以及射频电路设计中的可实现性,芯片代工厂在原有数字 CMOS 工艺的基础之上发展了适合混合信号及射频集成电路设计的 MS(mixed signal)/RF(radio frequency) CMOS 工艺,此工艺向用户提供高频高速电路的工艺解决方案,如提供深 n 阱,减少衬底的噪声耦合,提供浅沟槽隔离(shallow trench isolation, STI)来隔离串扰,提供 MOS 可变电容、顶层厚金属、双层多晶硅等工艺技术. 这些工艺技术的引入不仅使得 MS/RF

CMOS 电路的实现成为可能,也为设计基于商用 CMOS 工艺的光电探测器提供了新的思路.

尽管横向双光电二极管探测器^[2]有其优点,但由于耗尽区太浅使得光产生载流子中扩散成分较多. 而且在硅集成电路中,由于衬底并没有良好的隔离性能,其他器件的电信号会通过硅衬底进行耦合,所以需要使用 MS/RF CMOS 工艺中的深 n 阱和浅沟槽隔离技术来抑制噪声,提高响应度. 因此,本文设计了五种结构,以探索在 MS/RF CMOS 工艺下光电探测器的性能.

图 1 画出了四种探测器结构的纵向剖面图,这几种探测器具有相同的横向结构,面积均为 $40\mu\text{m} \times 40\mu\text{m}$ 的正四边形,但纵向结构各不相同.

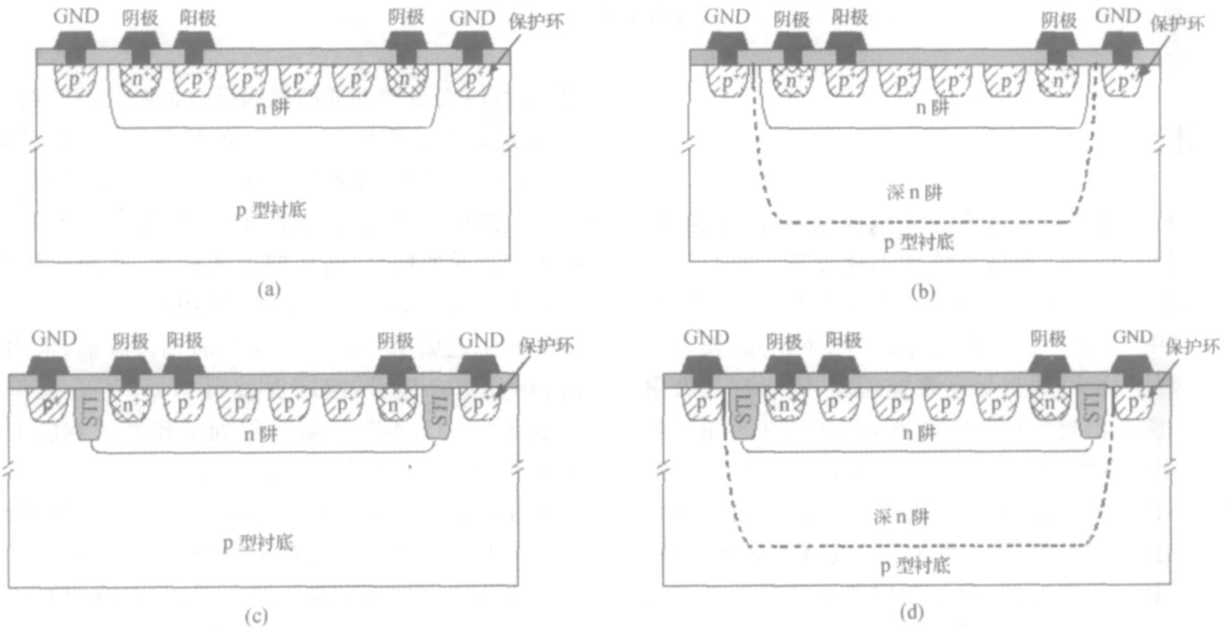


图 1 横向结构相同探测器的纵向剖面图 (a) 结构 A: 双光电二极管探测器; (b) 结构 B: 具有深 n 阱的光电探测器; (c) 结构 C: 具有浅沟槽隔离的光电探测器; (d) 结构 D: 具有深 n 阱和浅沟槽隔离的光电探测器

Fig. 1 Cross sectional view of detectors with same lateral structure

2.1 结构 A

此种结构是双光电探测器,制作过程是在衬底上做一个 n 阱,再在 n 阱内制作叉指状 p⁺ 扩散电极(p⁺ 扩散与 pMOS 的源漏同时制备), n 阱的引出用 n⁺ 扩散电极(n⁺ 扩散与 nMOS 的源漏同时制备),器件外围再用 p⁺ 扩散制作一个保护环(guard ring).

2.2 结构 B

此种结构是具有深 n 阱的光电探测器,制作过

程是在插指型的双光电二极管探测器基础之上,先在衬底上注入 $2\mu\text{m}$ 的深 n 阱峰,深 n 阱的扩散过程与 n 阱同时进行,以达到其所需的浓度和深度. 这样可以在衬底上消除噪声耦合,提高响应度.

2.3 结构 C

此种结构是具有浅沟槽隔离的光电探测器. 浅沟槽隔离工艺克服了传统工艺的局限性,具有优异的性能、平坦的表面形状、良好的抗锁性能以及几乎为零的场侵蚀,现已成为 $0.25\mu\text{m}$ 和 $0.18\mu\text{m}$

工艺的主流隔离技术. 主要包括沟槽的形成、沟槽顶角的圆滑、沟槽的填充、平坦化等步骤. 器件的制作方法仍是在衬底上做一个 n 阱, 之后依照上述 STI 工艺步骤在 n⁺ 扩散电极的位置与最靠近它们的 p⁺ 扩散电极的位置之间制作两个浅隔离沟槽. 然后再在 n 阱内制作双光电探测器. 我们利用 STI 来增加双光电探测器的吸收深度, 从而提高了器件的响应度.

2.4 结构 D

此种结构是具有浅沟隔离槽和深 n 阱的光电探测器. 在这种结构中, 我们把 STI 和深 n 阱结合起来, 利用各自的优点, 以进一步减小暗电流, 提高响应度.

2.5 结构 E

本文还设计了一种纵向结构与结构 D 相同, 但具有不同横向结构的八边形光电探测器, 以便比较.

3 芯片照片及测试电路

3.1 制造工艺

本文介绍的几种新型光电探测器均使用 TSMC(台积电) 提供的 0.18μm MS/ RF CMOS 工艺进行流片, 该工艺提供了深 n 阱和 STI. 其显微放大照片如图 2 所示, 中间为探测器的工作部分. 图 3 为在纵向结构相同条件下不同面积的八边形光电探测器, 其边长为 33μm, 面积为 5300μm².

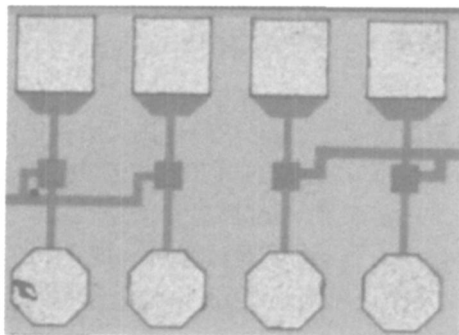


图 2 相同面积的光电探测器

Fig.2 Detectors with the same area

3.2 测试电路

测试电路如图 4 所示, 外接电阻 R_L , 当光波长

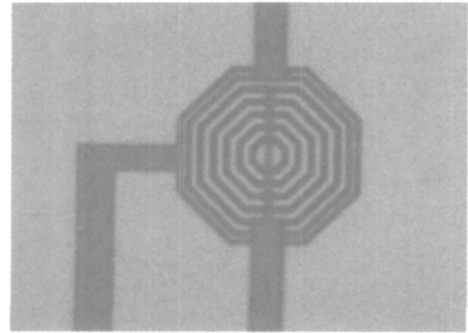


图 3 横向结构为八边形的光电探测器

Fig.3 Detector with octagon lateral structure

= 638nm 时, $R_L = 0.5k$, 当 $\lambda = 400nm$ 时, $R_L = 1k$. 光电探测器负极接到高电平上, 正极接到电阻 R_L , 电阻的另一端接到低电位. 激光通过一个中心直径为 20μm 的多模光纤正射到光电探测器上, 产生的电流由电阻 R_L 转化为电压 V_{out} , 产生的电压可以用高阻示波器 (输入电容 0.1pF, 输入电阻 10M) 测量. 暗电流和结电容都通过 HP4284 Precision LCR meter (精密电感电容电阻测定计) 测量.

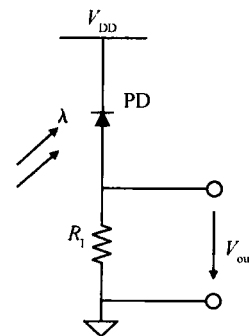


图 4 测试电路

Fig.4 Test circuit

4 测试结果及分析

4.1 相同面积芯片测试结果及分析

探测器的横向结构相同, 均为 40μm x 40μm 的正四边形.

4.1.1 暗电流

如图 5 所示, 随着反向电压的增大, 对于硅材料, 在反向电流中势垒产生电流占主要地位, 势垒区宽度随反向偏压的增加而变宽, 势垒区产生电流是不饱和的, 所以探测器的暗电流均有略微的增加. 在纵向结构不同的探测器暗电流的比较中, 带有深 n

阱和 STI 结构的探测器具有最小的暗电流,这是因为 STI 隔离了左右的空穴扩散电流的成分,而深 n 阱吸收了体内产生的噪声产生载流子,减小了衬底的噪声电流.而双光电二极管探测器则不能有效减小暗电流.

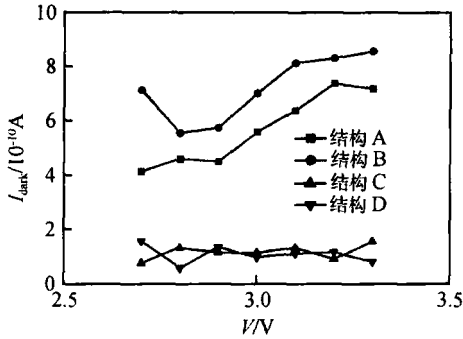


图 5 不同纵向结构探测器暗电流

Fig. 5 Dark current of detectors with different vertical structures

4.1.2 电容

如图 6 所示,随着电压增大,各个探测器的结电容均减小.因为根据半导体理论,无论是突变结还是缓变结,其势垒宽度随着反向电压的增大而增大,由公式(1),可知势垒宽度 X_D 增大,势垒电容均将减小.由于深 n 阱和 STI 的结构会造成低掺杂一侧的浓度梯度改变,据缓变结公式(2),势垒电容随杂质梯度 j 的增大而增大,所以具有深 n 阱和 STI 结构的探测器的电容大于双光电二极管.

$$C_T = \frac{A \cdot \epsilon_0}{X_D} \tag{1}$$

$$C_T = \frac{3}{\sqrt{12V}} \sqrt{\frac{q \cdot i \cdot r_0^2}{2}} \tag{2}$$

其中 ϵ_r 为相对介电常数; ϵ_0 为真空介电常数; A 为

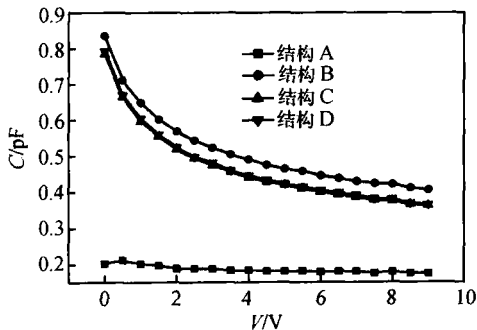


图 6 不同纵向结构探测器结电容

Fig. 6 Junction capacitance of detectors with different vertical structures

pn 结结面积; q 为电子电荷.

4.1.3 响应度

公式(3)表示了量子效率和响应度的关系,而量子效率由前端接触层厚度 d ,吸收层厚度 W ,材料的吸收系数 α ,探测器表面反射率 R_f 共同决定.

$$R = \frac{q}{h} \tag{3}$$

$$= (1 - R_f) e^{-\alpha d} (1 - e^{-\alpha W}) \tag{4}$$

其中 η 为量子效率; h 为光子能量; λ 为对应波长 λ 的吸收系数.如公式(4)所示.表 1 中,结构 D 因为深 n 阱能有效复合衬底产生的载流子,减小衬底噪声产生的电流耦合到工作二极管区.另一方面,在未加浅沟槽隔离的结构中,工作二极管中的电流由 n^+ 扩散电极横向地直接流入 p^+ 叉指电极;增加了 STI 后,光生载流子无法穿过 STI,只能在纵向电场的作用下先向下运动,到达沟槽同一深度后在横向电场的作用下,向左向右绕过沟槽,再向电极运动.显然,STI 屏蔽了从左右而来的横向扩散成分,形成纵向结构,增加吸收深度 W .因此,深 n 阱和 STI 均可以有效地提高响应度.所以,带有 STI 或深 n 阱结构探测器的响应度远高于双光电二极管探测器.

表 1 不同结构探测器响应度

Table 1 Responsivity of detectors with different structures

结构	A	B	C	D	E
响应度/(A · W ⁻¹)	0.017	0.064	0.066	0.066	0.065

4.2 不同面积芯片测试结果及分析

两个探测器的纵向结构一样,均为带有深 n 阱和 STI 的结构,但是横向结构不同,其中一个面积为 $40\mu\text{m} \times 40\mu\text{m}$ 的正四边形,另一个是面积为 $5300\mu\text{m}^2$ 的正八边形,定名为结构 E.

4.2.1 暗电流

如图 7 所示,八边形的暗电流远小于正四边形.这是因为每个 p^+ 插指与 n 扩散区形成一个结面积很小的 pn 结,同时八边形插指间距大,各个 pn 结的耗尽区没有连通,可以认为所有的 pn 结都是孤立的,由于结面积都很小,所以暗电流也很小.其详细机理有待进一步研究.

4.2.2 电容

八边形结构的面积比较大,所以 pn 结面积大,根据公式(5),当结面积 A 变大时,势垒电容也相应变大,如图 8 所示,八边形结构探测器结电容比正四边形结构大.

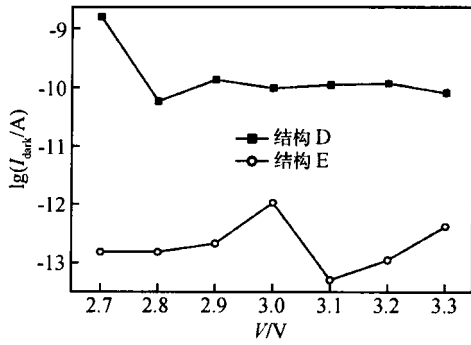


图 7 不同横向结构探测器暗电流

Fig. 7 Dark current of detectors with different lateral structure

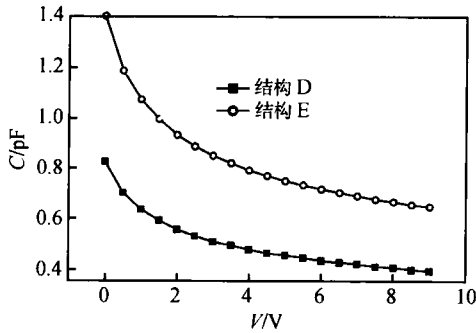


图 8 不同横向结构探测器结电容

Fig. 8 Junction Capacitance of detectors with different lateral structures

$$C_T = A \sqrt{\frac{\epsilon_0 q N_D}{2V_D}} \quad (5)$$

其中 N_D 为掺杂浓度.

4.2.3 响应度

由表 1 可知,不同面积的探测器响应度基本一样,这表明不同面积的探测器结构对响应度的影响很小.

5 结论

本文提出了一种利用标准 MS/ RF CMOS 工

艺制作硅探测器的方法,不需要额外的工艺步骤.并设计了五种光电探测器结构,在相同面积探测器的比较中,具有 STI 和深 n 阱结构的探测器暗电流小于双光电二极管,电容更小,响应度也更高.在不同芯片面积的比较中,八边形探测器的暗电流小于同样纵向结构的正四边形三个数量级,而电容仅略大于正四边形结构,不会对响应速度产生大的影响.同时响应度的变化不是很大.

综上所述,本文设计的几种于 MS/ RF CMOS 工艺兼容的光电探测器性能均优于双光电二极管探测器,具有响应度高、暗电流小、制作成本低的特点,适合大规模流片.同时,还可以在减小探测器的电容,提高响应速度等方面进行深入的理论探索.

参考文献

- [1] Zimmermann H, Heide T, Pless H. High-performance receivers for optical interconnects in standard MOS technology. Proc SPIE Int ,2001 ,4292 :1
- [2] Woodward T K, Krishnamoorthy A V. 1-Gb/s integrated optical detectors and receivers in commercial CMOS technologies. IEEE J Sel Topics Quantum Electron ,1999 ,5(2) :146
- [3] Zimmermann H, Heide T. A monolithically intergrated 1-Gb/s optical receiver in 1- μ m CMOS technology. IEEE Photonics Technol Lett ,2001 ,13(7) :711
- [4] Mao Luhong ,Chen Hongda ,Wu Ronghan ,et al. Simulation and design of a CMOS-process-compatible high-speed Si-photodetector. Chinese Journal of Semiconductors ,2002 ,23 (2) : 193(in Chinese) [毛陆虹,陈弘达,吴荣汉,等.与 CMOS 工艺兼容的硅高速光电探测器模拟与设计.半导体学报,2002 ,23 (2) :193]
- [5] Mao Luhong ,Chen Yongquan ,Li Wei ,et a1. Circuit model of double photodiodes for high-speed OEIC receivers. Proc SPIE Int ,2005 ,5644 :444

A MS/ RF CMOS-Process-Compatible Photodetector *

Huang Jiale¹, Mao Luhong¹, Chen Hongda², Gao Peng², Liu Jinbin², and Lei Xiaoquan¹

(1 *Electronic Information School, Tianjin University, Tianjin 300072, China*)

(2 *State Key Laboratory on Integrated Optoelectronics, Institute of Semiconductors,
Chinese Academy of Sciences, Beijing 100083, China*)

Abstract : For implementing an optoelectronics integrated circuit in communications systems ,a Si-photodetector is designed using a standard industrial CMOS process ,and five new structures based on the newly developed TSMC 0.18 μ m MS/ RF CMOS process technology are introduced. Some critical parameters of these new structure photodetectors ,such as dark current ,responsivity ,and junction capacitance ,are measured and analyzed. These experiment results indicate that Si-photodetectors based on a MS/ RF CMOS process perform very well.

Key words : monolithic; MS/ RF CMOS process; Si-photodetector; dark current; responsivity; junction capacitance

EEACC : 4250; 2560B

Article ID : 0253-4177(2005)10-1995-06

* Project supported by the National High Technology Research and Development Program of China (Nos. 2002AA312240 ,2003AA312040) and the National Natural Science Foundation of China (No. 69896260)

Huang Jiale male ,was born in 1977 ,master candidate. His research interests are in photo detectors and semiconductor optoelectronic circuits.

Received 16 March 2005 ,revised manuscript received 18 April 2005

© 2005 Chinese Institute of Electronics