

用阱作高阻漂移区的 LDMOS 导通电阻的解析模型*

孟 坚¹ 高 珊¹ 陈军宁¹ 柯导明¹ 孙伟锋² 时龙兴² 徐 超¹

(1 安徽大学电子科学与技术学院, 合肥 230039)
(2 东南大学国家 ASIC 工程中心, 南京 210096)

摘要: 分析了一个用阱作为耐高压漂移区的 LDMOS 的导通电阻, 提出了带有场极板的高阻漂移区导通电阻的计算公式, 改进了双扩散沟道导通电阻的计算公式. 针对一个 LDMOS 的例子做了计算, 并将其与相同参数情况下用 MEDICI 软件模拟的结果作了对比. 结果表明两者相差仅 5%, 这说明所得公式可用于该类型 LDMOS 的分析和设计.

关键词: 阱区; 双扩散 MOS 晶体管; 导通电阻; 解析模型
EEACC: 2560P

中图分类号: TN386.1 文献标识码: A 文章编号: 0253-4177(2005)10-1983-06

1 引言

LDMOS 由于耐高压、驱动电流大、开关特性好而经常被应用于高压功放的场合^[1-3]. 对于这些应用来说, LDMOS 的一个重要参数就是它的导通电阻, 其大小与 LDMOS 的最大输出功率密切相关. 由于 LDMOS 衬底为非均匀掺杂, 而且用于提高耐压的高阻区结构复杂多样, 因而很难得到准确的解析公式. 虽然一些文献使用了一些解析公式, 但公式中需用一些经验参数, 并且没有考虑场极板对导通电阻的影响, 从而不能准确地计算出 LDMOS 的导通电阻^[4-7].

本文针对“863”计划课题中所制作的用阱作为高阻漂移区的 LDMOS 的导通电阻进行了分析和计算. 首先介绍该 LDMOS 的结构; 然后给出沟道区线性电阻的计算公式; 提出了考虑场极板高阻区的电阻计算公式; 最后是计算结果的对比和导通电阻成分的分析.

2 LDMOS 结构

图 1 是 LDMOS 的结构示意图, 图中 AB 是栅极, BC 为场极板. 沟道是 p 阱沿横向扩散的结果, 它沿 x 方向有一个杂质浓度分布, 其杂质浓度分布可用指数分布近似为

$$N_A(x) = N_{A0} \exp(-\frac{x}{L}) \quad (1)$$

式中 L 为沟道长度; N_{A0} 是阱中坐标原点处的杂质浓度; α 是拟合系数, $\alpha = \ln[N_{A0}/N_A(L)]$.

高阻区是 n_w 区, 它是沿纵向离子注入然后扩散后得到的, 其杂质浓度分布是

$$N_D(y) = N_{Dm} \exp(-\frac{y^2}{L_D^2}) \quad (2)$$

$$N_{Dm} = Q_0 / \sqrt{Dt} \quad (3)$$

$$L_D = \sqrt{4Dt}$$

式中 Q_0 为离子注入剂量; D 为扩散系数; t 是扩散时间.

* 国家高技术研究发展计划(批准号:2003AA1Z1400)和国家自然科学基金(批准号:60276042)资助项目

孟 坚 男, 1969 年出生, 博士研究生, 主要研究方向为半导体器件的模拟与建模.

高 珊 女, 1978 年出生, 博士研究生, 主要研究方向为半导体器件的模拟与建模.

陈军宁 男, 1953 年出生, 教授, 博士生导师, 主要研究方向为 VLSI 系统设计和半导体器件物理与工艺.

2004-11-16 收到, 2005-05-27 定稿

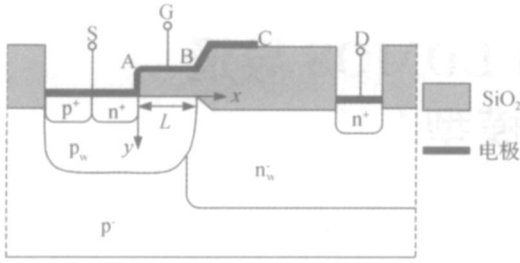


图 1 LDMOS 纵向剖面图 坐标原点取在源极末端.

Fig.1 Lengthways cross-section of LDMOS Coordinate origin is at the end of source.

3 沟道区的线性电阻

沟道区是非均匀掺杂. 考虑到在求导通电阻时, LDMOS 工作在线性区, 因此可以采用缓变沟道近似^[8,9], 并且漏源电压也是线性分布^[8,9]. 求解沟道电流的方程为

$$I_{DS} = -WQ_n \mu_{eff} \frac{dV}{dx} \quad (4)$$

$$V(x) = \frac{x}{L} V_{ch} \quad (5)$$

式中 I_{DS} 为漏源电流; Q_n 是反型层载流子面密度; μ_{eff} 是有效迁移率; L 和 W 分别是沟道长度和宽度; V_{ch} 是沟道两端电压, 是一小量.

将(4),(5)式联立求解, $\sqrt{1+x}$ (x 为小量) 展开至一次项, 利用电流连续性方程, 并且只保留 V_{ch} 的一次项 (因为 $V_{ch}^2 \ll V_{ch}$), 可以得到

$$I_{DS} = \mu_{eff} C_{ox} \frac{W}{L} \left[V_{GS} - 2\phi_B - V_{FB} - \frac{2}{(e^2 - 1)} \times \frac{qN_{A0} x_{d0}}{C_{ox}} \right] V_{ch} \quad (6)$$

$$x_{d0} = \frac{\sqrt{\epsilon_{si0} \phi_B}}{\sqrt{qN_{A0}}} \quad (7)$$

$$\phi_B = \frac{kT}{q} \ln \frac{N_{Amax}}{n_i}$$

式中 V_{GS} 是栅源电压; V_{FB} 为平带电压; ϵ_{si} 和 ϵ_0 分别为相对介电常数和介电常数; q 为电子电荷; C_{ox} 为单位栅氧化层电容; n_i 为本征载流子浓度; k 和 T 分别为波尔兹曼常数和绝对温标.

由(6)式得到沟道线性区电阻为

$$R_{onch} = \frac{V_{ch}}{I_{DS}} = \frac{L}{\mu_{eff} C_{ox} W \left[V_{GS} - V_{FB} - 2\phi_B - \frac{2}{(e^2 - 1)} \times \frac{qN_{A0} x_{d0}}{C_{ox}} \right]} \quad (8)$$

4 高阻漂移区电阻

高阻漂移区的情况要比沟道区复杂得多. 由于场极板的下面有载流子的积累层, 电流从沟道末端经过积累层发散流经高阻区到达漏极. 图 2 是二维模拟器 MEDICI 软件计算的电流流动情况. 从图中可以看出, 电流流过积累层过程中, 前一部分不分散, 后一部分发散扩展, 然后在高阻区中基本为一平行于底面的电流, 流动到达漏极. 图 3 给出了高阻漂移区电流流动示意图和相应不同电流区域的等效电阻. 其中, R_{ac} 是积累层电阻, x_{ac} 是积累电阻区长度; R_{sp} 是扩展电阻, x_{sp} 是扩展电阻区长度; R_{sh} 是非均匀掺杂的体电阻, x_{sh} 是体电阻区长度; R_{cd} 是漏极下方对应的体电阻, x_{cd} 是漏区下面电阻区长度. 高阻漂移区的总电阻为

$$R_{drift} = R_{ac} + R_{sp} + R_{sh} + R_{cd} \quad (9)$$

下面分别计算各区域电阻.

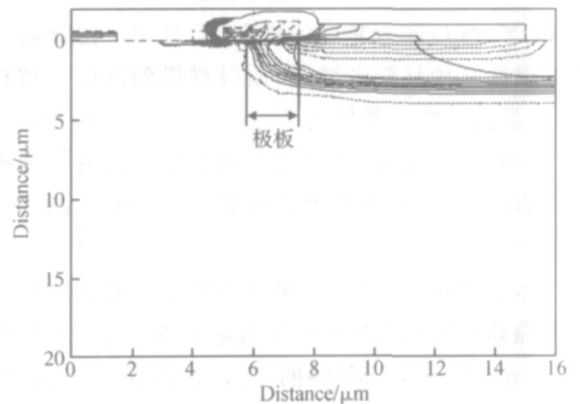


图 2 MEDICI 软件模拟结果 实线为等位线, 虚线为电流线.

Fig.2 Result of MEDICI simulation Solid lines are equipotential lines, dashed lines are current lines.

4.1 积累层电阻

设图 3 中积累层两端电势差为 V_{ac} , 载流子渡越 x_{ac} 的时间 t_{ac} 是

$$v_{av} = \frac{x_{ac}^2}{\mu_s V_{ac}} \quad (10)$$

式中 μ_s 是载流子的迁移率, 积累层的感生电荷为

$$Q_{ac} = - C_g (V_{GS} - V_{FB}^*)$$

$$C_g = \frac{\epsilon_{ox} \epsilon_0 W x_{ac}}{t_{oxf}} \quad (11)$$

式中 V_{FB}^* 是场氧化层的平带电压; ϵ_{ox} 为 SiO_2 的介电常数; t_{oxf} 是场氧化层厚度.

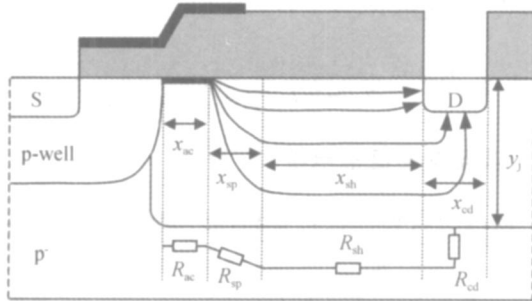


图 3 高阻漂移区电流示意图和各区域等效电阻

Fig. 3 Schematic diagram of high resistance drift region current and equivalent resistance of each region

根据积累层电流 $I_{ac} = \frac{-Q_{ac}}{av}$, 可以求出电阻为

$$R_{ac} = \frac{V_{ac}}{I_{ac}} = \frac{x_{ac}^2}{\mu_s C_g (V_{GS} - V_{FB}^*)} \quad (12)$$

其中 x_{ac} 是积累层起点到电流发散点的长度, 可通过 MEDICI 模拟的结果去估计, 于是有

$$x_{ac} = L_{ac}, \quad 0 < \alpha < 1 \quad (13)$$

式中 L_{ac} 是场极板的长度, 是计算 x_{ac} 时所取的系数.

4.2 扩展电阻

从积累层流出的电流扩展流如图 4(a) 所示. 文献[10, 11]指出在类似情况下, 电流可以看成以一个角度 θ 展开, 电流线是一簇平行且展开角为 θ 的直线, 其中 $\theta = \tan^{-1} 57^\circ = \tan^{-1} 1$.

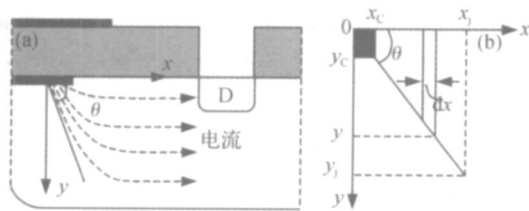


图 4 (a) 扩展电阻的电流分布; (b) 计算扩展电阻的微元和积分上下限

Fig. 4 (a) Current distribution of spreading resistance; (b) Infinitesimal and integral upper-lower limit for calculating spreading resistance

由图 4(b) 得到

$$dR = \rho(x) \frac{dx}{Wy} \quad (14)$$

电阻率 $\rho(x)$ 与掺杂浓度的关系^[10] 为

$$\rho = B(N_D)^{-C} \quad (15)$$

式中 $B = 1.45 \times 10^9$, $C = 0.60$, N_D 为掺杂浓度. 将 (2) 式代入 (15) 式得到

$$\rho = \rho_0 \exp\left(\frac{Cy^2}{L_D}\right) \quad (16)$$

式中 $\rho_0 = BN_D^{-C}$.

积分上限 $x_c = y_c / \tan \theta = 0.64 y_c$, 积分下限 $x_j = y_j / \tan \theta = 0.64 y_j$; y_c 为积累层厚度, y_j 为阱深. y_c 可以按下式确定^[9]:

$$y_c = \left(\frac{52.4 \epsilon_s \hbar^2}{q^2 m_e^* N_{ac}}\right)^{\frac{1}{3}} \quad (17)$$

式中 N_{ac} 是单位面积积累层电荷数, 可以从 (11) 式推出为

$$N_{ac} = -\frac{Q_{ac}}{q} = \frac{C_g (V_{GS} - V_{FB}^*)}{q} \quad (18)$$

利用 (17), (18) 式和积分上下限, 可得到扩展电阻为

$$R_{sp} = 0.64 \frac{\rho_0}{W} \int_{0.64 y_c}^{0.64 y_j} \frac{\exp\left(\frac{Cx^2 \tan^2 \theta}{L_D^2}\right)}{x} dx \quad (19)$$

4.3 体电阻

从图 3 可知, 在 x_{sh} 这一段电流线是平行流动的, 其电阻可用微分法求解. 图 5 是求解电阻的示意图. 根据图 5 写出微分电导为

$$dG_{sh} = \frac{W}{x_{sh}} \alpha \frac{dy}{(y)} \quad (20)$$

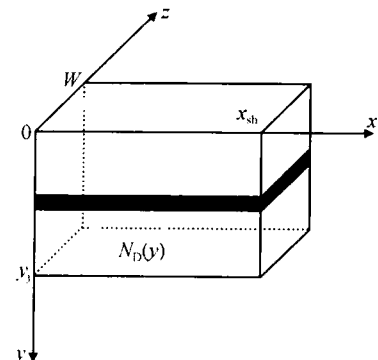


图 5 求解电导的示意图

Fig. 5 Schematic diagram for resolving dG_{sh}

将(16)式代入(20)式,再利用 $R_{sh} = 1/ G_{sh}$,可以得到

$$R_{sh} = 2 \sqrt{\frac{C}{L_D}} \times \frac{0}{L_D} \times \frac{x_{sh}}{W} \times \left[\operatorname{erf} \left(\frac{y_j \sqrt{C}}{L_D} \right) \right]^{-1} \quad (21)$$

4.4 具有电流集边效应的体电阻

漏极下面体电阻的电流流动情况类似于双极型晶体管的基极电阻. 这部分电阻是由两部分电阻串联而成,一个是接触电阻,一个是分布电阻. 计算结果表明接触电阻比分布电阻小得多,所以只需考虑分布电阻.

图 6(a) 是电流流动示意图. 从图中所选取的三个截面可知,电流沿 x_{cd} 的方向逐渐减少. 取微元

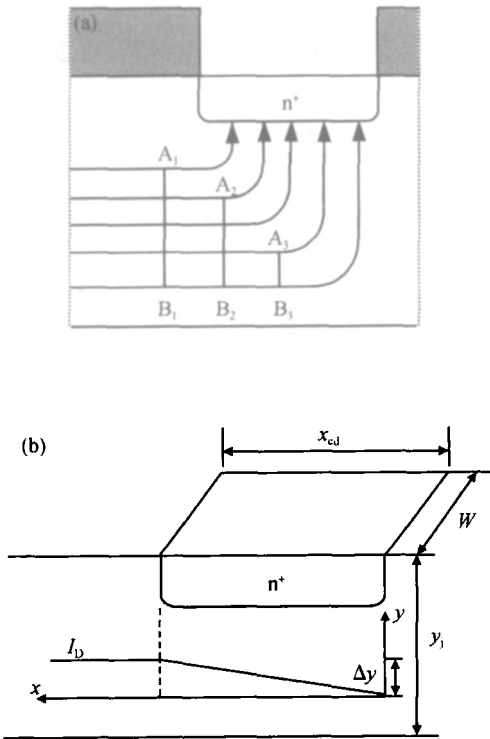


图 6 (a) 漏极下电流流动示意图; (b) 计算 y 微元的电流分布示意图

Fig. 6 (a) Schematic diagram of current flow under drain; (b) Schematic diagram of current distribution for calculating infinitesimal y

y $x_{cd} W$, 和计算基极电阻类似,在微元中取电流为线性分布,用平均功率法可以得到微元的等效电阻是

$$I_D \times R_{cd} = \int_0^{x_{cd}} \left(\frac{I_D}{x_{cd}} x \right)^2 (y) \frac{dx}{yW} \quad (22)$$

式中 I_D 是从体电阻 R_{sh} 流出的电流. 根据(22)式

可以得到

$$R_{cd} = \frac{x_{cd}}{3W} \times \frac{(y)}{y} \quad (23)$$

利用 $G_{cd} = 1/ R_{cd}$,可以求得电导是

$$G_{cd} = \frac{3W}{x_{cd}} \frac{y_j}{(y)} \quad (24)$$

对式(24)求积分时,考虑 n^+ 区深度远小于阱深,积分下限从 Si-SiO₂ 的界面算起. 将(16)式代入(24)式,并利用 $R_{cd} = 1/ G_{cd}$,得到

$$R_{cd} = \frac{2 \sqrt{C} x_{cd}}{3 \sqrt{W L_D}} \left[\operatorname{erf} \left(\frac{\sqrt{C}}{L_D} y_j \right) \right]^{-1} \quad (25)$$

4.5 高阻漂移区总电阻

将(12), (19), (21)式和(25)式代入(9)式得到

$$R_{drift} = \frac{x_{ac}^2}{\mu_s C_g (V_{GS} - V_{FB})} + 0.64 \frac{0}{W} \frac{0.64 y_j}{0.64 y_C} \frac{\exp \left(\frac{C x^2 \tan^2 1}{L_D^2} \right)}{x} dx + 2 \sqrt{\frac{C}{L_D}} \times \frac{0}{L_D} \times \frac{x_{sh} + 0.33 x_{cd}}{W} \left[\operatorname{erf} \left(\frac{\sqrt{C}}{L_D} y_j \right) \right]^{-1} x_{ac} = L_{ac} \quad (26)$$

5 计算结果与对比

总导通电阻应当是沟道电阻(8)式和高阻漂移区电阻(26)式串联而成:

$$R_{on} = R_{onch} + R_{drift} \quad (27)$$

式中的有效迁移率用下式计算

$$\mu_{eff} = \mu_0 / [1 + (V_{GS} - V_T)] \quad (28)$$

式中 V_T 是阈值电压.

(27)式的计算结果如图 7(a) 所示,相关参数取值为: $N_{A0} = 5 \times 10^{16} \text{ cm}^{-3}$, $t_{ox} = 2 \times 10^{-6} \mu\text{m}$ (栅氧化层), $\epsilon = 0.02$, $\epsilon_{Si} = 11.9$, $\epsilon_{SiO_2} = 4$, $\mu_s(300 \text{ K}) = 550 \text{ cm}^2 / (\text{V} \cdot \text{s})$, $N_{D0} = 1.2 \times 10^{17}$, $B = 1.45 \times 10^9$, $C = 0.6$, $D = 8 \times 10^{-13} \text{ cm}^2 / \text{s}$, $t = 4500 \text{ s}$, $x_{cd} = 2 \mu\text{m}$, $x_{sh} = 5.4 \mu\text{m}$, $x_{ac} = 0.6 \mu\text{m}$, $L = 1.5 \mu\text{m}$, $W = 100 \mu\text{m}$, $t_{oxf} = 0.4 \times 10^{-4} \mu\text{m}$, $y_j = 2.5 \mu\text{m}$, $V_{FB}^* = -1 \text{ V}$, $\epsilon = 0.6$, $N_S = 1 \times 10^{15} \text{ cm}^{-3}$, 铝功函数为 $\phi_M = 4.1 \text{ V}$, $q = 1.602 \times 10^{-9} \text{ C}$.

图 7(b) 是 MEDICI 软件模拟的结果. 经比较发现,两者最大误差小于 5%.

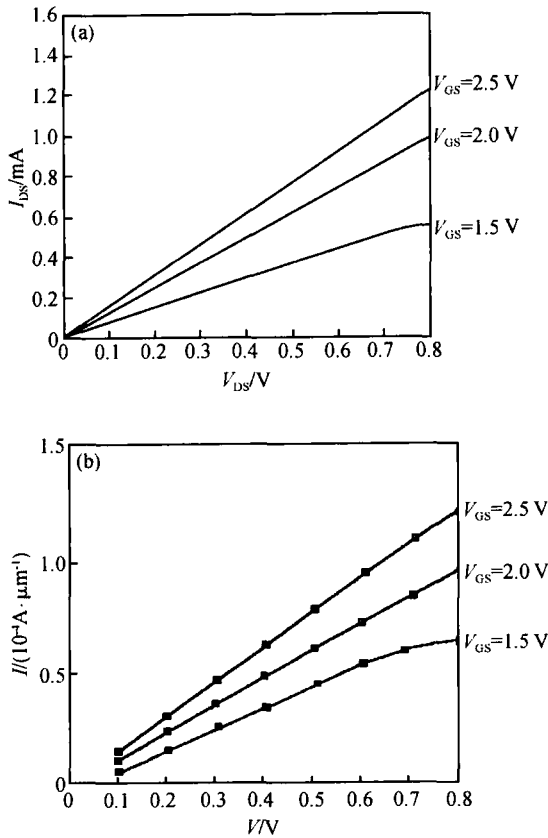


图 7 (a)利用(27)式计算的电流-电压曲线;(b)MEDICI 软件在相同条件下的模拟结果

Fig. 7 (a) Current-voltage curves come from calculation of Eq. (27); (b) Simulating result by MEDICI on the same conditions

6 结束语

本文建立了用阱作为高阻漂移区的 LDMOS 导通电阻的解析计算公式,其结果与 MEDICI 数值模拟得到的值相符合. 由于该计算公式准确,误差较小,因此可用于 LDMOS 导通电阻的设计与分析.

参考文献

[1] Yoo S J , Kim S H , Choi Y I , et al. Numerical analysis of SOI

LDMOS using a recessed source and a trench drain. *Microelectronics Journal* ,2000 ,31 :963

[2] Wu Jianhui ,Sun Weifeng ,Lu Shengli. Design of high-voltage transistor for PDP data driver. *Journal of Southeast University* ,2003 ,33(2) :134 (in Chinese) [吴建辉,孙伟锋,陆生礼. PDP 选址驱动芯片高压管设计. *东南大学学报* ,2003 ,33(2) :134]

[3] McShane E ,Shenai K. The Design ,characterization ,and modeling of RF LDMOSFETs on silicon-on-insulator material. *IEEE Trans Electron Devices* ,2002 ,49(4) :643

[4] Charitat G ,Bouanane M A ,Austin P ,et al. Modeling and improving the on-resistance of LDMOS Resurf devices. *Microelectronics Journal* ,1996 ,27(1) :181

[5] Chen Xingbi. *Power MOSFET and high voltage ICs*. Nanjing : Southeast University Press ,1990 :240 (in Chinese) [陈星弼. 功率 MOSFET 与高压集成电路. 南京 :东南大学出版社 ,1990 :240]

[6] Sun Zhilin ,Sun Weifeng ,Yi Yangbo ,et al. Study of high reliability P-LDMOS. *Chinese Journal of Semiconductors* ,2004 ,25(12) :1690 (in Chinese) [孙智林,孙伟锋,易扬波,等. 高可靠性 P-LDMOS 研究. *半导体学报* ,2004 ,25(12) :1690]

[7] Yang Hongqiang ,Guo Lina ,Guo Chao ,et al. Accurate analysis of thin-film SOI-LDMOS combined with resistance-field-plate. *Chinese Journal of Semiconductors* ,2003 ,24(9) :977 (in Chinese) [杨洪强,郭丽娜,郭超,等. 具有电阻场板的薄膜 SOI-LDMOS 的精确解析. *半导体学报* ,2003 ,24(9) :977]

[8] Kim Y S ,Fossum J G. Physical DMOST modeling for high-voltage ICCAD. *IEEE Trans Electron Devices* ,1990 ,37(3) :797

[9] Kim Y S ,Fossum J G ,Williams R K. New physical insights and models for high-voltage LDMOST IC CAD. *IEEE Trans Electron Devices* ,1991 ,38(7) :1641

[10] Kwok K N ,William T L. Analysis of the gate-voltage-dependent series resistance of MOSFET 's. *IEEE Trans Electron Devices* ,1986 ,33(3) :965

[11] Ng K K ,Lynch W T. The impact of intrinsic series resistance as MOSFET scaling. *IEEE Trans Electron Devices* ,1987 ,34(6) :503

An Analytical Model of a LDMOS On-Resistance Using a Well as a High Resistance Drift Region *

Meng Jian¹, Gao Shan¹, Chen Junning¹, Ke Daoming¹, Sun Weifeng²,
Shi Longxing², and Xu Chao¹

(1 School of Electronic Science and Technology, Anhui University, Hefei 230039, China)

(2 National ASIC System Engineering Research Center, Southeast University, Nanjing 210096, China)

Abstract : A theory for an on-resistance of a LDMOS using a well as a high resistance drift region is developed. The calculation formulas of a drift region on-resistance with field plate are given, and also a calculation formula of a double-diffused channel on-resistance is improved. An example is not only computed by the formulas given by the paper, but also simulated by the MEDICI program. The simulation shows that the difference between two results is lower than 5%. It is verified that the formulas given by the paper can help to design and analyze a LDMOS.

Key words : well region; double-diffused MOS transistor; on-resistance; analytical model

EEACC: 2560P

Article ID : 0253-4177(2005)10-1983-06

* Project supported by the National High Technology Research and Development Program of China (No. 2004AA1Z1060) and the National Natural Science Foundation of China (No. 60276042)

Meng Jian male, was born in 1969, PhD candidate. His main research interest is in semiconductor devices simulating and modeling. Email: jmeng@ahu.edu.cn

Gao Shan female, was born in 1978, PhD candidate. Her main research interest is in semiconductor devices simulating and modeling.

Chen Junning male, was born in 1953, professor, advisor of PhD candidates. His research interests include VLSI system design, semiconductor devices physics and technology. Email: jnchen@zhu.edu.cn

Received 16 November 2004, revised manuscript received 27 May 2005

© 2005 Chinese Institute of Electronics