

Ku 波段源极调谐 HFET MMIC VCO

王绍东 高学邦 吴洪江 吴阿惠

(河北半导体研究所, 石家庄 050051)

摘要: 利用 S 参数分析和负阻分析设计了一个源端调谐的 Ku 波段 HFET 单片集成 VCO, 并获得了一次设计投片成功. 提取了 GaAs HFET 的大信号模型, 利用栅源终端阻抗的二维扫描确定了漏极负阻, 以此为依据进行输出匹配网络的优化设计. 给出了电路制作和测试结果, 在 17.79 ~ 17.89 GHz 频率上获得了 16dBm 的输出功率.

关键词: 微波单片集成电路; 压控振荡器; 异质结场效应晶体管; 砷化镓

EEACC: 1350T; 1350H

中图分类号: TN432 **文献标识码:** A **文章编号:** 0253-4177(2005)11-2191-05

1 引言

现代通信电子系统中大都采用半导体器件作微波振荡源, 市场上的微波压控振荡器 (VCO) 主要是基于混合集成电路工艺的产品. 随着集成电路技术的发展, 全单片集成的 VCO 逐渐兴起. 微波单片集成电路和射频集成电路 (MMIC & RFIC) 具有体积小、产品一致性高的优点. 国外从上个世纪 80 年代开始, 广泛研究了基于 GaAs MESFET 的 VCO, 90 年代又有大量针对 GaAs pHEMT 和 HBT 的 MMIC VCO 的研究报道. 现在基于 InP HEMT 的 MMIC VCO 已经达到了上百吉的频率. 由于 Si 集成电路在射频技术上的突破, 近年来基于 CMOS, BiCMOS 和 SiGe HBT 单片集成的 VCO 在几千兆频率范围内大放异彩. Si 工艺 RFIC 产品成本低, 能够与其他功能电路大规模集成, 随着特征尺寸的缩小, 频率能做得很高. 基于 GeSi HBT 的单片 VCO, 有近毫米波的研究报道^[1], 而且具有较好的相位噪声性能. 在更高的频段仍然以 III-V 族半导体的 MMIC 为主. 国内, 化合物半导体集成电路技术起步较晚, 基于 GaAs FET 的 MMIC VCO 鲜见报道.

我们采用 GaAs 异质结 FET (HFET) 设计了一个 Ku 波段 VCO, 并在国内较成熟的 GaAs 工艺线上流片成功. HFET 具有优于一般 HEMT 材料的

低频噪声的特点, 从而基于 HFET 的 VCO 具有较 HEMT VCO 更好的相位噪声特性^[2]. 本文的研究将 GaAs HFET、变容管以及匹配和偏置电路全部集成在单片中, 芯片面积小于 1.5mm^2 , 工作中心频率 17.85 GHz, 输出功率大于 16dBm, 调谐带宽 100MHz, 典型的相位噪声在 100kHz 频偏下约为 -85dBc/Hz . 据作者所知, 这是国内在此频段首次报道的基于 HFET 全集成微波单片集成 VCO.

2 器件及其特性

我们采用的 HFET 外延材料, 其器件结构如图 1 所示. 器件制作采用了 $0.35\mu\text{m}$ 的 T 形栅技术. 通过脉冲 $I-V$ 测试和宽带 S 参数测试, 用微波器件建模软件提取出了 $400\mu\text{m}$ 器件的大信号模型. 由于 GaAs HFET 器件展示了陷阱和自热效应, 特别是对于亚半微米栅长, 其 DC $I-V$ 特性和 RF $I-V$ 特性有明显的差别, 即器件跨导和输出电导随工作频率而变化 (色散). 通常当工作频率达到 20kHz 以上时, 由于陷阱和自热效应已跟不上信号的变化, 此时的 $I-V$ 特性基本上等同于微波频率下的 $I-V$ 特性. 因此本文采用了窄脉冲 $I-V$ 测试建模的方法来建立大信号模型, 有效地提高了模型的仿真精度. 对于异质结器件, 改进的 Materka 模型经大量实验证实具有较高的模拟精度. 该模型充分考虑了夹断电压随

王绍东 男, 1976 年出生, 工程师, 现从事 MMIC、RFIC 和微波组件研制工作, 感兴趣的领域有微波射频电路的 CAD 技术、微波集成电路设计.

2005-04-21 收到, 2005-07-06 定稿

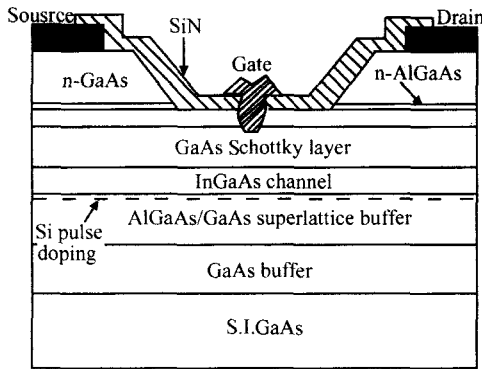


图 1 HFET 器件结构剖面图

Fig. 1 Profile of HFET structure

漏源电压及电流与栅电压的复杂变化关系. 在 HFET 寄生参数提取过程中, 我们采用了改进的 Cold FET 测试和提取方法, 该方法是在 HFET 漏极加一个小的负电压从而使器件本征漏源电流为 0 (漏源电阻亦为 0), 从而消除了标准 Cold FET 方法中的漏源电阻参数, 使得 6 个寄生电阻和电感参数能够从测试的 S 参数中直接计算得到. 改进 Cold FET 的运用, 提高了 S 参数的建模精度. 测试和模拟的脉冲 $I-V$ 结果如图 2 所示, 测试和模拟的 S 参数结果如图 3 所示.

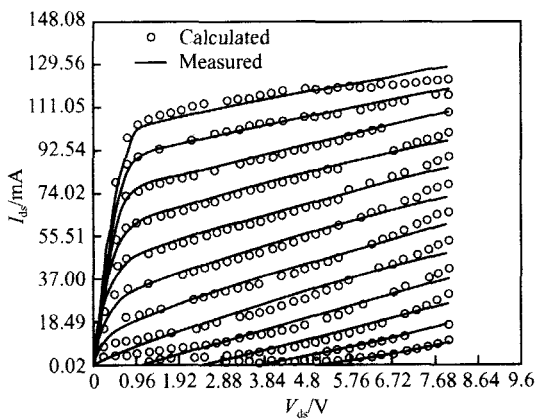


图 2 测试和模拟的脉冲 $I-V$ 曲线

Fig. 2 Tested and simulated $I-V$ character

我们采用交指结构 FET 兼容工艺肖特基变容管. 由于材料本不是为变容管设计的, 所以性能不是最佳的, 通过合理的选择栅长可以在一定的范围内使 Q 值得到提高^[3].

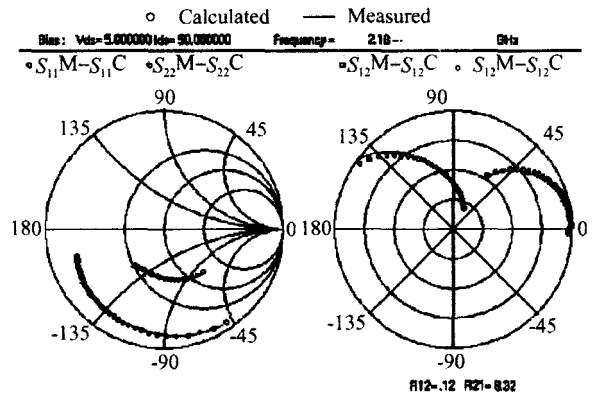


图 3 测试和模拟的 S 参数图

Fig. 3 Tested and simulated S -parameter character

3 电路设计与实现

HFET 器件在振荡设计的频率是潜在不稳定的, 为了加强不稳定性通常还要引入串、并联反馈以使电路更容易起振^[4]. 我们设计的 VCO 采用共源组态的电路结构, 电路的原理如图 4 所示. 通过源极加容性反馈以增强不稳定性, 外加反馈以后振荡的设计转化为两端口设计, 如图 5 所示, 要满足振荡起始条件, 必须满足

$$| \Gamma_{in} | > 1, \text{ 且 } | \Gamma_{out} | > 1 \quad (1)$$

在振荡平衡的条件下, 有

$$s = \frac{1}{\Gamma_{in}}, \text{ 且 } L = \frac{1}{\Gamma_{out}} \quad (2)$$

我们知道

$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}}{1 - S_{11}s} \quad (3)$$

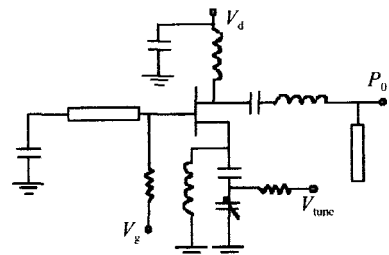


图 4 VCO 电路原理图

Fig. 4 Schematic circuit diagram of VCO

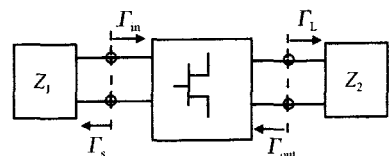


图 5 振荡器的两端口分析

Fig. 5 Two ports oscillation analysis

为了容易起振,应选择 s 使 Z_{out} 最大,由(3)式看出 $s = S_{11}^{-1}$ 时 Z_{out} 无穷大,但由(2)式知此时必须 $R_L = 0$,即要求 $Z_2 = Z_0$. 这样引起的问题是,输出端完全匹配是很困难的,较小匹配的偏离将使电路停振.所以 s 要适当偏离 S_{11}^{-1} . 从端口 2 向有源网络方向看去阻抗值(输出阻抗)可以由 Z_{out} 表示为

$$Z_{out} = \frac{1 + \frac{Z_{out}}{Z_0}}{1 - \frac{Z_{out}}{Z_0}} Z_0 \quad (4)$$

由前面分析可知,应有 $\text{real}(Z_{out}) = R_a < 0$. 对于串联反馈,为了容易起振和增加输出功率, R_L 的选择应小于 $-R_a$,在小信号分析时较为普遍选择 $R_L = -\text{real}(Z_{out})/3$. 在起振过程中振荡输出功率逐渐增加,器件由小信号工作状态逐步变为大信号状态,使振荡平衡条件得到满足^[4].

我们用 Agilent ADS 软件对器件漏极输出负载的实部与栅极阻抗、源极反馈电容的关系进行二维扫描,结果如图 6,7 所示. 根据这两组关系设计源极和栅极的端口网络. 从图 6 可见,当源极电容为 0.5pF 左右时,对于所扫描的绝大部分的栅极阻抗都能使漏极呈现较大的负阻. 从图 7 可见,对于栅极阻抗虚部比较小的情况下都可以使漏极出现负阻,当阻抗值变大时,在某些源极反馈的容值下电路不振荡. 因此为了增加电路对工艺容差的可靠性,栅极阻抗不宜太大,虽然较大的栅极感性阻抗能使一些容性源反馈下的 FET 漏极产生更大的负阻. 对于本电路栅极感性阻抗取 20 左右,可以用一段短路微带线或小电感来实现.

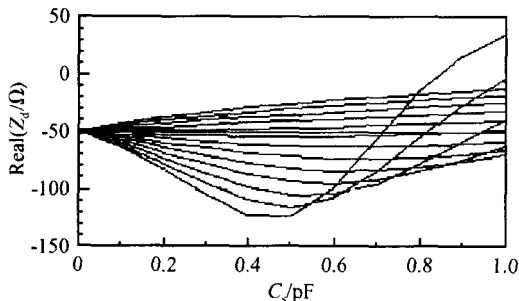


图 6 漏极阻抗实部与源反馈电容

Fig. 6 Drain impedance versus source feedback capacitance

漏极阻抗所对应的反射系数的分布如图 8 所示. 漏极的反射系数 > 1 的点,是进行输出匹配网络设计的依据. 我们先根据 S 参数和端口阻抗分析进行振荡条件的分析和端口负载阻抗网络的设计,再用谐波平衡分析法进行输出功率的仿真和优化. 仿

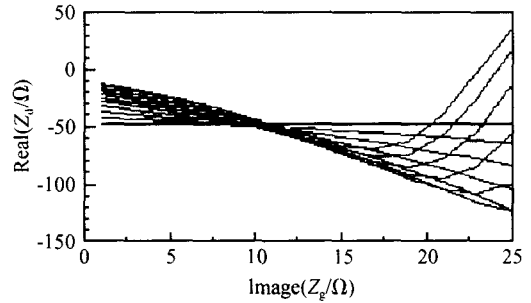


图 7 漏极阻抗实部与栅端口阻抗

Fig. 7 Drain impedance versus gate port impedance

真的中心频率为 17GHz,带宽为 200MHz,输出功率为 15.5dBm.

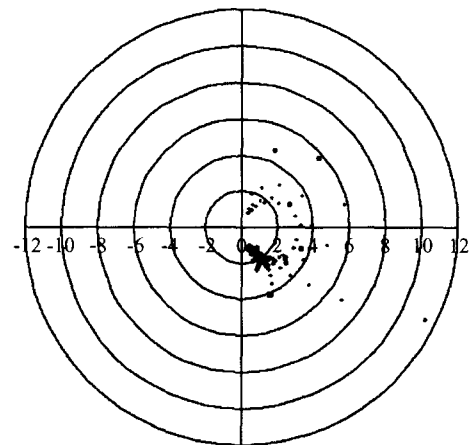


图 8 漏极的反射参数

Fig. 8 Distribution of drain reflectance parameters

我们把调谐变容管放在 HFET 器件的源极,通过与 SiN 介质的 MIM 电容 (metal-isolator-metal capacitor) 串联进行源极反馈和调谐. 为了提高谐振回路的 Q 值要尽量减小变容管对回路的耦合,这是以牺牲带宽为代价的. 源极反馈与栅极反馈相比,噪声性能要好,但调谐带宽要窄^[5]. 同时,由于 FET 工艺兼容变容管的 Q 值很低,加在栅极会造成更大的损耗,振荡输出功率会很小,而把变容管放在源极输出功率也会有较大的提高. SiN 通过两次淀积控制其厚度在 0.4μm 左右.

为了减少螺旋电感在高频下的容性寄生,我们采用了空气桥螺旋电感,电感采用电镀金加厚,通过桥墩使其绝大部分悬浮在 GaAs 衬底表面. 栅极和变容管调谐的加电采用 GaAs 外延层电阻实现射频隔离,单位阻值大约 300 Ω,通过合理设计尺寸能很好地实现对射频的高阻态. 芯片采用背面通孔接

地.版图如图 9 所示.

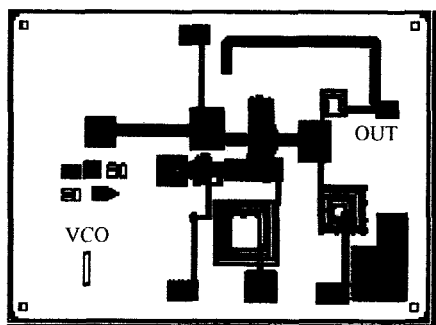


图 9 芯片版图
Fig. 9 VCO layout

4 测试

将芯片烧结在自制的载体上,通过金丝键合到 50 的陶瓷基片微带上,输出采用 SMA 同轴与 R & S FSEM30 频谱仪连接.电路的工作状态为 50mA/5V.

芯片测试的频谱如图 10 所示;频率调谐曲线和相位噪声测试曲线如图 11 所示.测得的中心频率为 17.88 GHz,带宽大约 100MHz,比设计仿真频率上漂 5%,带宽比仿真结果窄一半.这说明变容管模型

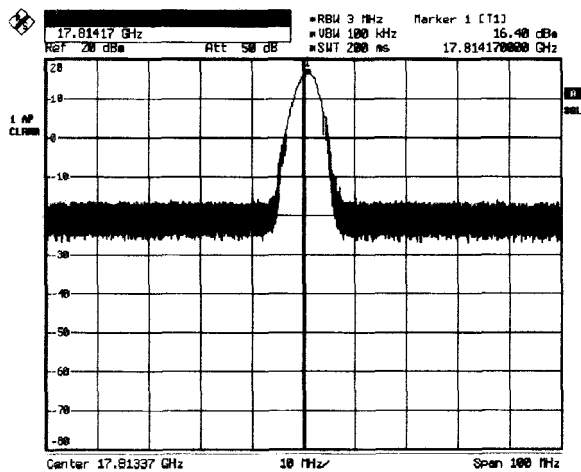


图 10 VCO 频谱测试
Fig. 10 VCO output signal spectrum

的精度不够准确,实际器件比模型的零偏电容要小.在 100kHz 频偏下的相位噪声约 -85dBc/Hz,这种性能对场效应器件还是不错的.输出功率大于 16dBm,比设计稍高,这也说明反馈的调谐电容偏小,引起谐振回路的 Q 值提高,功率效率达 16%,这一效率对单片电路是相当高的.

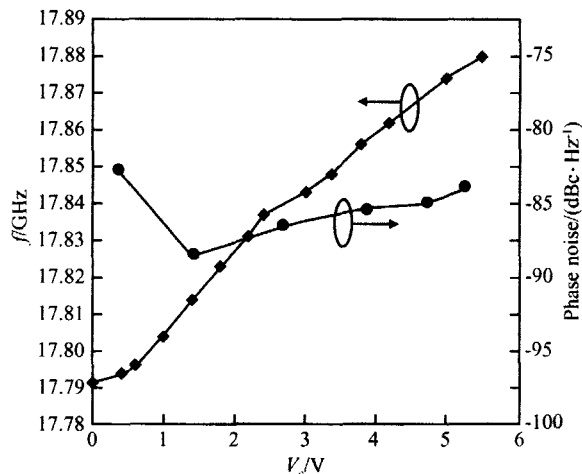


图 11 频率调谐特性测试曲线
Fig. 11 Frequency tuning and phase noise

5 结论

我们设计制作了 HFET 全单片集成的 MMIC VCO,在 Ku 波段实现了较好的功率和频率特性.电路采用源极反馈结构,通过降低变容管的耦合度减少射频损耗,提高输出功率.要提高带宽同时保证设计的中心频率准确,必须对 HFET 器件和变容管进行更为深入的精确测试和建模.我们在 GaAs 微波单片 VCO 的研制获得了一次设计流片成功,为进一步的工作和开发其他的 MMIC VCO 打下扎实基础.

参考文献

- [1] Kuhnert H, Heinrich W, Schwerzel W, et al. 25GHz MMIC oscillator fabricated using commercial SiGe HBT process. Electron Lett, 2000, 3:218
- [2] Matsuzuka T, Kawakami K, Aihara, et al. A 19GHz low phase noise HFET VCO. IEEE MTT-S International MMIC Microwave Symposium Digest, 2003, 2:725
- [3] Robert Soares. GaAs MESFET circuit design. Artech House, 1988:520
- [4] Ludwig R, Bretchko P. RF circuit design-theory and applications. Prentice-Hall Inc, 2000
- [5] Portilla J, de la Fuente M L, Pascual J P, et al. Low-noise monolithic Kurband VCO using pseudomorphic HEMT technology. IEEE Trans Microw Guided Wave Lett, 1997, 7(11): 380
- [6] Yamauchi Y, Kamitsuna H, Nakatsugawa M, et al. A 15GHz monolithic low phase noise VCO using AlGaAs/ GaAs HBT technology. IEEE J Solid State Circuits, 1992, 27(10):1444

A Ku Band HFET MMIC VCO with Source Terminal Tuning

Wang Shaodong , Gao Xuebang , Wu Hongjiang , and Wu Ahui

(Hebei Semiconductor Research Institute , Shijiazhuang 050051 , China)

Abstract : Based on S -parameter and negative impedance analyses , a Ku band HFET MMIC VCO , which is turned at source , is designed and fabricated successfully for the first time. A large signal model is developed to perform nonlinear analysis. A two dimensional impedance sweep is used to determine the output impedance network match in gate and source ports. The measurement results show that a 16dBm output power over a 17.79 ~ 17.89GHz frequency range is achieved.

Key words : MMIC ; VCO ; HFET ; GaAs

EEACC : 1350T ; 1350H

Article ID : 0253-4177(2005)11-2191-05