

负阻异质结晶体管的模拟与实验*

李建恒 张世林 郭维廉 齐海涛 梁惠来 毛陆虹

(天津大学电子信息工程学院 微电子系, 天津 300072)

摘要: 采用 MBE 方法生长了 8nm 基区的 InGaP/GaAs 双异质结材料, 研制成具有负阻特性的异质结晶体管. 在恒压恒流条件下均观察到了负阻特性并对其物理机制进行了讨论. 推导出集电极电流 I_C 与 V_{CE} 的关系表达式, 讨论了负阻与器件结构和参数的关系. 使用 PSPICE 模拟软件建立电路网表模型, 代入推导出的 I_C-V_{CE} 公式进行模拟, 模拟结果与器件的测量结果十分接近.

关键词: 异质结晶体管; 负阻特性; 薄基区; 电路模拟

PACC: 7340L EEACC: 2560B; 2560J

中图分类号: TN431 **文献标识码:** A **文章编号:** 0253-4177(2005)12-2416-06

1 引言

异质结晶体管 (HBT) 在高频应用领域占有举足轻重的地位, 随着 MBE 和 MOCVD 技术的不断进步, HBT 的 f_T 已达到 452 GHz^[1]. 新型结构的 HBT 还具有负阻特性^[2], 并且负阻是可控的. 为了降低基区渡越时间, 基区宽度也在不断地缩短, 出现了超薄基区的 HBT. 人们发现这种晶体管在小功率工作的条件下也会出现负阻现象 (NDR)^[3~6], 其机制显然不同于早期的 HBT 因功率大造成散热不良而出现的负阻机制. 超薄基区晶体管产生的负阻是稳定的, 具有双稳和自锁的特性. 在数字逻辑电路中, 应用这种负阻管组成可编程逻辑门和多值逻辑电路可以大大降低器件数目, 提高电路的集成度和稳定性.

本文选用了超薄基区 (8nm) 的器件结构, 使用分子束外延 (MBE) 工艺制作出了 InGaP/GaAs 超薄基区负阻异质结双极晶体管 (UTBNDRHBT), 通过曲线拟合估算参数, 建立电路模型对其负阻特性进行了模拟. 在室温条件下, 其电流峰谷比值 (PVCR) 比较高, 负阻特性明显. 同时, 同一器件具有恒定基极电压和恒定基极电流两种负阻模式.

2 器件的材料结构设计

器件设计为双异质结结构, 所用材料采用 MBE 方法生长, 如图 1 所示. InGaP/GaAs 与传统的 AlGaAs/GaAs 相比具有以下优点: (1) 腐蚀液的选择性高; (2) 表面复合低, 器件尺寸可以很小; (3) 消除 Al 氧化问题, 没有 DX 复合中心; (4) 禁带宽度差的 40% 位于导带. 薄基区结构的作用有: (1) 基区厚度调制效应明显; (2) 基区薄层电阻大, 基区电压降明显, 有效面积易受集电极电压调制; (3) 减少基区渡越时间, 提高器件的速度和频率.

n ⁺	Si-GaAs	$5 \times 10^{17} \text{cm}^{-3}$	100nm
n ⁻	Si-InGaP	$1 \times 10^{17} \text{cm}^{-3}$	60nm
Undoped	GaAs		5nm
p ⁺	Be-GaAs	$1 \times 10^{19} \text{cm}^{-3}$	8nm
Undoped	GaAs		5nm
n ⁻	Si-InGaP	$5 \times 10^{16} \text{cm}^{-3}$	300nm
n ⁺	Si-GaAs	$5 \times 10^{18} \text{cm}^{-3}$	500nm
SI GaAs substrate (100)			

图 1 超薄基区负阻异质结晶体管的材料结构
Fig. 1 Material and structure of UTBNDRHBT

* 国家重点基础研究发展规划资助项目 (批准号: 2002CB311905)

李建恒 男, 1981 年出生, 硕士研究生, 主要从事 GaAs 负阻半导体器件研究. Email: jhlimail@163.com
2005-06-29 收到, 2005-08-22 定稿

3 电路模型的建立

由于 UTBNDRHBT 的负阻特性是直流输出, 选用 EM1 模型, 如图 2 所示. 其中, R_B, R_C, R_E 分别为基极、集电极和发射极串联电阻, 可以利用 $V_{BE}/I_C - I_B/I_C$ 曲线关系提取出来^[7]; V_{BE}, I_{BE}, R_S 分别为偏置电压、电流源及其内阻; G_C, G_E, G_{CC}, G_{EE} 分别为集电结、发射结电流及其注入电流; V_B, V_{CO} 为基极、发射极的电流探针. 与普通 EM1 模型的不同在于电流-电压公式要考虑到薄基区造成的电流集边效应和异质结造成的导带势垒尖峰调制效应, $I_C - V_{CE}$ 的关系公式将在第 4 节中进行推导.

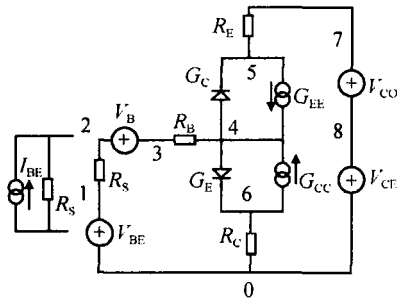


图 2 UTBNDRHBT 的等效电路图

Fig. 2 Equivalent circuit of UTBNDRHBT

4 器件输出特性的分析与模拟

4.1 有效面积 A_{eff} 的推导

负阻的产生归因于基区宽度调变效应, 随 V_{CE} 增大, 集电结耗尽区宽度增大, 基区宽度减小:

$$W_B = W_{B0} - x_p = W_{B0} - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A} V_{CE} \quad (1)$$

式中 W_B, W_{B0}, x_p 分别为基区宽度、基区原始宽度和集电结耗尽区在基区一侧的宽度; s 和 q 为基区材料的介电常数和电子电量; N_D, N_A 为集电区和基区施主和受主杂质浓度; V_{CE} 为集电极电压. 随 V_{CE} 增大, W_B 减小, 基区薄层电阻 R_B 增大:

$$R_B = \frac{\rho_B}{W_{B0} - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A} V_{CE}} \quad (2)$$

式中 ρ_B 为基区电阻率.

同时, 由晶体管物理可知, 电流集边使得电流的有效面积 A_{eff} 减小. A_{eff} 定义为^[8]:

$$A_{eff} = A_E \frac{\int_0^{s_E} J_E(y) dy}{S_E J_E(0)} = A_E \frac{\sin Z \cos Z}{Z} \quad (3)$$

式中 S_E 为发射区宽度; $J_E(0)$ 为发射区靠近基区边缘的电流密度; A_E 为发射区面积. $Z \tan Z = \frac{I_B R_B S_E}{2 V_t L_E}$, L_E 为发射区长度, V_t 为热电压, 在 $R_B(0, +\infty)$ 区间内是一个连续的函数, 对于超薄基区 HBT, 薄层电阻 R_B 相当大, 当 V_{CE} 增大时, R_B 增大, Z 增大, 有效面积可以近似表示为:

基极电流恒定, I_B 为常数:

$$A_{eff} = A_E \frac{\sin Z \cos Z}{Z} = A_E \frac{\sin^2 Z}{Z \tan Z} \quad (4)$$

$$\frac{A_{eff}}{A_E} = \frac{2 V_t L_E}{I_B R_B S_E} A_{eff} \quad (4)$$

基极电压恒定, 集电极边缘电流密度 $J_C(0)$ 为常数, I_B 不是常数, 而是 A_{eff} 的函数:

$$I_B = I_C = \frac{J_C(0)}{A_{eff}} A_{eff} \quad (5)$$

式中 β 为直流增益.

代入 (4) 式, 得到:

$$A_{eff} = \left[\frac{2 V_t}{J_C(0) R_B S_E} \right]^{\frac{1}{2}} A_E \quad (6)$$

4.2 基极电压 V_{BE} 恒定模式

图 3 (a) 是 V_{BE} 固定时的输出特性曲线图. 在负阻区, 发射区电流的有效面积 A_{eff} 随 V_{CE} 增大而减小的效果大于 I_C 随 V_{CE} 增大而增大的效果, 表现出负阻输出特性. 峰值电流 I_P 和电流峰谷比值 PVCRR 随 V_{BE} 增大而增大.

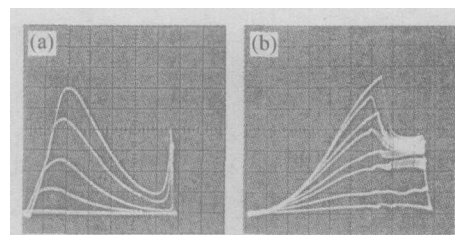


图 3 (a) UTBNDRHBT 恒压 $I_C - V_{CE}$ 特性 $y: 2 \text{mA/div}, x: 2 \text{V/div}, \text{Step}: 0.8 \text{V/step}$; (b) UTBNDRHBT 恒流 $V_{BE} - V_{CE}$ 特性 $y: 5 \text{mV/div}, x: 1 \text{V/div}, \text{Step}: 50 \mu\text{A/step}$

Fig. 3 (a) $I_C - V_{CE}$ characteristic on UTBNDRHBT for $V_{BE} = \text{constant}$ $y: 2 \text{mA/div}, x: 2 \text{V/div}, \text{Step}: 0.8 \text{V/step}$; (b) $V_{BE} - V_{CE}$ characteristic on UTBNDRHBT for $I_B = \text{constant}$ $y: 5 \text{mV/div}, x: 1 \text{V/div}, \text{Step}: 50 \mu\text{A/step}$

$I_C = J_C(0) A_{eff}$, $J_C(0)$ 为靠近基区的集电区边缘电流浓度. V_{BE} 恒定时, $J_C(0)$ 为常数, 集电极电流随有效面积减小而下降, 产生负阻.

将(2), (6)式代入 $I_C = J_C(0) A_{eff}$, 基极电压恒定条件下负阻区的输出特性可以表示为:

$$I_C = \left[\frac{2 V_T J_C(0)}{S_E S_E^2} \left(W_{B0} - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A} V_{CE} \right) \right]^{\frac{1}{2}} A_E \quad (7)$$

(7)式对 V_{CE} 求导可得:

$$\frac{dI_C}{dV_{CE}} = - \frac{\frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A} \left[\frac{V_T J_C(0)}{S_E} \right]^{\frac{1}{2}} L_E}{\left[2 \left(W_{B0} - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A} V_{CE} \right) \right]^{\frac{1}{2}}} S_E \quad (8)$$

从(8)式可以看出, $\frac{dI_C}{dV_{CE}} < 0$, 出现负阻, 可知在基极电压恒定的条件下, 提高负阻的方法有以下几种:

(1) 增大集电区的掺杂浓度 N_D . 当 N_D 增大到与 N_A 相比拟时, 系数趋近于恒定, 而且增大 N_D 会增大反向的直流增益. 因此, 应适当增大 N_D .

(2) 减小基区的掺杂浓度, 增大基区电阻率. 这种方法会增大基区电阻, 影响器件的频率特性.

(3) 选择介电常数较大的制作材料. 这种方法会增大结电容, 影响器件的频率特性.

(4) 减小 W_{B0} , 这也是在工艺满足的条件下增大负阻的最好办法. 图 5(a), (b) 分别表示基区厚度为 8nm 和 16nm 的模拟结果, 通过对比即可发现负阻与 W_{B0} 的关系.

(5) 选择 较大的器件结构.

(6) 增大 $J_C(0)$, 等效于增大基极偏置电压, 图 5(a), (b) 都表现了负阻随 V_{BE} 增大而增大的特性.

(7) 增大发射区的长宽比.

其中, W_{B0} 是最主要的结构参数. 常规晶体管的 W_{B0} 为几十纳米, 与(8)式中的其他参数相比很大, 所以负阻接近零. 即使在超薄基区晶体管中, W_{B0} 也起到主导作用, 负阻的大小近似与 W_{B0} 成反比.

模拟时将(6)式代入模型用 A_{eff} 等效 A_E , 得到模拟结果如图 5(a), (b) 所示, 模型参数如表 1 所示. 从参数和模拟结果对比即可看出各参数对负阻特性的影响.

4.3 基极电流 I_B 恒定模式

I_B 恒定的条件下, NDRHBT 的输出特性曲线

表 1 UTBNDRHBT 模型参数

$s:11$	$B(\cdot\text{cm}):107$	图 5				图 6	
$L_E(\mu\text{m}):10$	$S_E(\mu\text{m}):10$	(a)	(b)	(c)	(d)	(b)	(c)
W_{B0}/nm		8	16	8	8	8	8
$R_B/$		1260	2520	1260	1260	1260	1260
$R_E/$		20	20	20	20	420	4200
$R_C/$		100	100	100	100	100	100
$V_{BE}/(\text{V} \cdot \text{step}^{-1})$		0.8	0.8	-	-	0.8	0.8
$I_B/(\text{mA} \cdot \text{step}^{-1})$		-	-	0.05	50	-	-

如图 3(b) 所示, 当 I_B 小于某一定值(临界电流) I_{B0} 的时候不会出现负阻. 当 I_B 达到 I_{B0} 后, I_C 随 V_{CE} 先上升后下降, 出现负阻, 峰值电流 I_P 随 I_B 增大而增大. V_{CE} 继续增大, I_C 趋于饱和值 I_{C0} , I_{C0} 随 I_B 增大而略有增大, 与 I_P 相比增大的幅度很小, 使电流峰谷比值 $PVCR$ 随 I_B 增大而增大. 为了减小由于异质结造成的补偿电压, 采用了双异质结结构. 由于集电结是异质结, 由饱和区流向集电极的电子需要隧穿集电结处的导带势垒尖峰, 饱和区的 I_C 表现为膝形(knee-shaped)的输出特性^[9].

随 V_{CE} 增大, 基区宽度变薄造成基区电阻上升, 基区电压降上升, 同时发射结电压也会上升, 使基区宽度有一定的延展, 抵消宽度调变效应产生的基区电压降, 产生发射结电压的负反馈. 当 V_{BE} 增大到一定值(临界电压) V_{BE0} (I_B 到达 I_{B0}) 时, 如图 4 所示, 导带势垒尖峰 E_C 出现, 并随 V_{BE} 上升而线性增大.

$$E_C = q(V_{BE} - V_{BE0}) \quad (9)$$

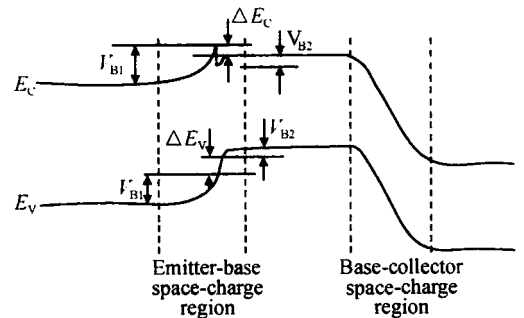


图 4 导带势垒尖峰 E_C 示意图

Fig. 4 Illustrating diagram of conduction band spike E_C

基极电流恒定, 有:

$$I_B = \frac{1}{+1} J_E(0) A_{eff} = \frac{1}{+1} J_{E0}(0) A_{eff0} \quad (10)$$

式中 $J_{E0}(0)$, A_{eff0} 分别为发射结电压为 V_{BE0} 时的

边缘电流密度和有效面积.

晶体管工作在负阻区,发射结正偏,有 $J_E(0) = J_S(0) \exp(V_{BE}/V_t)$. 结合(1),(4),(10)式得到发射结增压 $V_{BE}-V_{BE0}$ 与 $V_{CE}-V_{CE0}$ 的关系, V_{CE0} 为 E_C 出现时的 V_{CE} :

$$\begin{aligned} \frac{J_E(0)}{J_{E0}(0)} &= \frac{A_{eff0}}{A_{eff}} \Rightarrow \exp\left(\frac{V_{BE} - V_{BE0}}{V_t}\right) = \\ &= \frac{W_{B0} - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A} V_{CE0}}{W_{B0} - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A} V_{CE}} \Rightarrow \\ \frac{V_{BE} - V_{BE0}}{V_t} &= \ln W_{B0} \left[1 - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A W_{B0}} V_{CE0} \right] - \\ &= \ln W_{B0} \left[1 - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A W_{B0}} V_{CE} \right] - \\ &= \ln \left[1 - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A W_{B0}} V_{CE0} \right] - \\ &= \ln \left[1 - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A W_{B0}} V_{CE} \right] \quad (11) \end{aligned}$$

因为 $0 < \left[1 - \frac{s}{q} \times \frac{N_D}{(N_A + N_D) N_A W_{B0}} V_{CE} \right] < 1$, 所以将(11)式右式 $\ln x$ 项 Taylor 展开,忽略高次项得到:

$$V_{BE} - V_{BE0} = \frac{s}{q} \times \frac{N_D V_t}{(N_A + N_D) N_A W_{B0}} (V_{CE} - V_{CE0}) \quad (12)$$

将(12)式代入(9)式,得到有效势垒高度 E_C 与 V_{CE} 的关系:

$$\begin{aligned} E_C &= q(V_{BE} - V_{BE0}) \\ &= \frac{s N_D V_t}{(N_A + N_D) N_A W_{B0}} (V_{CE} - V_{CE0}) \quad (13) \end{aligned}$$

导带势垒尖峰增大,会降低发射结的注入效率,对于突变结,可以表示为^[3]:

$$\begin{aligned} &= \frac{J_{ne0} \exp\left[-\frac{E_C}{kT}\right] \cdot \frac{-E_C}{kT}}{J_{ne0} \exp\left[-\frac{E_C}{kT}\right] + J_{pe0} \exp\left[-\frac{E_V}{kT}\right]} \\ &= \frac{1}{1 + \frac{1}{0} \exp\left[-\frac{E_C - E_V}{kT}\right]} \quad (14) \end{aligned}$$

式中 $J_{ne0}, J_{pe0}, 0$ 分别为同质结的电子、空穴电流密度和直流增益; E_V 为价带能带不连续.

结合(13),(14)式,基极电流恒定条件下负阻区的输出特性可以表示为:

$$\begin{aligned} I_C &= I_B = \left[\frac{0}{1 - 1} \right] I_B = \frac{1}{1 - 1} I_B \\ &= I_B \frac{0}{\exp\left[-\frac{E_C - E_V}{kT}\right]} = 0 I_B \times \\ &\exp\left[-\left[\frac{s N_D V_t}{(N_A + N_D) N_A W_{B0}} (V_{CE} - V_{CE0}) - E_V\right]\right] \quad (15) \end{aligned}$$

(15)式对 V_{CE} 求导可得:

$$\begin{aligned} \frac{dI_C}{dV_{CE}} &= - \frac{q s N_D 0 I_B}{(N_A + N_D) N_A W_{B0}} \times \\ &\exp\left[-\left[\frac{s N_D V_t}{(N_A + N_D) N_A W_{B0}} (V_{CE} - V_{CE0}) - E_V\right]\right] \quad (16) \end{aligned}$$

从(16)式可以看出, $\frac{dI_C}{dV_{CE}} < 0$, 出现负阻,可知在基极电流恒定的条件下,提高负阻的方法有以下几种:

- (1) 基极电压恒定条件下的方法如前述(1)~(5).
- (2) 增大基极的偏置电流. 图 5(c),(d) 分别表示 I_B 为 $50\mu A$ 和 $50mA$ 的模拟结果. 通过对比即可发现负阻与 I_B 的关系.

需要指出的一点是,由(3)式推导(4)式有一个近似条件,即基区薄层电阻趋于无穷大. 所以结论式(8),(16)都是在基区超薄的条件下适用的,无论基极处在恒压还是恒流条件下,超薄基区都是产生负阻的首要必要条件. 同时负阻的大小可以由恒压、恒流的大小来调制,这也是有利于实际应用的.

模拟时将(4)式代入模型用 A_{eff} 等效 A_E ,再乘以(14)式表示导带势垒效应,(14)式中的 E_C 由(13)式定义,得到的模拟结果如图 5(c),(d) 所示,模型参数如表 1 所示.

4.4 恒压模式下负阻特性的分散现象

一些较小的器件在恒压条件下测试出现了输出曲线沿 V_{CE} 分散的现象,如图 6(a) 所示. 具体表现为随着偏压 V_{BE} 上升,曲线整体沿 V_{CE} 向右平移一段距离,并且偏移的距离基本相等. 出现这种现象的原因可以归结为发射极串联电阻过大,造成与基极电阻分压,产生电压降 V_E ,使 $I_C = 0$ 时 V_{CE} 的漂移电压 V_{off} 为了抵消电阻上的电压降 V_E 而与其等值反向,

随 V_{BE} 增大而线性增大. 图 6 (b), (c) 是模拟不同的发射极、基极串联电阻比值 R_E/R_B 输出特性曲线的对比图, (b), (c) 图的 R_E/R_B 分别为 $1/3$ 和 $10/3$, 从

图中曲线形状可以看出, R_E/R_B 增大导致直流增益降低, 饱和区斜率增大, 曲线有一定的横向延展. 模型参数如表 1 所示.

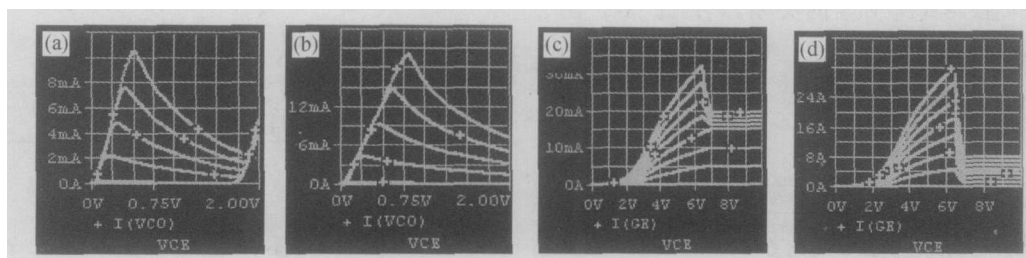


图 5 (a), (b) UTBNDRHBT 恒压 $I-V$ 特性模拟图 (a) $y: 2\text{mA}/\text{div}$, $x: 0.25\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $W_{B0} = 8\text{nm}$; (b) $y: 3\text{mA}/\text{div}$, $x: 0.25\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $W_{B0} = 16\text{nm}$; (c), (d) UTBNDRHBT 恒流 $I-V$ 特性模拟图 (c) $y: 5\text{mA}/\text{div}$, $x: 1\text{V}/\text{div}$, $\text{Step}: 50\mu\text{A}/\text{step}$; (d) $y: 4\text{A}/\text{div}$, $x: 1\text{V}/\text{div}$, $\text{Step}: 50\text{mA}/\text{step}$

Fig. 5 (a), (b) Simulated $I-V$ characteristic on UTBNDRHBT for $V_{BE} = \text{constant}$ (a) $y: 2\text{mA}/\text{div}$, $x: 0.25\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $W_{B0} = 8\text{nm}$; (b) $y: 3\text{mA}/\text{div}$, $x: 0.25\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $W_{B0} = 16\text{nm}$; (c), (d) Simulated $I-V$ characteristic on UTBNDRHBT for $I_B = \text{constant}$, $W_{B0} = 8\text{nm}$; (c) $y: 5\text{mA}/\text{div}$, $x: 1\text{V}/\text{div}$, $\text{Step}: 50\mu\text{A}/\text{step}$; (d) $y: 4\text{A}/\text{div}$, $x: 1\text{V}/\text{div}$, $\text{Step}: 50\text{mA}/\text{step}$

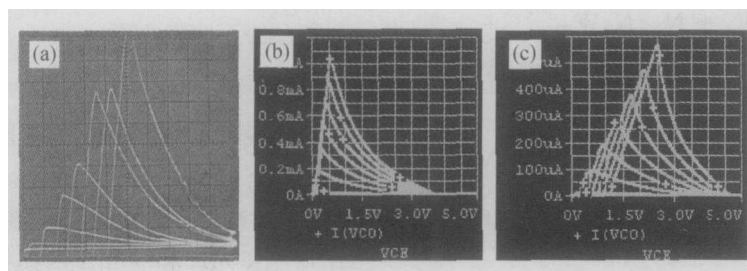


图 6 UTBNDRHBT 负阻特性分散现象 (a) 实测的 $I-V$ 特性 $y: 50\mu\text{A}/\text{div}$, $x: 1\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$; (b), (c) $I-V$ 特性模拟图 (b) $y: 100\mu\text{A}/\text{div}$, $x: 0.5\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $R_E/R_B = 1/3$; (c) $y: 50\mu\text{A}/\text{div}$, $x: 0.5\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $R_E/R_B = 10/3$

Fig. 6 Dispersion effect on NDR characteristic of UTBNDRHBT (a) $I-V$ characteristic $y: 50\mu\text{A}/\text{div}$, $x: 1\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$; (b), (c) Simulated $I-V$ characteristic (b) $y: 100\mu\text{A}/\text{div}$, $x: 0.5\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $R_E/R_B = 1/3$; (c) $y: 50\mu\text{A}/\text{div}$, $x: 0.5\text{V}/\text{div}$, $\text{Step}: 0.8\text{V}/\text{step}$, $R_E/R_B = 10/3$

5 结论

制作了 8nm 基区厚度的 HBT, 测量得到恒压和恒流条件下的负阻曲线, 建立了电路模型, 推导出恒压、恒流条件下的 I_C-V_{CE} 公式, 代入模型进行了模拟, 讨论了负阻特性与器件结构和参数的关系, 并通过模拟结果得到验证.

致谢 本研究中的材料是在中国科学院物理研究所表面物理国家重点实验室 SF-2 组生长的, 在此表示感谢.

参考文献

[1] Hafez W, Lai J W, Feng M, et al. Vertical scaling of $0.25\mu\text{m}$

emitter InP/InGaAs single heterojunction bipolar transistors with f_T of 452GHz . IEEE Electron Device Lett, 2003, 24(7): 436

[2] Guo Weilian, Qi Haitao, Zhang Shilin, et al. Negative differential resistance heterojunction bipolar transistor with resistive gate structure. Chinese Journal of Semiconductors, 2005, 26(6): 1218 (in Chinese) [郭维廉, 齐海涛, 张世林, 等. 电阻栅结构负阻异质结双极晶体管. 半导体学报, 2005, 26(6): 1218]

[3] Lee T W, Houston P A. New nonthermal mechanism for negative differential resistance in heterojunction bipolar transistors. Appl Phys Lett, 1993, 62(15): 1777

[4] Liu Wenchau, Wang Weichou, Chen Jingyuh, et al. A novel InP/InAlGaAs negative-differential-transistor heterojunction bipolar transistor (NDR-HBT) with interesting topee-shaped current-voltage characteristics. IEEE Electron Device Lett, 1999, 20(10): 510

[5] Lu S S, Wang Y J. A GSMBE grown GaInP/GaAs narrow base DHBT exhibiting N-shape negative differential resistance

- with variable peak-to-valley current ratio up to 1×10^7 at room temperature. IEEE Electron Device Lett, 1994, 15(2): 60
- [6] Yarn K F, Wang Y H, Chang C Y, et al. Voltage-controlled three terminal GaAs negative differential resistance device using $n^+ - i - p^+ - i - n^+$ structure. IEE Proceedings, 1990, 137(3): 219
- [7] Ingvarson F, Linder M, Jeppson K O, et al. Extraction of the base and emitter resistances in bipolar transistors using an accurate base resistance model. IEEE Trans Semicond Manuf, 2003, 16(2): 228
- [8] Cao Peidong. Microelectronic technology basic. Beijing: Publishing House of Electronics Industry, 2001: 114 (in Chinese) [曹培栋. 微电子技术基础. 北京: 电子工业出版社, 2001: 114]
- [9] Cheng Shiouying, Chen Chunyuan, Chen Jingyuh, et al. Comprehensive studies of InGaP/ GaAs heterojunction bipolar transistors with different thickness of setback layers. Superlattices Microstructure, 2005, 37: 171

Fabrication and Simulation of NDRHBT*

Li Jianheng, Zhang Shilin, Guo Weilian, Qi Haitao, Liang Huilai, and Mao Luhong

(School of Electronic Information Engineering, Tianjin University, Tianjin 300072, China)

Abstract: A thin base (8nm) InGaP/ GaAs dual heterojunction material is grown by MBE and a heterojunction bipolar transistor (HBT) with negative differential resistance (NDR) is fabricated. The NDR is observed at constant voltage and current. A physical analysis of this device is presented. The physical $I_C - V_{CE}$ formulas are derived and the relation between the NDR and the structure and parameters of this device is discussed. The circuit net list model is compiled by PSPICE including the $I_C - V_{CE}$ formulas and the simulated result is close to the measured outcome.

Key words: heterojunction bipolar transistor; negative differential resistance; thin base; circuit simulation

PACC: 7340L **EEACC:** 2560B; 2560J

Article ID: 0253-4177(2005)12-2416-06

* Project supported by the State Key Development Program for Basic Research of China (No. 2002CB311905)

Li Jianheng male, was born in 1981, master candidate. He is engaged in research on GaAs negative differential resistance devices. Email: jhli@mail@163.com

Received 29 June 2005, revised manuscript received 22 August 2005

©2005 Chinese Institute of Electronics