

三维互连全耦合电容矩阵的层次式提取算法^{*}

喻文健 陆涛涛 王泽毅 洪先龙

(清华大学计算机科学与技术系 设计自动化实验室, 北京 100084)

摘要: 基于直接边界元素法, 提出一种边界电容矩阵概念, 从而实现了三维互连电容的层次式提取算法. 该算法将三维求解区域划分为若干小块, 对每个小块分别计算其边界电容矩阵, 再通过层次式合并算法便可得到全耦合互连电容矩阵. 数值实验表明, 本方法进行电容提取的速度比商业软件 SpiceLink、虚拟多介质快速算法、区域分解法等均快一个数量级以上.

关键词: 超大规模集成电路; 互连线; 电容矩阵; 层次式计算; 边界元法

EEACC: 2570

中图分类号: TN47

文献标识码: A

文章编号: 0253-4177(2005)01-0202-07

1 引言

随着半导体技术的飞速发展, 集成电路的特征尺寸急剧缩小, 工作频率不断提高, 互连寄生效应已成为影响 VLSI 电路性能的主要因素. 在 GHz 以上纳米级数字电路与数/模混合电路中, 为了进行高精度的时延和串扰分析, 需要快速准确地计算金属连线间的耦合寄生电容, 这意味着所有导体间全耦合电容矩阵的提取变得越来越重要^[1].

通过三维数值模拟来提取互连电容不仅计算精度高, 而且能适应日趋复杂的工艺结构, 因此成为当前研究的重点. 三维电容提取主要包括区域型方法、边界积分方程法(也称边界元法)、半解析方法和随机漫步法等^[2]. 上世纪九十年代以来, 多种加速算法与边界积分方程法结合用于三维电容的提取, 使边界元法成为当前研究的热点之一. 其中较为重要的包括: 多极加速方法^[3]、层次式加速方法^[4]、基于奇异值分解的快速算法^[5]以及虚拟多介质算法^[6]等.

上述电容提取方法中, 均需要将一块导体(主导体)设置 1V 偏压, 而其他导体(环境导体)设置 0V 偏压, 通过求解静电场方程得到主导体与各环境导体间的耦合电容. 此类方法一次计算只能得到电容

矩阵中的一列, 也称为“局部”方法. 与局部法相对应的“全局”提取方法能直接计算出整个电容矩阵, 却较少受到关注. 最初的全局方法针对二维结构将有限差分得到的线性方程等价于电路网络, 通过电路节点消去或采用网络压缩技术直接计算出整个电容矩阵^[7,8]. 此后, Dengi 提出的“宏模型”法^[9]也属于全局电容提取方法, 但它仅仅应用于二维提取.

本文基于直接边界元法, 提出一种新的边界电容矩阵概念, 从而实现了三维互连电容矩阵的层次式提取. 首先, 将三维模拟区域划分为块, 再对每块计算边界电容矩阵, 然后通过层次式合并算法, 便可得出整个电容矩阵. 与现有方法的比较显示, 本文提出的方法具有很高的计算精度和速度.

2 直接边界元法与边界电容矩阵

2.1 三维互连全耦合电容矩阵

对于一个三维互连电容结构, 其中 N 块互连导体的电容矩阵 C 定义如下:

$$Q = CU \quad (1)$$

其中 $Q = (Q_1, \dots, Q_N)^T$ 为各导体上电量构成的向量; $U = (U_1, \dots, U_N)^T$ 为各导体上电势构成的向量;

^{*} 国家高技术研究发展计划(批准号: 2004AA1Z1050), 国家自然科学基金(批准号: 60401010, 90407004)资助项目

喻文健 男, 1977 年出生, 博士, 助理研究员, 主要从事 VLSI 互连寄生参数提取和快速边界元计算的研究.

陆涛涛 男, 1977 年出生, 博士, 主要从事 VLSI 互连寄生参数提取算法的研究.

王泽毅 男, 1940 年出生, 教授, 博士生导师, 主要从事 VLSI 中的串并行数值方法研究, 包括电路分析、器件模拟及寄生参数提取.

2003-12-08 收到, 2004-02-12 定稿

$C = (C_{ij})_{N \times N}$ 即为全耦合电容矩阵. 通常称 C_{ij} (i, j) 为导体 i, j 之间的耦合电容, 而 C_{ii} 为导体 i 与其他导体之间的总电容.

在局部法电容提取中, 将某块导体 i 加 1V 偏压 (称主导体), 其他导体加 0V 偏压, 再加上模拟区域外边界满足的 Neumann 边界条件 ($\partial u / \partial n = 0$, NBC 条件), 便可求解电势 u 满足的静电场 Laplace 方程^[2~6]:

$$\nabla^2 u = \frac{\partial^2 u}{\partial x^2} + \frac{\partial^2 u}{\partial y^2} + \frac{\partial^2 u}{\partial z^2} = 0 \quad (2)$$

从而得到导体 j 上的电量 Q_j , 即等于 C_{ji} . 依次将各导体设为主导体, 重复 N 次求解得到全耦合电容矩阵. 全局方法则无需多次设置导体偏压, 它直接对 Laplace 方程 (2) 进行离散化, 将其等效为电路网络并进行节点消除, 或采用其他技术使方程中最后只剩导体的电势和电量变量. 因此, 在得到与 (1) 式完全相同的方程中, 系数矩阵即为全耦合电容矩阵 C .

2.2 直接边界元法

对应某个均匀的介质区域 i , Laplace 方程 (2) 可转化为如下边界积分方程^[2,6]:

$$c_s u_s^{(i)} + \int_{\partial_i} q_s^* u^{(i)} d = \int_{\partial_i} u_s^* q^{(i)} d \quad (3)$$

其中 $u_s^{(i)}$ 是介质 i 中配置点 s 的电势, $q = \partial u / \partial n$ 为边界上一点的法向电场强度; c_s 是与配置点附近边界几何形状有关的常数; $u_s^* = 1/4 r$ 是 Laplace 方程基本解, 其沿单位外法向 n 的方向导数 $q_s^* = \partial u_s^* / \partial n = - (r, n) / 4 r^3$, r 为源点到被积分场点的向量 (r 为相应欧氏距离); ∂_i 是包围介质区域 i 的边界, 变量的上标 (i) 为其所属介质区域 i 的标识.

将区域 i 的边界离散化为一系列边界元, 对其采用常数元插值技术, 计算出相应的边界. 积分后方程 (3) 便化为离散线性方程. 采用点配置法, 得到具有如下形式的线性方程组^[6]:

$$Hu = Gq \quad (4)$$

对于单介质问题, 可直接将边界条件代入方程 (4), 解出有关 u, q 变量并算出电容. 而对多介质问题, 电容提取的局部法需使用介质区域交界面上的连续性条件, 将各区域方程耦合成整体方程, 代入边界条件后求出未知的 u, q 值^[6].

2.3 边界电容矩阵

一般情况下 (4) 式中的矩阵 G 非奇异, 则有:

$$G^{-1}Hu = q \quad (5)$$

令 $A = G^{-1}H$, 则:

$$Au = q \quad (6)$$

其中 A 可看成是边界元间相互作用而形成的矩阵; 向量 u 和 q 分别为边界元上的电势变量和法向电场强度变量.

对一个均匀介质区域, 边界元可分作两类, 一类属于导体表面, 另一类则位于区域的外围边界. 记两类边界元上的对应变量为向量 u_d, q_d 和 u_m, q_m , 则 (6) 式可写成:

$$\begin{bmatrix} A_{dd} & A_{dm} \\ A_{md} & A_{mm} \end{bmatrix} \begin{bmatrix} u_d \\ u_m \end{bmatrix} = \begin{bmatrix} q_d \\ q_m \end{bmatrix} \quad (7)$$

由于每个导体为等势体, 则可采用变量凝聚技术 (详见 3.1.1 小节), 将变量 u_d, q_d 仅用导体的电势和总电量替代, 使方程 (7) 的系数矩阵的维数大大降低, 即

$$\begin{bmatrix} A_{dd} & A_{dm} \\ A_{md} & A_{mm} \end{bmatrix} \begin{bmatrix} U_d \\ u_m \end{bmatrix} = \begin{bmatrix} Q_d \\ q_m \end{bmatrix} \quad (8)$$

其中 向量 U_d, Q_d 分别为 N 个导体上的电势和电量. 我们称方程 (8) 的系数矩阵为“边界电容矩阵” (boundary capacitance matrix, BCM), 其对应方程中的变量仅包括区域内导体的电位 U_d , 电量 Q_d 和区域外围边界上的变量 u_m, q_m .

可以看出, 对于单介质问题, 由于外边界上满足 Neumann 条件 (即 $q_m = 0$), 可由方程 (8) 中消去 u_m, q_m , 得到的方程系数矩阵即为 (1) 式所定义的全耦合电容矩阵. 然而, 实际问题中往往含多个介质区域, 而且对大规模问题通过上述计算直接得到全局电容矩阵也是不合适的, 因为计算 G^{-1} 资源耗费巨大.

3 层次式全耦合电容矩阵提取

层次式计算的基本思想是将一个大规模的问题划分为若干小规模问题进行处理, 从而提高计算效率. 因此, 我们在三维电容提取中, 将整个模拟区域划分为若干“块”子区域, 计算各块的 BCM, 再经过合并 BCM 得到最终的电容矩阵.

3.1 边界电容矩阵的计算

2.3 节已给出了单个区域的 BCM 计算过程, 下面补充导体变量凝聚技术和对多介质情况的处理.

3.1.1 导体变量凝聚技术

假设公式(7)中的 N 个导体依次编号为 $1 \sim N$, 不妨假设其上所有边界元按如下方式编号: 编号

$$\begin{bmatrix} a_{11} & \dots & a_{1k_1} & a_{1(k_1+1)} & \dots & a_{1k_N} & A_{1m} \\ \dots & \ddots & \dots & \dots & \ddots & \dots & \dots \\ a_{k_1 1} & \dots & a_{k_1 k_1} & a_{k_1(k_1+1)} & \dots & a_{k_1 k_N} & A_{k_1 m} \\ a_{(k_1+1)1} & \dots & a_{(k_1+1)k_1} & a_{(k_1+1)(k_1+1)} & \dots & a_{(k_1+1)k_N} & A_{(k_1+1)m} \\ \dots & \ddots & \dots & \dots & \ddots & \dots & \dots \\ a_{k_N 1} & \dots & a_{k_N k_1} & a_{k_N(k_1+1)} & \dots & a_{k_N k_N} & A_{k_N m} \\ A_{m1} & \dots & A_{mk_1} & A_{m(k_1+1)} & \dots & A_{mk_N} & A_{mm} \end{bmatrix} \begin{bmatrix} u_1 \\ \dots \\ u_{k_1} \\ u_{k_1+1} \\ \dots \\ u_{k_N} \\ u_m \end{bmatrix} = \begin{bmatrix} q_1 \\ \dots \\ q_{k_1} \\ q_{k_1+1} \\ \dots \\ q_{k_N} \\ q_m \end{bmatrix} \quad (9)$$

导体是等势体, 即

$$u_j = U_i, \text{ 当 } k_{i-1} + 1 \leq j \leq k_i \quad (10)$$

又设导体 i 的总电量为 Q_i , 根据电荷叠加原理以及电荷和法向电场强度的关系, 有:

$$Q_i = \sum_{j=k_{i-1}+1}^{k_i} q_j d_j = \sum_{j=k_{i-1}+1}^{k_i} (d_j) q_j \quad (11)$$

因此, 将同一导体上边界元的 u 变量合并, 再将(9)式中同一导体对应的各方程按公式(11)进行加权求和, 可得如下形式的 BCM 方程:

$$A \begin{bmatrix} U_d \\ u_{int} \end{bmatrix} = \begin{bmatrix} Q_d \\ q_{int} \end{bmatrix} \quad (12)$$

其中矩阵 A 的元素 a_{ij} 的值为:

$$a_{ij} = \begin{cases} \begin{bmatrix} k_i & k_j \\ l=k_{i-1}+1 & r=k_{j-1}+1 \end{bmatrix} [(d) a_{lr}], & i \leq N, j \leq N \\ \begin{bmatrix} k_i \\ l=k_{i-1}+1 \end{bmatrix} [(d) a_{lj}], & i \leq N, j > N \\ a_{ir}, & i > N, j \leq N \\ a_{ij}, & i > N, j > N \end{cases} \quad (13)$$

3.1.2 多介质情形下 BCM 的计算

若一个区域中含多种介质, 则除了导体表面和区域外围边界上存在边界变量之外, 直接边界元方程中还包括内部介质交界面上的变量. 下面以两介质的情形为例, 介绍如何消去内部交界面上的变量.

按照上述处理单介质区域的办法, 在两介质区域内可分别形成经过导体变量凝聚后的边界元间相互作用矩阵 A_1 和 A_2 . 它们对应的与方程(8)类似的方程为:

$$\begin{bmatrix} A_{1, oth, oth} & A_{1, oth, int} \\ A_{1, int, oth} & A_{1, int, int} \end{bmatrix} \begin{bmatrix} u_{1, oth} \\ u_{1, int} \end{bmatrix} = \begin{bmatrix} q_{1, oth} \\ q_{1, int} \end{bmatrix} \quad (14)$$

$k_{i-1} + 1$ 至 k_i 的边界元属于导体 i ($i = 1, \dots, N, k_0 = 0$). 则(6), (7)式可写成:

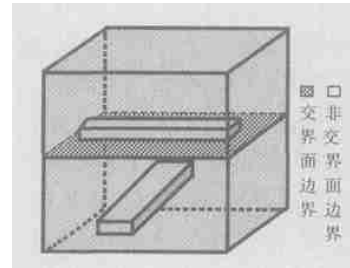


图 1 含两介质的三维区域示意图

Fig. 1 A 3D region involving two dielectrics

$$\begin{bmatrix} A_{2, oth, oth} & A_{2, oth, int} \\ A_{2, int, oth} & A_{2, int, int} \end{bmatrix} \begin{bmatrix} u_{2, oth} \\ u_{2, int} \end{bmatrix} = \begin{bmatrix} q_{2, oth} \\ q_{2, int} \end{bmatrix} \quad (15)$$

其中 变量的下标 int 表示内部交界面上边界元, 下标 oth 表示非交界面上边界元, 如图 1 所示.

在内部交界面上, 有如下连续性条件:

$$\begin{cases} u_{1, int} = u_{2, int} \\ 1 q_{1, int} + 2 q_{2, int} = 0 \end{cases} \quad (16)$$

则联立(14) ~ (16)式, 得到下式:

$$\begin{bmatrix} A_{1, oth, oth} & 0 & A_{1, oth, oth} \\ 0 & A_{2, oth, oth} & A_{2, oth, int} \\ A_{1, int, oth} & A_{2, int, oth} & 1 A_{1, int, int} + 2 A_{2, int, int} \end{bmatrix} \begin{bmatrix} u_{1, oth} \\ u_{2, oth} \\ u_{1, int} \end{bmatrix} = \begin{bmatrix} q_{1, oth} \\ q_{2, oth} \\ 0 \end{bmatrix} \quad (17)$$

从上式消去变量向量 $u_{1, int}$, 则仅剩导体上和区域外围边界上的变量, 即得到 BCM:

$$A \begin{bmatrix} u_{1, oth} \\ u_{2, oth} \end{bmatrix} = \begin{bmatrix} q_{1, oth} \\ q_{2, oth} \end{bmatrix} \quad (18)$$

其中, BCM 矩阵 A 满足:

$$A = Z_1 - Z_2 Z_3^{-1} Z_4 \quad (19)$$

$$Z_1 = \begin{bmatrix} A_{1, oth, oth} & 0 \\ 0 & A_{2, oth, oth} \end{bmatrix} \quad (20)$$

$$Z_2 = \begin{bmatrix} A_{1_{oth,int}} \\ A_{2_{oth,int}} \end{bmatrix} \quad (21)$$

$$Z_3 = [{}_1A_{1_{int,int}} + {}_2A_{2_{int,int}}] \quad (22)$$

$$Z_4 = [A_{1_{int,oth}} \quad A_{2_{int,oth}}] \quad (23)$$

对于含有两种以上介质的情形,可通过类似方法,逐次消去交界面上的变量。

3.2 三维块的划分和层次式组织

当前的 VLSI 三维互连结构,甚至气隙、保形介质、多平面介质等复杂工艺,均可归于垂直分层的多介质结构^[10]。因此,对三维互连结构可先在垂直方向进行划分,再对各层的二维版图进行分割。图 2 显示了一个三维互连结构的截面图以及本文所采用的划分方法。可以看出,该划分平面避开了导体,几何处理较为简单,同时也使划分面两侧介质的介电常数完全一致,使后续的 BCM 合并更方便。

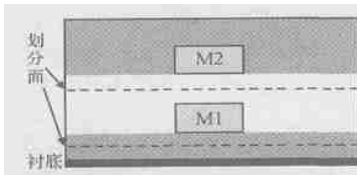


图 2 多介质互连结构在垂直方向的划分

Fig. 2 Vertical partition for multir dielectric structure

在垂直方向上进行划分后,对各层结构还需进行水平方向上的划分。图 3 即为某层进行水平划分后得到的顶视图。在水平方向上,本文采用均匀二分法,并用一完全二叉树结构进行组织,如图 4 所示。这样,需对每个叶子结点对应的小块计算 BCM 矩阵,再通过层次式块合并,以及应用 NBC 边界条件,最终可得到全耦合电容矩阵。

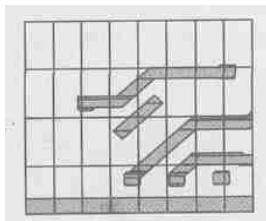


图 3 某个工艺层的水平划分

Fig. 3 Layout partition of one layer

3.3 块合并和应用 NBC 边界条件

由于三维块的层次式组织,二叉树中一个节点的 BCM 矩阵可以通过合并其两个子节点的 BCM

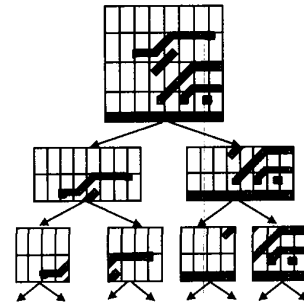


图 4 版图某层互连的层次式划分

Fig. 4 Hierarchical organization of the partition

矩阵得到。这个合并算法实际上与 3.1.2 小节介绍的两介质区域 BCM 矩阵的计算几乎完全一样,只是这里块交界面两侧的介质性质相同,即 $\epsilon_1 = \epsilon_2$ 。这样,利用 3.1.2 小节的算法和树的遍历算法,经过多次合并最终得到根节点对应三维块的 BCM 矩阵。再将整个区域外边界满足的 Neumann 边界条件(NBC)加以应用,可得到全耦合电容矩阵。

事实上,应用 NBC 条件的时机会对整体计算效率产生一定的影响。在三维电容提取中,可以在计算某些子块 BCM 后便可马上应用 NBC 条件,消去它们在 Neumann 边界上的变量从而减少 BCM 矩阵的规模。这样在进行合并时,由于参加运算的矩阵规模减小,计算时间因而得以减少。最终合并到根结点时,则不需再应用 NBC 条件,便直接得到了全耦合互连电容矩阵。

整个算法的计算流程如图 5 所示。

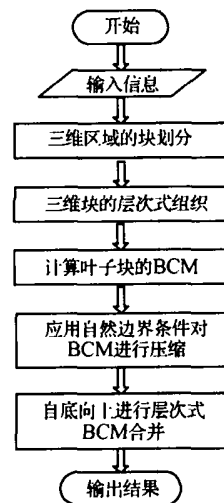


图 5 整个算法的流程

Fig. 5 Flow of the program

4 数值实验

本文方法已用 C++ 语言编程实现,为表明其有效性,计算了一些典型的三维互连电容结构,并与著名商业软件 RAPHAEL、SpiceLink (采用有限元法)、虚拟多介质电容提取算法 QBEM^[6]和区域分解电容提取算法 ODDM^[11]作了比较。

图 6(a) 所示为一个“双弯线及双交叉线”互连结构。其中,每根直导线尺寸为 1 × 1 × 13,导体 34 之间、56 之间的距离均为 3,它们到四周 Neumann 边界的距离是 4;每个弯线的横截面为 1 × 1,其他有关弯线的几何参数见图 6(b)。至下向上各介质层厚度依次为 1,1,2,1,1,1 和 1,各层相对介电常数依次为 2,3,3,4,4,5 和 5。上述几何尺寸的单位均为 μm;整个结构的顶面和底面均为金属平面。在 Sun Sparc 20 工作站上我们使用本文算法计算了此结构的电容矩阵,在相同机器上 SpiceLink、ODDM 和 QBEM 的运行结果取自文献[11,6](见表 1)。表 1 仅列出了几个总电容的值,本文方法与其他三种方法的误差均在

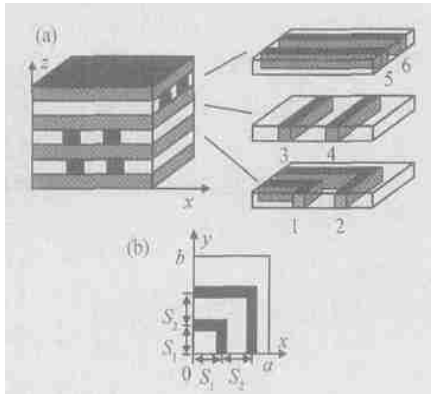


图 6 一个双弯线及双交叉线三维互连结构 (a) 三维视图; (b) 含弯线层的顶视图: $a = b = 13, S_1 = 3.5, S_2 = 3$

Fig.6 A 3D structure with two bends and two crossovers (a) 3D view; (b) Top view of the layer with bends: $a = b = 13, S_1 = 3.5, S_2 = 3$

表 1 本文方法计算两弯线及双交叉线结构的结果以及与 SpiceLink, ODDM 和 QBEM 的比较

Table 1 Computational results for the structure with two bends and two crossovers by our method, SpiceLink, ODDM, and QBEM

	C_{11} / pF	C_{22} / pF	C_{44} / pF	C_{66} / pF	时间 / s	内存 / MB
Spicelink	0.669	1.29	1.54	2.53	1327	75.9
ODDM	0.680	1.29	1.52	2.54	122	2.7
QBEM	0.682	1.31	1.54	2.53	58.4	3.80
本文方法	0.671	1.30	1.56	2.48	7.2	6.9

2%以内;而从速度上看,本文方法比 QBEM 快 8 倍,比 ODDM 快 17 倍,比 SpiceLink 快近 200 倍;所使用的内存量则与 ODDM 和 QBEM 在一个数量级,远小于 SpiceLink 所需的。

图 7 所示为一个来自实际版图结构的三维视图,该结构有 6 层介质,264 块导体(含衬底)属于 24 个线网,且部分导体为 45 斜线。我们使用了本文算法、QBEM 和 RAPHAEL (采用各种密度的网格划分)对此结构提取电容矩阵。在 Sun Ultra E450 (主频为 248MHz) 上运行的有关结果列于表 2。其中只列出了线网 66 的总电容,由于 RAPHAEL 计算整个电容矩阵的时间太长,我们只以线网 66 为主导体进行了计算,再将其计算时间乘以 24 得到总计算时间的估计值。从表中数据可以看到,以 RAPHAEL 高密度网格结果作为准确值,本文方法的误差仅为 2%,而其计算速度约为 RAPHAEL 缺省网格时的 4000 倍,比 QBEM 快 20 倍以上。

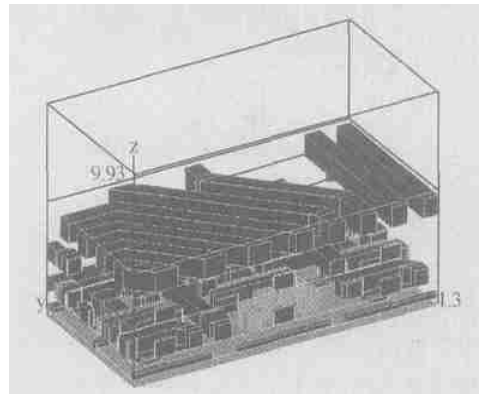


图 7 一个含斜导线的 6 层互连结构

Fig.7 A complex 3D structure with bevels

表 2 本文方法计算一实际版图结构的结果以及与 RAPHAEL 和 QBEM 的比较

Table 2 Computational results for the complex structure actual layout by our method, RAPHAEL, and QBEM

	RAPHAEL			QBEM	本文方法
	缺省网格	5M 网格	8M 网格		
时间/ s	86885 *	95103 *	178707 *	416	18.8
C_{66} / fF	922	897	872	862	890
误差/ %	5.7	2.9	-	- 1.1	2.0

* RAPHAEL 计算整个电容矩阵时间的估计值。

5 结论

本文首次提出直接边界元计算的边界电容矩阵 (BCM) 的概念,从而实现了三维互连电容矩阵的层

次式提取. 通过将整个三维区域层次式划分为若干小块, 计算各块的 BCM, 再进行 BCM 的层次式合并, 使得大规模的矩阵求逆(或方程求解)问题转化为一些小规模问题的求解. 实验结果表明, 本文方法有很好的计算精度, 同时计算速度比 ODDM, QBEM 等新提出的快速算法快近一个数量级, 而比 RAPHAEL, SpiceLink 等经典算法快几个数量级.

参考文献

- [1] Ho R, Mai W K, Hrowitz A M. The future of wires. Proceedings of the IEEE, 2001, 89(4) :490
- [2] Yu Wenjian, Wang Zeyi. Research progress on 3D VLSI parasitic capacitance extraction. Journal of Computer-Aided Design & Computer Graphics, 2003, 15(1) :21 (in Chinese) [喻文健, 王泽毅. 三维 VLSI 互连寄生电容提取的研究进展. 计算机辅助设计与图形学学报, 2003, 15(1) :21]
- [3] Nabors K, White J. Multipole-accelerated capacitance extraction algorithms for 3-D structures with multiple dielectrics. IEEE Trans Circuits Syst, 1992, 39(11) :946
- [4] Shi W, Liu J, Kakani N, et al. A fast hierarchical algorithm for three-dimensional capacitance extraction. IEEE Trans Comput-Aided Des, 2002, 21(3) :330
- [5] Kapur S, Zhao J. A fast method of moments solver for efficient parameter extraction of MCMs. Design Automation Conference, 1997 :141
- [6] Yu Wenjian, Wang Zeyi, Gu Jiangchun. Fast capacitance extraction of actual 3-D VLSI interconnects using quasi-multiple medium accelerated BEM. IEEE Trans Microw Theory Tech, 2003, 51(1) :109
- [7] Harbour M G, Drake J M. Calculation of multiterminal resistances in integrated circuits. IEEE Trans Circuits Syst, 1986, CAS-33(4) :462
- [8] Niewczas M, Wojtasik A. Modeling of VLSI RC parasitics based on the network reduction algorithm. IEEE Trans Comput-Aided Des, 1995, 14(2) :137
- [9] Dengi E A, Rohrer R A. Boundary element method macromodels for 2-D hierarchical capacitance extraction. Design Automation Conference, 1998 :218
- [10] Yu Wenjian, Wang Zeyi, Wang Yugang, et al. An efficient boundary generation method for arbitrary complex structures in parasitic capacitance extraction. Chinese Journal of Semiconductors, 2004, 25(2) :214 (in Chinese) [喻文健, 王泽毅, 王玉刚, 等. 一种可适应复杂互连电容结构的边界元形体处理方法. 半导体学报, 2004, 25(2) :214]
- [11] Zhu Z, Ji H, Hong W. An efficient algorithm for the parameter extraction of 3-D interconnect structures in the VLSI circuits: Domain decomposition method. IEEE Trans Microw Theory Tech, 1997, 45(8) :1179

Hierarchical Extraction of Global Capacitance Matrix for 3D VLSI Interconnects *

Yu Wenjian , Lu Taotao , Wang Zeyi , and Hong Xianlong

(Department of Computer Science and Technology , Tsinghua University , Beijing 100084 , China)

Abstract : Based on the direct boundary element method ,a concept of “ boundary capacitance matrix(BCM) ” is proposed for the hierarchical extraction of 3D VLSI interconnect capacitance. In the hierarchical algorithm ,the 3D simulated region is first divided into some small blocks. Then ,after the BCM for each small block is computed and combined along a hierarchical tree of 3D domains ,the global capacitance matrix is finally obtained. Numerical experiments show that with this hierarchical extraction algorithm the capacitance matrix can be computed with faster speed than SpiceLink ,QMM based algorithm ,and domain decomposition method to more than one magnitude.

Key words : VLSI ; interconnect ; capacitance matrix ; hierarchical computation ; BEM

EEACC : 2570

Article ID : 0253-4177 (2005) 01-0202-07

* Project supported by National High Technology Research and Development Program of China (No. 2004AA1Z1050) ,National Natural Science Foundation of China (Nos. 60401010 ,90407004)

Yu Wenjian male ,was born in 1977 ,PhD ,assistant researcher. His main research interests are parasitic parameter extraction in VLSI CAD and application of fast BEM computation.

Lu Taotao male ,was born in 1977 ,PhD. His main research interests are algorithms of parasitic parameter extraction in VLSI CAD.

Wang Zeyi male ,was born in 1940 ,professor. His main research interests are applications and research of numerical methods in the areas such as circuit analysis ,device simulation ,and parasitic parameter extraction in VLSI CAD.

Received 8 December 2003 ,revised manuscript received 12 February 2004

©2005 Chinese Institute of Electronics