

# HgCdTe 钝化过程中形成的镶嵌结构 及其热处理效应

孙 涛 王庆学 陈文桥 梁晋穗 陈兴国 胡晓宁 李言谨

(中国科学院上海技术物理研究所 功能材料器件中心, 上海 200083)

**摘要:** 通过高分辨 X 射线衍射仪中的二维点阵研究了溅射的 CdTe 介质膜对 HgCdTe 外延层的影响. 发现在高溅射能量下沉积的钝化膜由于应力的作用, HgCdTe 晶片出现弯曲及大量镶嵌结构, 而这种镶嵌结构可通过合理的热处理工艺消除.

**关键词:** HgCdTe; CdTe; 钝化; 二维点阵

**PACC:** 6820; 6855; 6110

**中图分类号:** TN304.2

**文献标识码:** A

**文章编号:** 0253-4177(2005)01-0062-05

## 1 引言

HgCdTe (MCT) 光伏探测器对表面状态非常敏感, 器件性能常常受到表面漏电的限制, 表面漏电已成为制约光伏探测器性能的瓶颈之一. 常规工艺中, 常常通过溅射、蒸发 ZnS, CdTe 等钝化介质减少表面漏电流. 实验中发现, 介质膜沉积过程中 MCT 的晶片出现缺陷, 形成暗电流<sup>[1~6]</sup>. 这种缺陷可能是介质膜应力或沉积损伤造成的, 因而如何获得低应力和低损伤的钝化膜成为钝化技术的关键.

在对钝化技术的评价中, 一般通过 HgCdTe 的 MIS 器件 C-V 性能进行评价, 但其工艺繁琐而且重复性差. 本文首次通过简单无损伤的 X 射线对钝化技术进行了评价, 由于高分辨 X 射线衍射仪的二维点阵图 (two-dimensional mapping) 能区分晶面和晶向效应<sup>[7~10]</sup>, 因而能对 HgCdTe 晶体完整性作出合理完整的评价, 从而找出沉积缺陷和钝化膜生长工艺之间的关系, 以达到修正钝化工艺, 减小缺陷的目的.

本文研究了溅射的 CdTe 介质膜对 HgCdTe 外延层的影响. 发现在高溅射能量下沉积的钝化膜由于应力的作用, HgCdTe 晶片出现弯曲及大量镶嵌结构, 而

这种镶嵌结构可通过合理的热处理工艺消除.

## 2 实验

### 2.1 样品的制备及薄膜的截面结构

用溅射仪 (AC450 R&D Sputtering System) 在 HgCdTe 外延层沉积 CdTe, 图 1 为样品制备后的截面结构图. HgCdTe 为 LPE 生长的外延材料, 生长方向为 (111) 面, 其 CdZnTe 衬底厚度为 1mm, 其钝化层厚度用台阶仪 (Dektak<sup>3</sup> Surface Profile Measuring System) 测量.

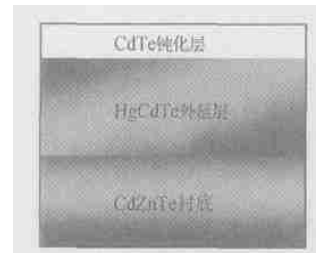


图 1 样品制备后的截面结构图

Fig. 1 Sectional structure of passivated sample

### 2.2 高分辨衍射仪的多重晶排列和衍射几何

利用 Philips 公司生产的 Xpert-MRD (PW3120/

孙 涛 男, 1976 年出生, 博士研究生, 研究方向为半导体器件.  
2003-12-30 收到, 2004-04-27 定稿

60) 高分辨率 X 射线衍射仪对样品制备前后的 HgCdTe 外延层进行分析,其衍射晶面为 (333),为对称衍射.衍射仪所用的单色器为 Ge(220) 四晶准直单色器,其  $\Delta$  为  $5 \times 10^{-5}$ ,图 2 为衍射仪的多重晶排列及其衍射几何.

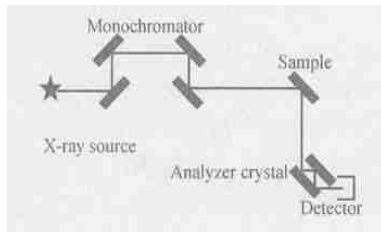


图 2 衍射仪的多晶排列及其衍射几何

Fig.2 Schematic of multiple crystal reflection X-ray diffractometer

### 2.3 二维点阵物理意义及其作图术

研究某一晶体的衍射,实际上是在入射线与出

射线所确定的平面(衍射面)内进行,因此所涉及的选择反射区为衍射面同倒易球的截面,该截面仍称为倒易点(非理想几何点),其形状为一个长轴沿方向的椭圆.倒易点中的每一点对应了一定的衍射强度,将倒易点范围内的衍射强度表示出来的图形即为二维点阵图.二维点阵图相当于二维摇摆曲线.由于二维点阵图表示了倒易点内的衍射强度,因此比一维摇摆曲线包含了更加丰富的信息.实验中,如果晶胞尺寸发生了变化,其  $\omega$  方向将会展宽;如果晶面发生弯曲、倾斜,其  $\omega-2\theta$  方向将会展宽.

本文二维点阵作图术采用对每一  $0.0005^\circ$  步长采取一次  $\omega-2\theta$  联动扫描,结晶学方向为(111)(垂直于样品表面,对应于晶胞尺寸的变化),步长为  $0.0005^\circ$ ,  $\omega$  方向平行于样品表面,对应于晶面方向的变化,其结晶学方向为(1, -1, 0).

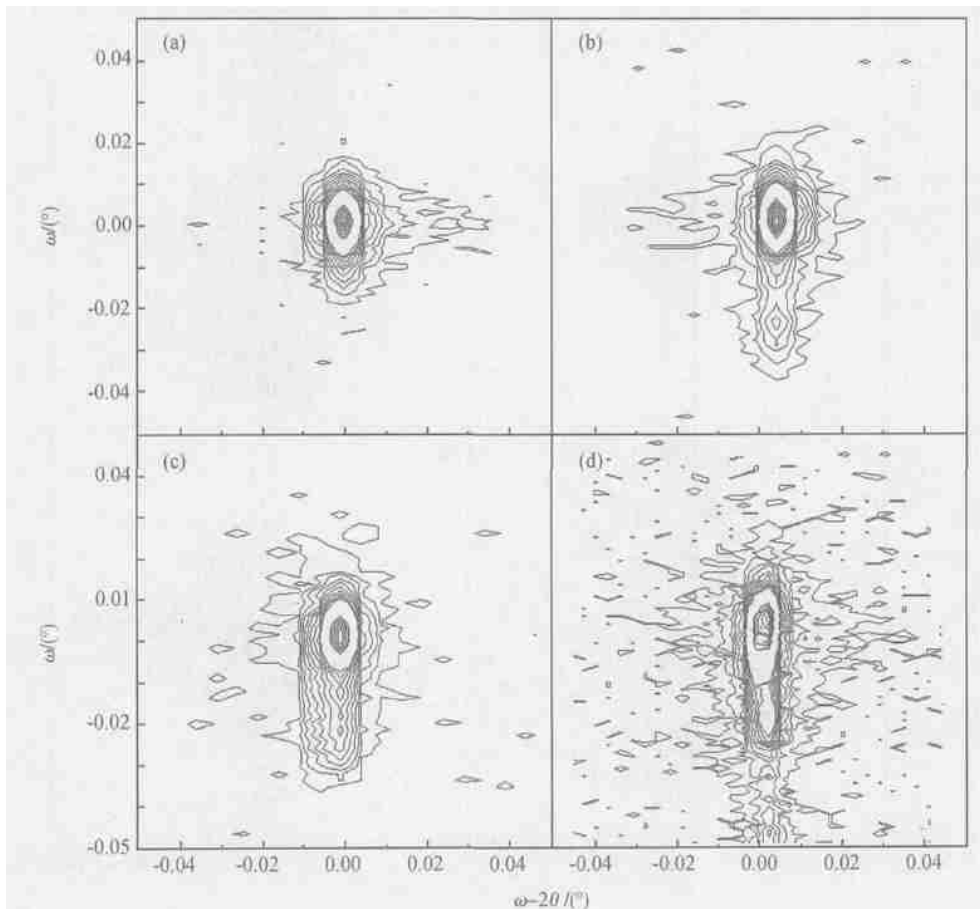


图 3 样品 A 钝化前后的二维点阵图 (a) 钝化前的 HgCdTe 二维点阵图; (b), (c), (d) CdTe 钝化层厚度分别为 240, 320, 400nm 的 HgCdTe 二维点阵图

Fig.3 Two-dimensional map of sample A (a) HgCdTe of nonpassivation; (b) 240nm thick CdTe; (c) 320nm thick CdTe; (d) 400nm thick CdTe

### 3 结果与分析

图 3 是样品 A (HgCdTe 外延层厚度 16.4 $\mu\text{m}$ , 尺寸 1cm  $\times$  1cm) 溅射钝化层 CdTe 前后的二维点阵图, 溅射工艺参数为: 氩气分压 0.5Pa, 功率 90W, 样品置于冷却靶上, 温度为 27 $^{\circ}\text{C}$ , 溅射速率为 0.06nm/s.

图 3(a) 为钝化前的二维点阵图, (b) 为钝化厚度为 240nm 的二维点阵图, (c) 为 320nm, (d) 为 400nm. 从图 3 中可以看出, (b) 较 (a) 的  $\omega$  方向明显展宽, 说明晶片出现严重弯曲, 另外在  $\omega-2\theta$  方向出现另一衍射椭圆, 说明晶片的取向不一致, 属典型镶嵌结构<sup>[7,8,10,11]</sup>. 随着钝化厚度的增加,  $\omega$  方向出现进一步展宽, 镶嵌结构也随之增多 (见 (c), (d)), 这种缺陷将会大大增加光伏探测器的暗电流.

由于在 CdTe 的沉积过程中, 到达膜表面的离子

横向移动的速率太小, 来不及到达其正常的晶格位置, 就被后来的离子覆盖, 这样离子就相当于被阻塞在某一个位置, 最终会膨胀, 而形成应力. 随着钝化厚度的增加, 应力也相应增加, 晶面出现弯曲, 镶嵌结构增加<sup>[13]</sup>. 因此要想获得低应力的介质膜, 使得到达膜表面的离子在被后来的离子覆盖之前能到达其正常的晶格位置, 就要使其沉积的速率变慢, 可通过降低溅射能量或提高衬底温度实现. 但 HgCdTe 要求在低温下沉积钝化膜, 故我们通过降低溅射能量来获得低应力的介质膜.

图 4 是样品 B (HgCdTe 外延层厚度 19.9 $\mu\text{m}$ , 尺寸 1cm  $\times$  1cm) 溅射钝化层 CdTe 及其热处理前后的二维点阵图. 溅射工艺参数为: 氩气分压 0.5Pa, 功率 250W, 样品置于冷却靶上, 温度为 27 $^{\circ}\text{C}$ , 溅射速率为 0.17nm/s.

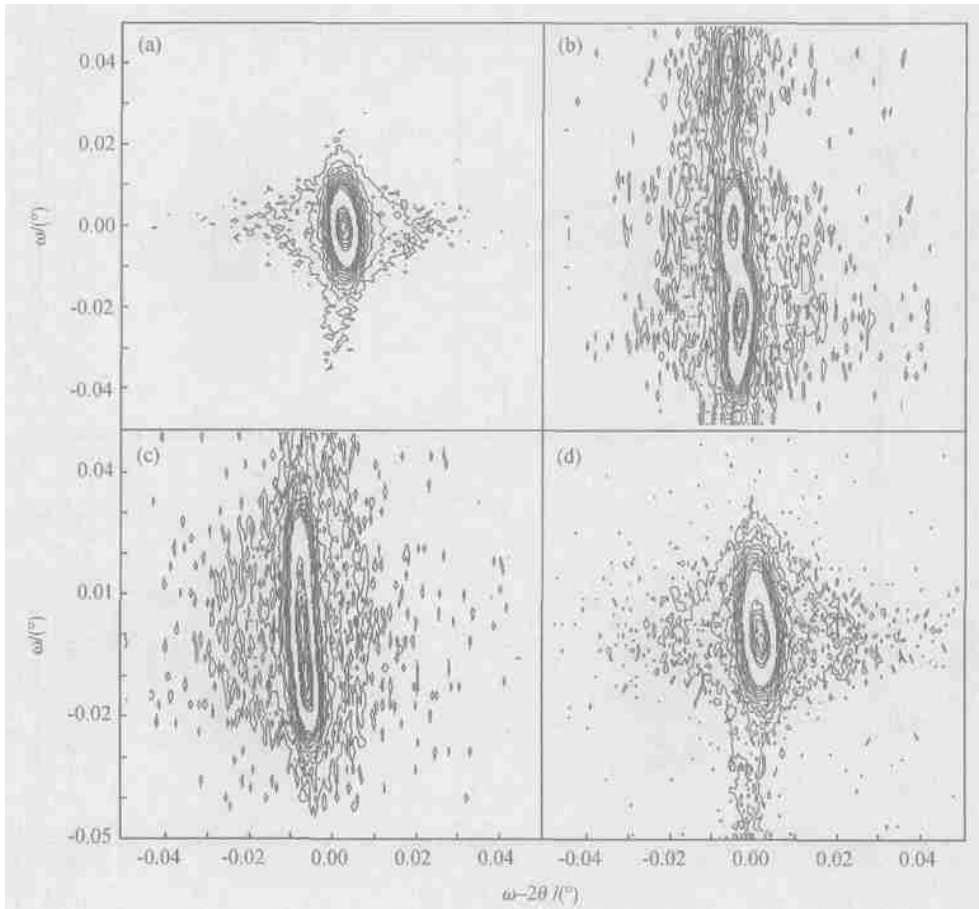


图 4 样品 B 钝化和热处理前后的二维点阵图 (a) 为钝化前; (b) 为钝化后, 其钝化层厚度为 320nm; (c) 为钝化后经 250 $^{\circ}\text{C}$  热处理 5h; (d) 为 250 $^{\circ}\text{C}$  热处理 10h.

Fig. 4 Two-dimensional map of sample B (a) Non-passivation; (b) 320nm thick CdTe; (c) After heat treatment (5h under 250 $^{\circ}\text{C}$ ); (d) After heat treatment (10h under 250 $^{\circ}\text{C}$ )

从图 4(a)中可以看出,衍射图形  $\theta$  方向和  $2\theta$  方向均较对称,说明该材料的晶体完整性较好,(b)为 250W 下溅射 320nm 厚的 CdTe 的二维点阵图,从图中可看出,溅射后的 MCT 的二维点阵图  $\theta$  方向出现很大展宽,说明 MCT 的晶面出现严重弯曲,钝化层和 MCT 之间有较大应力,而且沿  $\theta$  方向出现三个峰强不同的衍射圆,说明 MCT 的外延面出现大量镶嵌结构.另外从图中还可看出,三个衍射圆中心并不在一条直线上,说明晶面不仅仅出现了弯曲,甚至出现了扭曲.而图 3 中,在 90W 下沉积 320nm 厚的 CdTe 尽管也出现了镶嵌结构,但是并未出现扭曲,说明在较低能量下沉积能获得较好的晶体完整性.

图 4(c)为 250 W 真空热处理 5h 后的二维点阵图.从图中可以看出,二维点阵图  $\theta$  方向展宽较(b)窄,晶面弯曲得到一定改善,而且只有一个衍射圆,说明 MCT 的外延面中镶嵌结构得到了有效改善.(d)为 250 W 真空热处理 10h 后的二维点阵图,从图中可看出, $\theta$  方向展宽进一步缩小,晶面弯曲现象得到了明显改善.

从上面的分析可知,经过热处理后,HgCdTe 的晶面出现镶嵌结构状况得到大大改善.这是由于热处理能使热应力减小,晶面弯曲状况得到改善,并使得晶体表面固态再结晶,镶嵌结构减少<sup>[8,14]</sup>,说明在钝化工艺中通过适当的热处理能改善界面状况,减少漏电流.

## 4 结论

研究了溅射的 CdTe 介质膜对 HgCdTe 外延层的影响.发现在高溅射能量下沉积的钝化膜由于应力的作用,HgCdTe 晶片出现弯曲和镶嵌结构,随着钝化厚度的增加,镶嵌结构进一步增多.对有镶嵌结构的 HgCdTe 外延层进行了热处理,发现在适当的热处理条件下,镶嵌结构状况得到了改善,说明热处理能改善界面状况,减小漏电流.

## 参考文献

[ 1 ] Wijewarnasuriya P S,Zandian M,Yong D B ,et al. Microscopic defects

on MBE grown LWIR  $Hg_{1-x}Cd_xTe$  material and their impact on device performance. *J Electron Mater* ,1999 ,28 (6) :649

- [ 2 ] Bhan R K ,Koul S K,Basu P K. Analysis of the ideality factor in surface leaky HgCdTe photodiodes for the long-wavelength infrared region. *Semicond Sci Technol* ,1997 ,12 (4) :448
- [ 3 ] Sang Wenbin ,Ju Jianhua ,Shi Weiming ,et al. Comparison of physical passivation of  $Hg_{1-x}Cd_xTe$ . *J Cryst Growth* ,2000 ,214/ 215 :265
- [ 4 ] Bhan B K ,Gopal V. Analysis of surface leakage currents due to Zener tunneling in HgCdTe photovoltaic diodes. *Semicond Sci Technol* ,1994 ,9 (3) :289
- [ 5 ] Kim Y H ,Bae S H ,Lee H C ,et al. Surface leakage current analysis of ion implanted ZnS-passivated n-on-p HgCdTe diodes in weak inversion. *J Electron Mater* ,2000 ,29 (6) :832
- [ 6 ] Figgemeier H ,Bruder M ,Mahlein K M ,et al. Impact of critical processes on HgCdTe diode performance and yield. *J Electron Mater* ,2003 ,32 (7) :588
- [ 7 ] Fewster P F. X-ray scattering from semiconductors. London : Imperial College Press ,2000 :243
- [ 8 ] Avanci L H ,Hayashi M A ,Cardoso L P ,et al. Mapping of bragg surface diffraction of InP/ GaAs (100) structure. *J Cryst Growth* ,1998 ,188 :220
- [ 9 ] Yang Chuanzheng. New progress in the X-ray analysis of the thin film ,multilayers and one-dimensional superlattice materials. *Progress In Physics* ,1999 ,19 (2) :183 (in Chinese) [ 杨传铮. 薄膜、多层膜和一维超点阵材料 X 射线分析新进展. *物理学进展* ,1999 ,19 (2) :183 ]
- [ 10 ] Mi Kan ,Sai Xiaofeng ,Hou Xun. Characterization of GaAs/ GaAlAs layer bounded to glass by X-ray diffraction. *Chinese Journal of Semiconductors* ,1999 ,20 (2) :152 (in Chinese) [ 米侃,赛小峰,侯洵. 研究与玻璃粘接的 GaAs/ GaAlAs 外延层晶体质量的 X 射线衍射方法. *半导体学报* ,1999 ,20 (2) :152 ]
- [ 11 ] Chen C H ,Saiki A ,Wakiya N ,et al. Influence of ultra-thin YSZ layer on heteroepitaxial  $CeO_2/ YSZ/ Si$  (001) films analyzed by X-ray reciprocal space map. *J Cryst Growth* ,2000 ,219 (3) :253
- [ 12 ] Shimizu A ,Nishizawa J I ,Oyama Y ,et al. Dislocation densities in InP single crystals grown under controlled phosphorous vapor pressure by the horizontal Bridgman method. *J Cryst Growth* ,2000 ,209 (1) :21
- [ 13 ] Zhao Yongjun ,Wang Minjuan ,Yang Yongjun ,et al. Study on stress of PECVD  $SiN_x$  film. *Chinese Journal of Semiconductors* ,1999 ,20 (3) :183 (in Chinese) [ 赵永军,王民娟,杨拥军,等. PECVD  $SiN_x$  薄膜应力研究. *半导体学报* ,1999 ,20 (3) :183 ]
- [ 14 ] Manabe T ,Fujimoto T ,Yamaguchi I ,et al. Effects of substrate materials and annealing temperature on crystal structure and epitaxy of  $La_{0.7}Sr_{0.3}MnO_3$  films via dipping-pyrolysis process. *Thin Solid Films* ,1998 ,323 :99

## Mosaic Structure and Heating Treatment of Passivated HgCdTe

Sun Tao , Wang Qingxue , Chen Wenqiao , Liang Jinsui , Chen Xingguo ,  
Hu Xiaoning , and Li Yanjin

( *Research Center for Advanced Materials and Devices , Shanghai Institute of Technical Physics ,  
Chinese Academy of Sciences , Shanghai 200083 , China* )

**Abstract :** The epitaxial layer of HgCdTe passivated by CdTe is investigated with high resolution two-dimensional mapping of X-ray diffraction. It is found that the wafer of HgCdTe is bended and mosaic structure is also observed because of the sputtered passivation layer. The bended wafer and mosaic structure can be recovered by suitable heating treatment.

**Key words :** HgCdTe ; CdTe ; passivation ; two-dimensional mapping

**PACC :** 6820 ; 6855 ; 6110

**Article ID :** 0253-4177(2005)01-0062-05

---

Sun Tao male ,was born in 1976 ,PhD candidate. He is engaged in the research on the semiconductor devices.

Received 30 December 2003 ,revised manuscript received 27 April 2004

©2005 Chinese Institute of Electronics