

一种新颖的 4bit 和 5bit 超宽带 GaAs 单片数字衰减器

王会智 沈 亚 蒋幼泉 李拂晓 张 斌

(南京电子器件研究所, 南京 210016)

摘要: 介绍了一种新颖的 DC~20GHz 的 4bit 和 5bit GaAs 单片数字衰减器的设计、制造和测试结果. 该衰减器的设计采用纵向思维的方法. 最终得到的 4bit 数字衰减器的主要性能指标是: 在 DC~20GHz 频带内, 插入损耗 3.5dB, 最大衰减量 15dB, 衰减步进 1dB, 衰减平坦度 0.2dB, 衰减精度 ± 0.3 dB, 两端口所有态的电压驻波比 1.6, 相对于参考态, 衰减态的插入相移在 $-10^\circ \sim 5^\circ$ 以内, 芯片尺寸 1.8mm \times 1.6mm \times 0.1mm. 5bit 数字衰减器的主要性能指标是: 在 DC~20GHz 频带内, 插入损耗 3.8dB, 最大衰减量 15.5dB, 衰减步进 0.5dB, 衰减平坦度 0.3dB, 衰减精度 ± 0.4 dB, 两端口所有衰减态的电压驻波比 1.8, 相对于参考态, 衰减态的插入相移在 $-14^\circ \sim 2^\circ$ 以内, 芯片尺寸 2.0mm \times 1.6mm \times 0.1mm.

关键词: 超宽带; 数字衰减器; MMIC; 高性能

EEACC: 2560S

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2005)03-0585-05

1 引言

数字衰减器在电子系统和电子设备中有广泛的应用, 例如在卫星通信中, 集束网络(BFN)往往需要利用衰减器进行信号幅度的控制. 一般地, 从衰减方式上分, 衰减器分为可变衰减器和数字衰减器两种; 从控制形式上分, 可分为电流控制和电压控制两种, 相应的控制器件有 PIN 管、GaAs MESFET 等. 相比可变衰减器, 数字衰减器在宽频带内有更高的衰减精度、更优良的电压驻波比和更大的衰减动态范围, 但有相对较大的参考态插入损耗. 而相比 PIN 管, GaAs MESFET 有极低的功耗、极快的速度, 因而得到迅猛推广应用, 需求量剧增.

通常根据衰减步进的要求, GaAs MMIC 数字衰减器采用先设计相应的单位衰减网络, 而后将各单位网络级联的方式, 各单位衰减网络有“PI”型和“T”型两种. 这种实现方式的设计简单易行, 但是往往占用较大的芯片面积, 并且级联往往引入较大的参考态插入损耗, 而为了减小插入损耗往往采用较大栅宽的 MESFET, 从而又引入诸如功耗增加、控

制速度下降、工艺成品率下降、可靠性下降等问题. 本文介绍的 GaAs MMIC 衰减器结合了可变衰减器和数字衰减器的优点, 用南京电子器件研究所的极成熟的标准的 $0.5\mu\text{m}$ 栅宽 MESFET 的 GaAs MMIC 工艺流片, 实现了较小插入损耗、高衰减精度、优良电压驻波比、芯片面积小的数字衰减器芯片.

2 单片数字衰减器的设计

数字衰减器和可变衰减器一样, 往往用“PI”型网络(图 1)实现宽频带衰减. 如果将控制电压 C_1 和 C_2 进行交替变化(如 $V_{\text{pinchroff}}/0\text{V}$), 就可实现固定衰减量, 而将 C_1 和 C_2 进行连续的互补变化, 就实现可变衰减. 由于 MESFET 的源漏之间阻抗在连续控制电压下, 呈现非线性变化趋势, 所以很难实现在不同控制电压下都有良好的端口驻波. MESFET 用于开关时, 开态和关态有精准模型描述, 可以实现宽频带的匹配.

将对 MESFET 进行连续控制的电压 C_1 (或 C_2) ($0 \sim V_p$) 进行量化, 假定电压 $V_1, V_2, V_3, V_4, \dots$

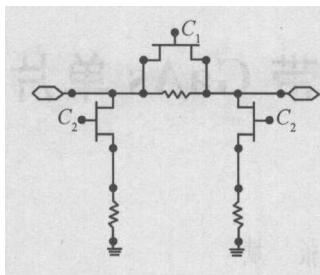


图 1 典型的 PI 型衰减器

Fig. 1 Schematic of PI attenuator

$V_n(0 \leq V_1 > V_2 \dots V_{n-1} > V_n = -5V)$ 可以表征 MESFET 的大概状态. 那么, 不同电压下的 MESFET 的两端口特性可以等效为不同的 MESFET 进行并联 (或串联) 并受不同的控制电压 ($-5/0V$) 组合 ($X_1, X_2, X_3, \dots, X_n$) 的控制后呈现的两端口特性. 而每个 MESFET 在 $-5V/0V$ 时的模型是精准描述的. 所以最终简化为可准确描述的相对简单的电路形式, 如下面各图所示.

连续电压下的双端口特性 (图 2(a)) 用下面的表达式表示

$$[S] = [f(C_i)]$$

受不同电压 (V_1, V_2, \dots, V_n) 控制的 MESFET 可以等效为几个 MESFET 的并联, 如图 2(b) 所示.

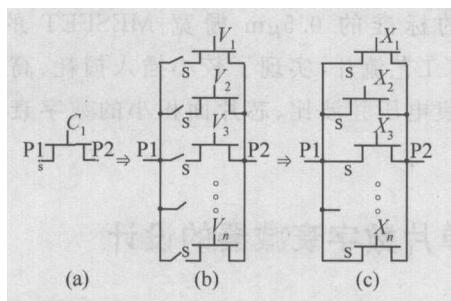


图 2 等效电路的演变过程

Fig. 2 Development of equivalent circuits

形成的新端口特性的集合可以表示为下面的表达式

$$[S] = [f(V_1), f(V_2), \dots, f(V_n)]$$

某一电压下的 FET, 可以用另一不同栅宽的 FET 偏置于 $V_{pinch-off}$ 时等效近似, 所以进一步演变为图 2(c). 图 2(c) 可以描述为

$$[S] = [f(X_1), f(X_2), \dots, f(X_n)]$$

由于任何 FET 的隔离状态都不是理想的隔离, 特别在比较高的频率 ($> 20GHz$), 这种近似引入较大的误差, 但在 $< 20GHz$ 的条件下, 由于 FET1,

FET2, FET3, ..., FETn 的栅宽较小, 依然保持比较好的开关能力, 所以这种近似依然成立. 假定各个管子 FET1, FET2, FET3, ..., FETn 在 on-state ($X_1 = X_2 = X_3 = \dots = X_n = 0V$) 时的阻抗为 $A_1 e^{j\theta_1}, A_2 e^{j\theta_2}, A_3 e^{j\theta_3}, \dots, A_n e^{j\theta_n}$, off-state ($X_1 = X_2 = X_3 = \dots = X_n = V_{pinch-off}$) 时的阻抗为 $B_1 e^{j\theta_1}, B_2 e^{j\theta_2}, B_3 e^{j\theta_3}, \dots, B_n e^{j\theta_n}$, 每个管子单独使用时引入的幅度变比 $R_i = B_i / A_i$, 相位变化量 $P_i = \theta_i - \theta_i (i = 1, 2, \dots, n)$, 图 2(c) 引入的幅度最大变比 $R_{i(min)} < R < R_{i(max)}$, 相位变化量 $P > P_{i(max)}$. $R_{i(max)}$ 一般比较大, 所以图 2(c) 往往仍可以有较大的幅度变化量.

选取的并联管的数量取决于衰减步进, 最大衰减量等参数. 考虑到由于并联引入的寄生参数和带宽限制的影响, 通常并联管在 7 个以内. 每个 MESFET 的栅宽不大, 从而引入的寄生因素较小, 利于实现宽频带. 这样进行处理的优点有: (1) 在参考态下, 各小栅宽的 MESFET 并联, 插入损耗较小; (2) 栅宽的减小, 导致引入的容抗较小, 因而控制速度相对较高; (3) 可以对不同组合控制电压下的电路进行精确优化, 保证所有态良好的驻波特性.

为了提高开关 MESFET 的优值, 衰减器采用两个 FET 串联的方式. 每个 FET 的栅极串接 $2k\Omega$ 的电阻实现射频和直流信号的隔离. 最终, 4bit 衰减器采用的拓扑结构如图 3(a) 所示. 而 5bit 衰减器则级联一个单位的 $0.5dB$ 衰减器. 通常, $0.5dB$ 衰减器用如图 3(b) 所示的结构.

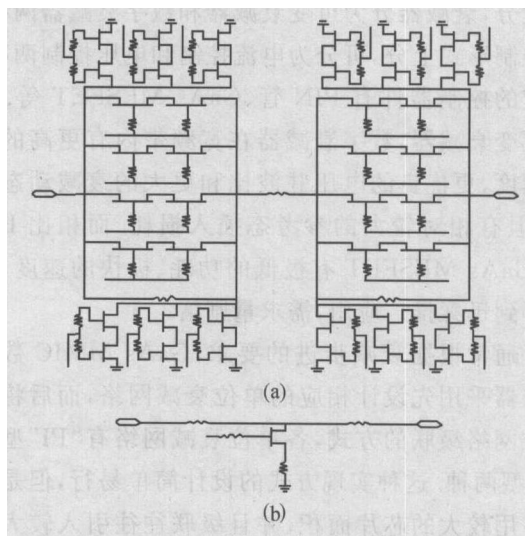


图 3 4bit 衰减器拓扑结构 (a) 和 $0.5dB$ 单位衰减态的拓扑结构 (b)

Fig. 3 Topology of 4bit attenuator (a) and $0.5dB$ single attenuation (b)

用南京电子器件研究所的标准模型库,选择好栅宽后对电路中的其他元器件运用 ADS 软件进行快速的优化和版图绘制,并在南京电子器件研究所的标准 GaAs MMIC 工艺线上流片,最终实现的 4bit 数字衰减器芯片尺寸为 1.8mm × 1.6mm × 0.1mm. 芯片照片如图 4 所示. 5bit 数字衰减器芯片的尺寸为 2.0mm × 1.6mm × 0.1mm,芯片照片如图 5 所示.

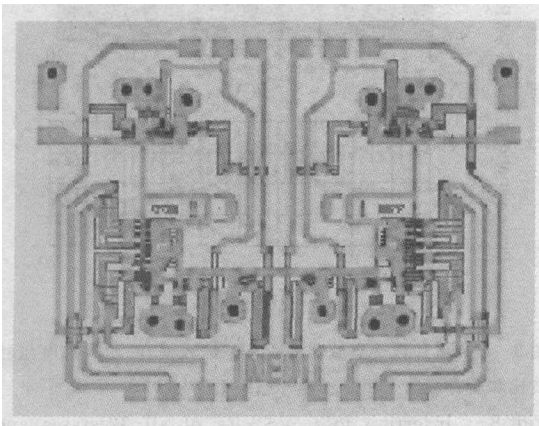


图 4 4bit 单片数字衰减器芯片的照片

Fig. 4 Photo of 4bit digital attenuator chip

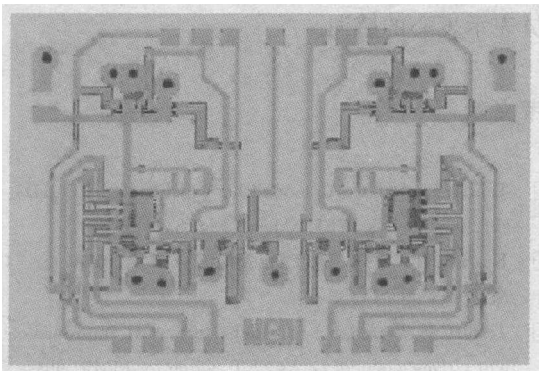


图 5 5bit 单片数字衰减器芯片的照片

Fig. 5 Photo of 5bit digital attenuator chip

3 性能

芯片采用 HP8510C 在片测试系统进行测量. 在片测试的图示和偏置情况见图 6 和表 1. 各衰减态的衰减量、电压驻波比等参数的测试结果如图 7 和 8 所示. 衰减平坦度的计算按照下式计算: $A_{P-P} = A_{max} - A_{min}$, 即相应衰减量的峰值衰减量与谷底衰减量的差值. 衰减精度的计算按照下式计算: $A = A_{atten.} - A_{sign.}$, 即偏离标称衰减量最远点处的实际衰

减量与标称衰减量之间的差值.

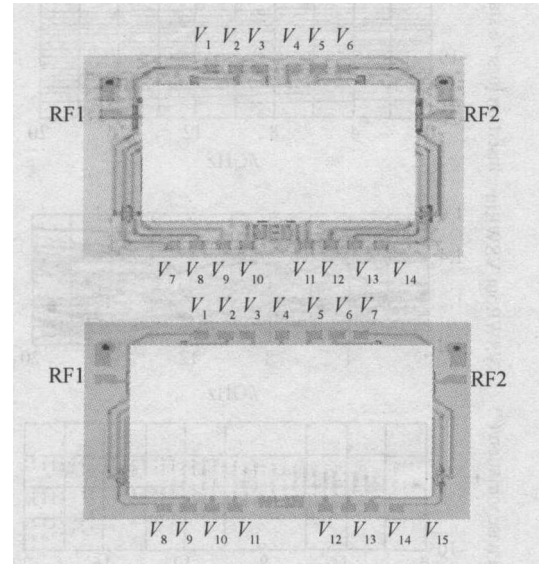


图 6 4bit 和 5bit 衰减器的射频和馈电压点定义

Fig. 6 Ports of 4bit and 5bit attenuators

表 1 4bit 衰减器的控制逻辑和相应的状态

Table 1 Control logic and attenuations of 4bit attenuator

	V ₁	V ₂	V ₃	V ₄	V ₅	V ₆	V ₇	V ₈	V ₉	V ₁₀	V ₁₁	V ₁₂	V ₁₃	V ₁₄
0	1	1	1	1	1	1	0	0	0	0	0	0	0	0
1	0	1	1	1	1	0	1	0	0	0	0	0	0	0
2	1	0	1	1	0	1	0	1	0	0	0	0	0	0
3	0	1	1	1	1	0	0	0	1	0	0	1	0	0
4	0	1	1	1	1	0	0	0	0	1	0	0	1	0
5	1	1	0	1	0	1	0	0	0	0	1	0	1	0
6	1	0	1	0	1	1	0	0	0	1	0	1	0	0
7	1	1	0	1	0	1	0	0	0	0	0	0	1	1
8	0	1	1	1	1	0	1	0	1	0	0	1	0	0
9	1	0	1	0	0	0	0	1	0	1	0	0	1	0
10	1	0	1	0	1	0	0	0	1	0	1	0	0	1
11	0	1	0	1	0	0	1	0	1	0	1	0	1	1
12	0	0	0	1	0	0	1	1	0	0	1	1	0	1
13	0	1	0	0	0	0	0	1	1	0	1	1	1	1
14	1	0	0	0	0	0	1	1	1	1	1	0	1	1
15	0	0	0	0	0	0	1	1	1	1	1	1	1	1

其中,“1”表示 - 5V,“0”表示 0V. 第一列表示初始态(0dB)和各衰减态(1 ~ 15dB). 5bit 衰减器的控制逻辑和相应的状态则是在四位基础上迭加 0.5dB 的控制逻辑: - 5V 时为 0.5dB 插入损耗态, 0V 时为 0.5dB 衰减态.

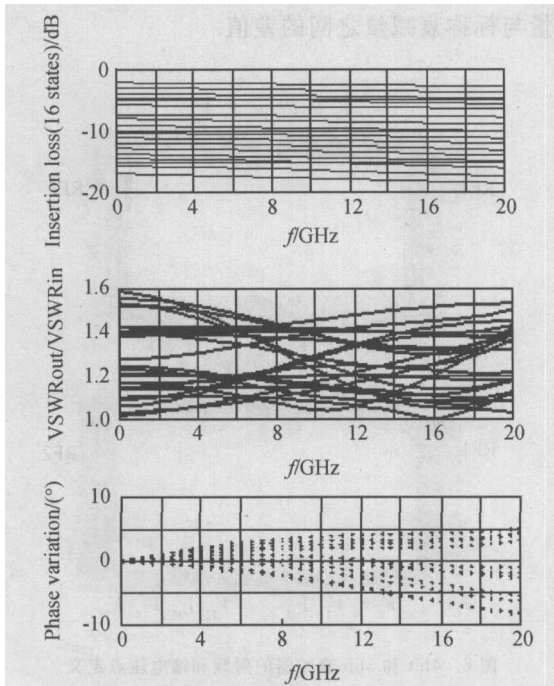


图 7 4bit 单片数字衰减器的所有态插入损耗、所有态电压驻波比和所有衰减态相对于参考态的相位起伏

Fig. 7 Insertion loss, VSWRs of all 16-states and phase variations to reference state

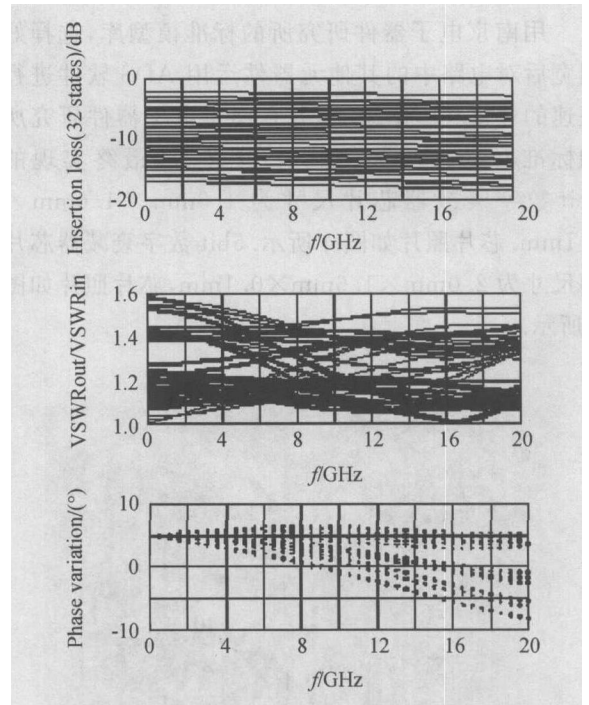


图 8 5bit 单片数字衰减器的所有态插入损耗、所有态电压驻波比和所有衰减态相对于参考态的相位起伏

Fig. 8 Insertion loss, VSWRs of all 32-states and phase variations to reference state

4 结论

两个单片衰减器在 DC ~ 20 GHz 频带内呈现良好的小信号特性. 其中, 4bit 衰减器在 DC ~ 20 GHz 频带内, 插入损耗 3.5 dB, 最大衰减量 15 dB, 衰减步进 1 dB, 衰减平坦度 ± 0.2 dB, 衰减精度 ± 0.3 dB, 两端口所有衰减态的电压驻波比 1.6, 芯片尺寸 1.8 mm \times 1.6 mm \times 0.1 mm. 5bit 衰减器在 DC ~ 20 GHz 频带内, 插入损耗 3.8 dB, 最大衰减量 15.5 dB, 衰减步进 0.5 dB, 衰减平坦度 ± 0.3 dB, 衰减精度 ± 0.4 dB, 两端口所有衰减态的电压驻波比 1.8, 芯片尺寸 2.0 mm \times 1.6 mm \times 0.1 mm. 南京电子器件研究所的标准 GaAs MMIC 工艺线上提供的各种元器件的模型库和稳定成熟的加工制作工艺是成功的关键.

致谢 对南京电子器件研究所 GaAs 工艺线的全体人员表示衷心的感谢.

参考文献

- [1] Tajima Y, et al. GaAs monolithic wideband (2 ~ 18 GHz) variable attenuators. IEEE MTT-S Digest, 1982: 479
- [2] Kondon H. DC ~ 50 GHz MMIC variable attenuator. IEEE MTT-S Digest, 1988: 499
- [3] Takusu H, Watanabe S, Kamihashi S, et al. Improved equivalent circuit model of GaAs FET switch for MMIC phase shifter design. IEICE Trans Electron, 1997, E80-C(6): 812
- [4] Suzuki Y, Ohira T, Ogawa H. Voltage-controlled biphasic attenuator and vector synthesizer for monolithic microwave signal processors. IEEE Trans Microw Theory Tech, 1998, 46: 1982

A Novel Ultra-Broad Band 4bit and 5bit MMIC Digital Attenuator

Wang Huizhi, Shen Ya, Jiang Youquan, Li Fuxiao, and Zhang Bin

(Nanjing Electronics Devices Institute, Nanjing 210016, China)

Abstract: This paper describes the design, fabrication, and test of a novel MMIC digital attenuator covering DC ~ 20 GHz. The 4bit (or 5bit) attenuator provides exceptional performance, with reference state insertion loss of less than 3.5 dB (the 5bit less than 3.8 dB) at 20 GHz and 15 dB (that of the 5bit is 15.5 dB) of dynamic range of attenuation. The input and output VSWRs are better than 1.6 : 1 (those of 5bit are better than 1.8 : 1) over all states and entire frequency. The attenuator flatness is within ± 0.2 dB (the actual maximum atten. - the actual minimum atten. of each atten. setting) (that of the 5bit is within ± 0.3 dB) and the attenuation accuracy is within ± 0.3 dB (the actual atten. - the atten. setting) (that of the 5bit is within ± 0.4 dB). The chip size of the MMIC attenuator is 1.8 mm \times 1.6 mm \times 0.1 mm (that of the 5bit is 2.0 mm \times 1.6 mm \times 0.1 mm).

Key words: ultra-broad band; digital attenuator; MMIC; high performance

EEACC: 2560S

Article ID: 0253-4177(2005)03-0585-05