

2.4 GHz 0.35 μm CMOS Gilbert 下变频器

崔福良 黄 林 马德群 洪志良

(复旦大学专用集成电路与系统国家重点实验室, 上海 200433)

摘要: 利用 0.35 μm CMOS 工艺实现了一种用于低中频接收机的 Gilbert 型下变频器. 其中, 混频器的输出级采用折叠级联输出, 射频信号、本振信号和中频信号的频率分别为 2.452 GHz, 2.45 GHz 和 2 MHz. 测试表明: 在 3.3 V 电源电压条件下, 整个混频器电路消耗的电流约为 4 mA, 转换增益超过 6 dB, 输入 1 dB 压缩点约为 -11 dBm.

关键词: CMOS 工艺; 射频电路; 下变频器

EEACC: 1250

中图分类号: TN43

文献标识码: A

文章编号: 0253-4177(2005)05-1045-04

1 引言

随着 CMOS 工艺技术的进步和无线通信技术的发展, 利用 CMOS 工艺实现无线收发机的射频电路已成为必然趋势. 作为无线收发机的重要组成部分——混频器电路, 它主要用来实现频率的变换, 同时它的一些性能参数也对收发机的性能起着至关重要的作用, 例如: 对于应用在低中频接收机中的下变频器, 总是希望它的转换增益越高越好, 以降低混频器后级电路的噪声对接收机性能的影响. 在 CMOS 工艺所允许的电源电压越来越低的情况下, 采用传统的混频器电路结构给设计增加了难度, 如何对它进行改进, 是设计中需要考虑的问题.

本文利用 Chart 0.35 μm CMOS 工艺实现了一种用于低中频接收机的 Gilbert 型下变频器. 其中, 混频器的输出级采用折叠级联输出的方法, 以使混频器获得转换增益. 文中还给出了混频器电路的测试结果.

2 电路设计

Gilbert 型混频器因具有良好的综合性能, 已被广泛用于各种无线通信中^[1,2]. 传统的 Gilbert 型混频器采用全差分输入级结构, 开关管漏极输出的电流信号直接由负载电阻转换成电压信号^[3]. 这种结构的混频器由于设计时需折衷考虑多种因素的影

响, 混频器很难得到增益. 这一点不难从混频器的转换增益表达式看出:

$$G_c = \frac{2}{V_{\text{eff}, \text{in}}} \times \frac{I_{B, \text{in}} R_L}{V_{\text{eff}, \text{in}}} \quad (1)$$

式中 $I_{B, \text{in}}$, $V_{\text{eff}, \text{in}}$ 分别为下变频器射频信号输入管的直流偏置电流和栅源有效电压, 其中 $I_{B, \text{in}} R_L$ 表示负载电阻上的直流电压降. (1) 式直观地表明: 混频器的设计必须在转换增益 (G_c)、线性度 ($V_{\text{eff}, \text{in}}$)、和电压容裕度 ($I_{B, \text{in}} R_L$) 之间进行折衷. 在 CMOS 工艺所允许的电源电压越来越低的情况下, 电路中各节点的信号电压摆幅受到限制, $I_{B, \text{in}} R_L$ 必须很小, 进一步增加了设计难度.

为了解决低电压下 $I_{B, \text{in}} R_L$ 对转换增益的限制, 文献[2]利用额外的上拉电流源(图 1(a)中的 I_{au})给射频信号输入管 M1-M2 提供部分偏置电流, 从而减小流过负载电阻的电流, 避免其上直流电压降的制约, 相应地可以增大负载电阻的阻值, 以实现提高增益的目的. 实际上, 在这种方法中, 由于额外电流源的输出阻抗以及漏衬电容 (C_{db}) 在 M3-M6 管的共源节点引入了并联支路, M1-M2 管的输出电流信号被分流, 导致采用这种方法提高混频器转换增益的程度并不明显. 另外, 随着 I_{au} 的增大, 这种方法还将导致开关管对混频器线性度的影响加大, 降低了混频器的线性度^[4].

本文设计的 Gilbert 型混频器如图 1(b) 所示 (忽略了偏置电路). 输入级采用共源放大结构, 即将差分结构中的尾电流源去掉, 以降低对工作电压的

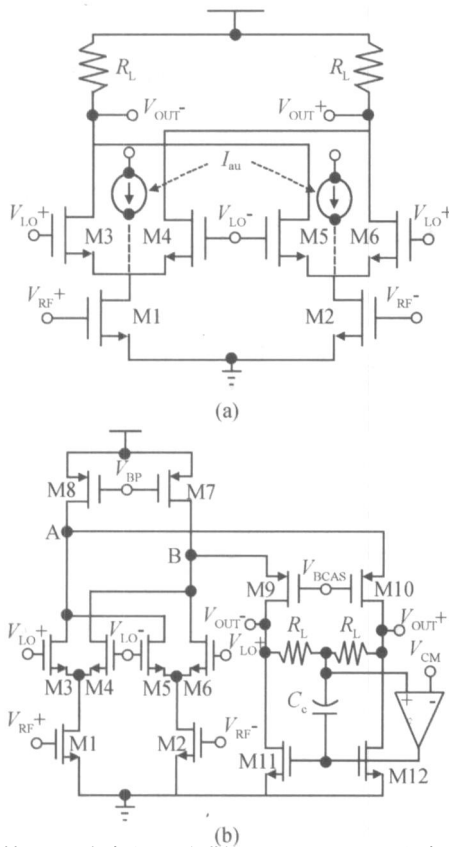


图 1 文献[2](a)和本文(b)改进的 CMOS Gilbert 型混频器
Fig. 1 Modified CMOS Gilbert type mixer by (a) Ref. [2] and (b) this paper

要求,同时也有利于提高混频器的线性度.输出级采用折叠级联输出,由开关管 M3-M6 转换得到的低中频电流信号经 M9-M10 管折叠后在负载电阻 R_L 上变成电压信号输出.由于流过 M9-M10 管支路的信号电流很小,相应地静态偏置电流取值也很小(0.2mA),导致 M11-M12 两管的输出阻抗很大,这使混频器可以驱动更大的负载电阻,从而最终提高了混频器的转换增益.另外,由于 A、B 两点对地的等效阻抗很低($1/g_{m9,10}$),A、B 两点处的电压摆幅很小,设计过程中,M7-M8 管栅源有效电压的取值可以很大,降低了它们对混频器热噪声的影响.

与图 1(a)所示电路相比,图 1(b)中由于多了电流源 M11 和 M12 两管,它的噪声通常要高于图 1(a)电路的噪声.但从整个接收机的角度考虑,由于图 1(a)电路得到的转换增益低(与图 1(b)相比),为了克服下变频器后级电路噪声对系统噪声性能的影响,下变频器作为接收机子模块应用时,其后需要接有电压增益级^[2],这不仅增大了系统功耗,增益级本身也引入了噪声.因此,从系统的角度考虑,图 1(b)

所示电路在噪声性能方面也是有利的.

3 实验结果

本文设计的下变频器与蓝牙收发机的其他模块一起利用 Chart 0.35 μ m CMOS 工艺进行了流片.下变频器的芯片照片如图 2 所示,它的版图形状之所以不规整,是由于设计的下变频器电路作为整个收发机的一个子模块进行流片的.为了使测试时由芯片外部得到的输入信号功率最大,M1-M6 管的栅极通过片内隔直电容(最上两层金属实现),同时与 50 Ω 片内多晶硅电阻和芯片焊盘(PAD)相接.混频器输出的中频电压信号通过片内接成单位增益的运放输出到芯片外部.由于芯片生产商提供的焊盘版图由多层金属组成,底层金属对衬底的电容将加大信号通路与衬底之间的耦合,衬底电阻的热噪声以及衬底中存在的各种干扰将恶化混频器的性能.设计中,输入射频信号、本振信号所用的焊盘去掉了底层金属,仅由最上两层金属形成.

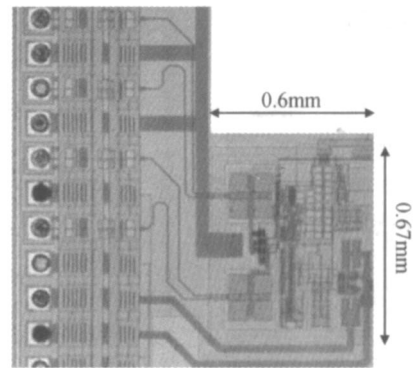


图 2 下变频器的芯片照片

Fig. 2 Die photo of down-conversion mixer

图 3 为整个蓝牙收发机芯片测试所用的 PCB 板.整个芯片采用 CABGA 形式封装,受封装管脚密度的限制,PCB 板上的信号线无法利用传输线实现,因此信号在 PCB 板上的传输过程中不可避免地引入了损耗.对 PCB 板上信号线的单独测试表明:板上信号线对信号的损耗至少为 6dB.以下给出的芯片测试结果都包含了板上信号线损耗的影响.测试时,信号源提供的单端 RF 信号和 LO 信号由 SMA 连接器输入到 PCB 板上,然后由平衡-非平衡转换器(Balun)转成差分信号经信号线直接与芯片管脚连接.混频器输出的差分低中频电压信号,利用 MAX4144 器件变成单端信号,经 SMA 连接器与频

谱仪相接。

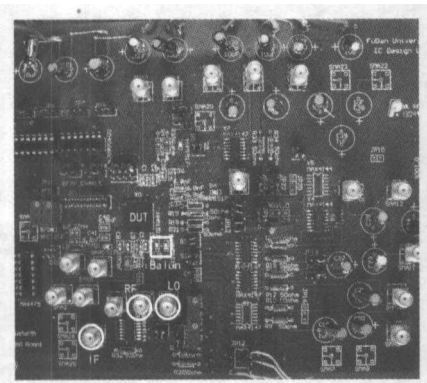


图 3 芯片测试用 PCB 板
Fig. 3 PCB for chip test

本文设计的混频器工作的电源电压仿真值至少为 2V,但由于在引出芯片管脚时,混频器电路与其他模块共用一组电源管脚引线,受到其他模块工作电压的限制,测试过程中采用的电源电压为 3.3V,此时混频器电路消耗的电流接近 4mA.图 4 为测试得到的混频器输出信号的频谱.其中测试设备显示:

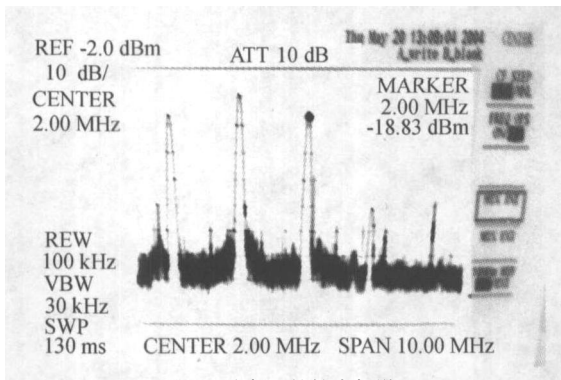


图 4 下变频器的输出频谱

Fig. 4 Output spectrum of the downconversion mixer

输入的射频信号频率为 2.452GHz、功率为 -20dBm,输入的本振信号频率为 2.45GHz、功率为 11dBm;混频后得到的有用信号(频率为 2MHz)功率为 -18.83dBm.当去除射频输入信号在 PCB 板上的损耗后,可以得到:混频器的转换增益至少为 6dB.另外,混频器的转换增益与本振信号的大小密切相关,只有当本振信号足够强时,图 1 中 M3-M6 管才能起到有效的频率转换作用,图 5 给出了转换增益随本振信号功率变化的测试结果.可以看出:本振信号超过 3dBm(假设本振信号在 PCB 板上的损耗为 6dB)后,混频器的转换增益逐渐趋于饱和,此时 M3-M6 管工作在开关状态,有效地进行了信号的频率转换.

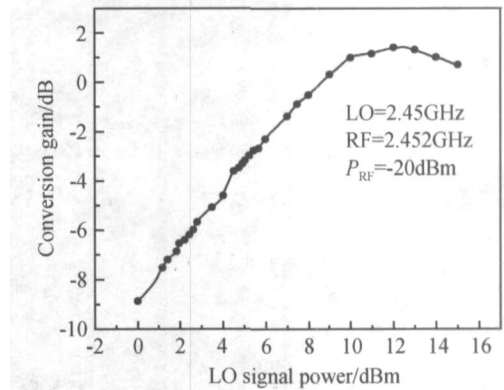


图 5 转换增益与本振信号功率的关系

Fig. 5 Relationship between conversion gain and LO signal power

图 6 为混频器 1dB 压缩点的测试结果.同样,考虑了射频输入信号在 PCB 板上的损耗后,可以得到混频器的输入 1dB 压缩点约为 -11dBm.另外,如果认为混频器的输入三阶截点与输入 1dB 压缩点都由电路中的同一个节点决定,则混频器的输入三阶截点可近似估算为 -1dBm.

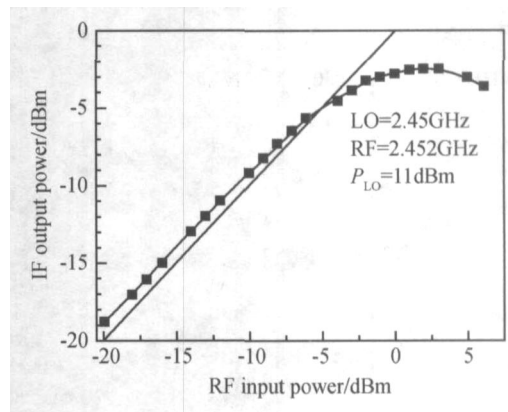


图 6 下变频器 1dB 压缩点

Fig. 6 P_{1dB} of the downconversion mixer

4 结论

利用 0.35μm CMOS 工艺实现了一种用于低中频接收机的 Gilbert 型下变频器.由于受条件的限制,没有测试混频器的噪声性能和输入三阶截点,已有的测试结果表明:在 CMOS 工艺所允许的电源电压越来越低的情况下,本文设计的混频器电路易于获得转换增益,适于无线低中频接收机的应用.

致谢 感谢上海航空航天技术测控研究所测试方面给予的帮助.

参考文献

- [1] Chi Baoyong , Shi Bingxue. CMOS mixers for 2.4GHz WLAN transceivers. Chinese Journal of Semiconductors ,2003 ,24(5) : 472
- [2] Sheng Wenjun , Xia Bo , Emira A E , et al. A 3-V, 0.35- μm CMOS bluetooth receiver IC. IEEE Solid-State Circuits ,2003 , 38(1) :30
- [3] Sullivan P J , Xavier B A , Ku W H. Low voltage performance of a microwave CMOS gilbert cell mixer. IEEE J Solid-State Circuits ,1997 ,32(7) :1151
- [4] Terrovitis M T , Meyer R G. Intermodulation distortion in current-commutating CMOS mixers. IEEE J Solid-State Circuits , 2000 ,35(10) :1461

2.4 GHz 0.35 μm CMOS Gilbert Down-Conversion Mixer

Cui Fuliang , Huang Lin , Ma Dequn , and Hong Zhiliang

(State Key Laboratory for ASIC and System , Fudan University , Shanghai 200433 , China)

Abstract : A Gilbert type down-conversion mixer with folded-cascode output stage for low intermediate frequency receiver is implemented in 0.35 μm CMOS technology. The frequency of the radiofrequency signal ,local oscillator ,and intermediate frequency are 2.452 GHz ,2.45 GHz ,and 2MHz ,respectively. Measurement results show that the conversion gain is higher than 6dB and the input 1dB compression point is about -11dBm. The circuit consumes 4mA under the supply voltage of 3.3V.

Key words : CMOS technology ; RF circuit ; down-conversion mixer

EEACC : 1250

Article ID : 0253-4177(2005)05-1045-04