

# 晶片表面几何特性对键合的影响\*

陈 斌 黄永清 任晓敏

(北京邮电大学光通信中心, 北京 100876)

**摘要:** 由最小能量原理导出的键合条件出发,利用线性薄板理论,在同一理论模型框架下,通过量度键合过程能否进行的弹性应变能累积率,分析了晶片表面的宏观尺度的弯曲和微观尺度的起伏对晶片键合的影响,并对所得结果进行了详细讨论.

**关键词:** 晶片键合; 表面能; 吸附能; 线性薄板理论

EEACC: 2520C; 2530B

中图分类号: O485 文献标识码: A 文章编号: 0253-4177(2005)04-0830-05

## 1 引言

晶片直接键合技术是指不需要中间的粘附层,表面平整洁净的晶片对直接粘合在一起,而且粘合强度与晶片体材料断裂强度相近.键合过程依赖于室温下晶片界面的短程分子力的作用达到预键合,然后通过热处理来加强键合的强度.键合工艺在集成新材料方面具有极大的自由度和完整性,目前已广泛应用到微电子、传感器、功率器件、MEMS、光电子器件等领域.

室温晶片键合过程依赖于晶片表面的短程分子作用力,这意味着晶片表面的平整度和粗糙度是很关键的因素.不少文献从不同角度讨论了晶片的平整度对键合的影响. Maszara 等人考虑了表面形貌对接触点局域应力的影响<sup>[1]</sup>, Tong 等人给出了室温晶片接触界面缝隙封闭的条件<sup>[2]</sup>, Yu 等人用三维应力场解决了同样的问题<sup>[3]</sup>, 国内韩伟华等人讨论了硅片键合平整度条件<sup>[4]</sup>. 本文由最小能量原理导出的键合条件出发,利用线性薄板理论,在同一理论模型框架下分析了晶片表面的宏观尺度的弯曲和微观尺度的起伏对键合的影响.

## 2 理论模型

室温晶片键合的产生是基于晶片材料表面内部分子或原子间的相互作用力,主要为 Van der Waals 力和氢键,这些力是短程力,它们的强度随着表面距离的增大而迅速减弱.晶片键合界面吸附力作用可通过表面能反映,随着键合区域的增加,两晶片的表面能减少而界面能增加.在键合界面的形成过程中表面能的净改变就形成吸附能,它可通过两晶片的表面能  $\gamma_1, \gamma_2$  和界面能  $\gamma_{12}$  表达如下:

$$U_{\text{ad}} = \gamma_1 + \gamma_2 - \gamma_{12} \quad (1)$$

吸附能  $U_{\text{ad}}$  表示键合两晶片表面单位面积可得到的能量.当两晶片的表面很完整地匹配在一起时,只需较小的吸附能就可激发键合产生.然而,由于晶片表面平整度的偏差,晶片对的界面几乎不可能完全匹配,这就要求吸附能必须足够大,使得晶片对发生一定的弹性形变来消除表面平整度的偏差促使键合进行,这一过程如图 1 所示.如果不考虑界面物质间的扩散、迁移、塑性形变以及热应力等因素的影响,可用能量关系表示如下:

$$U_{\text{total}} = U_e + A_{\text{bond}} \gamma_{12} + (A_{\text{total}} - A_{\text{bond}})(\gamma_1 + \gamma_2) \quad (2)$$

其中  $U_{\text{total}}$  为系统总能;  $U_e$  为系统弹性能;  $A_{\text{total}}$ ,

\*国家自然科学基金(批准号:90201035,90104003)和国家重点基础研究发展规划(批准号:2003CB314902)资助项目

陈 斌 男,1969 年出生,博士研究生,主要从事半导体通信光电子器件的研究.

2004-05-14 收到,2004-07-23 定稿

$A_{\text{bond}}$  分别表示晶片表面总面积和键合区域面积. 当系统达到平衡状态时, 整个能量最小即满足:

$$\frac{\partial U_{\text{total}}}{\partial A_{\text{bond}}} = 0 \quad (3)$$

也就是说键合区域的扩展直到满足此条件为止. 这样结合 (1), (2) 式可得:

$$\frac{\partial U_e}{\partial A_{\text{bond}}} = G \quad (4)$$

(4) 式的左边表示键合区域弹性应变能的积累率, 用  $G$  来表示它的大小, 显然它是晶片几何形状和材料特性的函数. 为此, 可将键合进行的条件表示为:

$$G = 0 \quad (5)$$

(5) 式作为键合判据决定了键合的前端位置是否可以扩展. 也就是说, 如果界面吸附能大于弹性应变能的积累率则键合区域就扩展, 反之, 键合就无法进行下去. 下面结合薄板理论模型<sup>[5]</sup> 来导出  $G$  的具体形式.

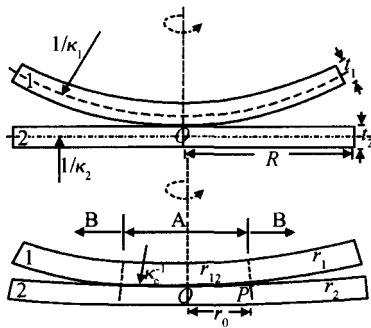


图 1 弯曲晶片键合模型图

Fig. 1 Schematic of two bowed wafers bonding process model

图 1 表示了圆形晶片在界面吸附能作用下的键合过程.  $\kappa_1, \kappa_2$  分别表示键合前上下晶片的弯曲曲率;  $c$  表示键合后键合区域两晶片的共同曲率;  $t_1, t_2$  分别为两晶片的厚度;  $R$  为两晶片的半径. 键合前沿点  $P$  距晶片中心  $O$  的距离为  $r_0$ , 这里设定  $(\kappa_1^{-1}, \kappa_2^{-1}, c^{-1}) \gg R \gg r_0$ , 从而满足薄板条件. 键合开始时, 两晶片在  $O$  点接触, 在界面吸附能的作用下当满足 (5) 式条件时, 晶片键合区域开始扩展, 上下晶片发生弹性应变产生一定的弯矩  $M_{Bi}$  和挠度  $u_i$  ( $i = 1, 2$  分别对应上下晶片), 当在键合前沿点即半径  $r = r_0$  时等号条件满足, 键合过程停止, 晶片对处于平衡状态. 我们利用线性薄板理论分析这一过程.

在键合区域 (A 区), 即  $0 < r < r_0$ , 两晶片的挠度直接由几何条件可得:

$$u_{Ai} = \frac{1}{2} (c - \kappa_i) r^2, \quad i = 1, 2 \quad (6)$$

在尚未键合区域 (B 区), 即  $r_0 < r < R$ , 由于不考虑外力作用, 由薄板理论可知:

$$D_i \nabla^4 u_{Bi} = 0 \quad (7)$$

其中  $D_i = \frac{E_i t_i^3}{12(1 - \nu_i^2)}$  表示对应晶片的弯曲刚度系数;  $E_i, \nu_i$  分别为对应晶片的杨氏模量和泊松系数. 考虑圆形晶片的轴对称性, (7) 式可化为:

$$\left( \frac{d^2}{dr^2} + \frac{1}{r} \times \frac{d}{dr} \right)^2 u_{Bi} = 0 \quad (8)$$

这个常微分方程的解可表示为:

$$u_{Bi} = c_1 \ln r + c_2 r^2 \ln r + c_3 r^2 + c_4 \quad (9)$$

其中  $c_1, c_2, c_3, c_4$  为待定系数, 由下面的边界条件确定.

在键合前沿点  $P$  处的边界条件有:

$$(u_{Ai})_{r=r_0} = (u_{Bi})_{r=r_0} \quad (10)$$

$$\left( \frac{du_{Ai}}{dr} \right)_{r=r_0} = \left( \frac{du_{Bi}}{dr} \right)_{r=r_0} \quad (11)$$

在晶片边缘自由端处, 弯矩和剪力满足的边界条件有:

$$(M_{Bi})_{r=R} = -D_i \left( \frac{d^2 u_{Bi}}{dr^2} + \frac{1}{r} \times \frac{du_{Bi}}{dr} \right)_{r=R} = 0 \quad (12)$$

$$(Q_{Bi})_{r=R} = -D_i \frac{d}{dr} \left( \frac{d^2 u_{Bi}}{dr^2} + \frac{1}{r} \times \frac{du_{Bi}}{dr} \right)_{r=R} = 0 \quad (13)$$

由上面边界条件可求得:

$$c_1 = \frac{1}{2} \frac{1}{i} \frac{1}{(r_0)} (1 + i) (c - \kappa_i) r_0^2$$

$$c_2 = 0$$

$$c_3 = \frac{1}{4} \frac{1}{i} \frac{1}{(r_0)} (1 - i) (c - \kappa_i) \frac{r_0^2}{R^2}$$

$$c_4 = \frac{1}{2} (c - \kappa_i) r_0^2 - c_1 \ln r - c_3 r^2$$

其中  $i(r_0) = \frac{1}{2} [(1 + i) + (1 - i) \left( \frac{r_0}{R} \right)^2]$ , 由此可得:

$$u_{Bi} = \frac{(c - \kappa_i) r_0^2}{2 i(r_0)} \left[ i(r) + (1 + i) \ln \frac{r}{r_0} \right] \quad (14)$$

这样我们就知道了两个区域中两晶片的挠度, 通过挠度可推导出下面几个重要的物理参量:

(1) 键合前沿点  $P$  处两晶片的弯矩:

$$M_{Bi} = D_i^* (r_0) (c - \kappa_i) \quad (15)$$

其中  $D_i^* (r_0) = (1 + i) E_i^* I_i (r_0)$ ,  $E_i^* = \frac{E_i}{1 - \nu_i^2}$ ,

$I_i(n_0) = \frac{t_i^3}{12 I_i(n_0)}$ . 可见弯距是由晶片的弹性系数、晶片的厚度、晶片的曲率变化及键合前沿点的位置共同决定的.

(2) 两晶片的弹性应变能:

$$U_{ei} = D_i \int_0^R \left[ \left( \frac{d^2 u_i}{dr^2} + \frac{1}{r} \times \frac{du_i}{dr} \right)^2 - \frac{2(1-\nu_i)}{r} \frac{xd u_i}{dr} \frac{xd^2 u_i}{dr^2} \right] r dr \quad (16)$$

由此可得:

$$U_{ei} = D_i^* (n_0) (c - \nu_i)^2 n_0^2 \quad (17)$$

(3) 两晶片弹性应变能的积累率:

$$G_i = \frac{dU_{ei}}{dA_{\text{bond}}} = \frac{1}{2 n_0} \times \frac{dU_{ei}}{dn_0} = \frac{M_i^2}{2 E_i^* I_i(n_0)} \times \frac{1}{(n_0)} \quad (18)$$

$G = G_1 + G_2$ ,  $G$  表示总的弹性应变能的积累率, 它的大小决定了晶片键合的难易程度.  $G$  越小晶片键合越容易进行, 即只需较小的界面吸附能就能满足(5)式;  $G$  越大时, 吸附能不得不耗散许多用来克服弹性的应变能, 键合就因此变得困难, 一旦吸附能的大小不满足(5)式时, 键合就受到阻止而无法继续进行下去.

### 3 问题与讨论

#### 3.1 晶片弯曲度对键合的影响

晶片由于受到其内部残余应力的影响, 易产生微小的形变, 形成一定的弯曲度, 这种弯曲度对键合造成的影响不可忽视.

晶片键合界面的曲率大小直接影响集成材料的各种性能, 如果界面的曲率过大, 则会破坏体材料完整的电学和光学性能, 从而使得器件性能劣化, 键合的优越性就无法体现. 因此获得曲率较小的键合界面, 保证键合界面的平整性是我们所希望的, 为此首先讨论影响键合界面曲率的各种因素.

当晶片键合达到平衡状态时(不考虑外力作用), 应满足:

$$M_{r1} + M_{r2} = 0 \quad (19)$$

结合(15)式可以得到:

$$c = \frac{D_1^*(n_0) \nu_1 + D_2^*(n_0) \nu_2}{D_1^*(n_0) + D_2^*(n_0)} \quad (20)$$

当  $\nu_1 = \nu_2$  时上式可简化为

$$c = \frac{E_1 t_1^3 \nu_1 + E_2 t_2^3 \nu_2}{E_1 t_1^3 + E_2 t_2^3} \quad (21)$$

可见  $c$  与晶片对的弹性系数、厚度、初始曲率有关. 从图 2 可以看出晶片对的相对厚度比值对界面曲率影响最大, 当晶片对的厚度相差到 4 倍时, 键合界面的曲率几乎与其中较厚晶片的初始曲率相同. 这也说明较厚的晶片几乎没有发生弹性形变, 弹性能大部分储存在较薄的晶片里. 因此, 只要我们能保证较厚晶片的平整性, 就能使得键合界面具有较好的平整度. 从图 2 还可看出弹性系数只在两晶片厚度差别不是很大时, 有较小的作用. 一旦晶片厚度差别太大, 它的影响就显得微不足道.

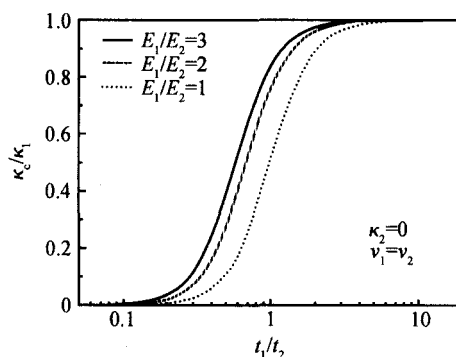


图 2 键合界面的曲率与晶片对厚度比的关系

Fig. 2 Curvature of wafer bonding interface as a function of the wafer thickness ratio

由于键合晶片弹性应变能积累率  $G$  的大小直接决定了晶片键合的难易程度, 下面以 InP/GaAs 键合为例来分析  $G$  变化的相关因素. 设定 InP 为如图 1 所示的晶片 1, 曲率为  $\nu_1$ ; GaAs 为晶片 2, 假定其严格平整, 即曲率  $\nu_2 = 0$ ; InP 和 GaAs 的杨氏模量分别为  $6.0662 \times 10^{10}$  Pa 和  $8.526 \times 10^{10}$  Pa; 泊松系数分别为 0.36 和 0.31. 这样由(18)式得出:

$$G = \frac{M_{r1}^2}{2 E_1^* I_1(n_0)} \times \frac{1}{(n_0)} + \frac{M_{r2}^2}{2 E_2^* I_2(n_0)} \times \frac{1}{(n_0)} \quad (22)$$

取 InP 的曲率为  $1/10 \text{ m}^{-1}$ , GaAs 的厚度为  $700 \mu\text{m}$ . 图 3 显示了根据(22)式计算的结果, 对于一定厚度的 InP 晶片, 在靠近中心处的位置,  $G$  较大, 随着偏离中心位置,  $G$  逐渐减小. 这说明晶片在靠近中心区域的键合要比边缘区域的键合更困难. 此外, InP 晶片的厚度对键合的影响也较大, 由图可知, InP 越薄,  $G$  也越小, 从而键合也变得容易, 同时  $G$  的曲线也变得更平坦, 中心与边缘的差别不是很大.

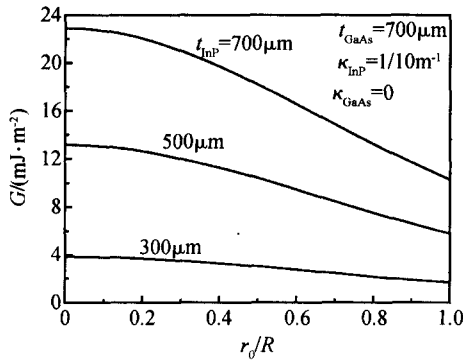


图 3 GaAs/ InP 键合弹性应变能积累率随键合前沿点位置变化的关系曲线

Fig. 3 Elastic strain energy accumulation rate for the bonded GaAs/ InP wafers as a function of the bonding front position

如果晶片完全键合, 则  $(r_0)_{r_0=R} = 1$ , (22) 式可化为:

$$G = \frac{6M_{r_1}^2}{E_1^* r_1^3} + \frac{6M_{r_2}^2}{E_2^* r_2^3} \quad (23)$$

现假定两晶片的厚度总和为 1000 μm, 由 (23) 式可得到如图 4 所示的结果. 当 InP 晶片的厚度与 GaAs 晶片的厚度几乎相等时, G 最大, 此时 InP 与 GaAs 最不易键合; 当 InP 或 GaAs 变薄时, G 也随之减小, 即晶片容易键合. 同时图中也表明 InP 晶片的曲率越小, G 也越小, 晶片更易键合.

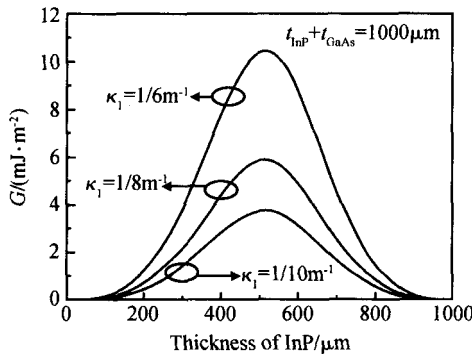


图 4 GaAs/ InP 键合弹性应变能积累率随 InP 晶片厚度变化的关系

Fig. 4 Elastic strain energy accumulation rate for the bonded GaAs/ InP wafers as a function of the thickness of InP wafer

### 3.2 晶片表面微起伏对键合的影响

经过表面处理工序后, 看似表面平整光洁的晶片通过原子力图像 (AFM) 仍然显示出纳米级的起伏, 这种表面起伏图像类似于正弦波的形式分布在

表面上<sup>[1]</sup>. 因此, 当两晶片叠放在一块时, 就难免形成如图 5 所示的空隙, 我们用起伏高度  $h$  和半径  $R$  来描述空隙的形状, 其中  $R \gg h$ . 当晶片键合时, 在表面吸附能作用下, 空隙的  $h$  和  $R$  均变小, 满足一定的条件时, 空隙完全封闭. 我们以 GaAs/ GaAs 键合为例用同样的理论模型来分析这一问题.

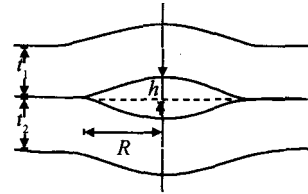


图 5 表面微起伏晶片键合图

Fig. 5 Schematic of two micro-scale waviness wafers bonding

假定上下晶片的厚度均为  $t$ , 空隙边缘部分曲率大小相等分别为  $\pm \sigma$  (取上晶片曲率为正), 当晶片完全键合时, 弹性应变能的积累率  $G$  由 (23) 式可得:

$$G = \frac{(1 + \sigma)^2}{12} \sigma^2 E^* t^3 \quad (24)$$

这样完全键合的条件 (即空隙完全封闭的条件) 用吸附能 可表示为:

$$\frac{(1 + \sigma)^2}{12} \sigma^2 E^* t^3 \quad (25)$$

由几何条件可知  $\sigma = 2h/R^2$ , 从而可推出空隙的临界高度  $h_c$  为:

$$h_c = \frac{R^2}{\sqrt{\frac{(1 + \sigma)^2}{3} \times E^* t^3}} \quad (26)$$

上面这一结果是在满足薄板理论模型前提下导出的, 因此必须保证  $R > 2t$ , 当  $R < 2t$  时, 临界高度与板的厚度无关<sup>[2]</sup>, 由  $R = 2t$  处连续性条件可得出:

$$h_c = \frac{2\sqrt{6}}{1 + \sigma} \left(\frac{R}{E^*}\right)^{1/2} \quad (27)$$

显然, 当  $h < h_c$  时, 晶片间空隙才能完全封闭, 即晶片完全键合. 图 6 给出了 GaAs/ GaAs 键合临界高度随空隙半径变化的曲线, 在临界高度曲线下区域部分晶片完全键合, 空隙完全封闭, 反之, 晶片仍有未键合区域 (即孔洞). 此外, 图 6 表明晶片的厚度越薄, 其临界高度就越高, 这样对晶片表面平整度的要求就降低了, 晶片也容易键合. 我们以上的结果与 Tong 的结果<sup>[2]</sup> 一致, 同时 Takagi 的实验<sup>[6]</sup> 也验证了这一结论.

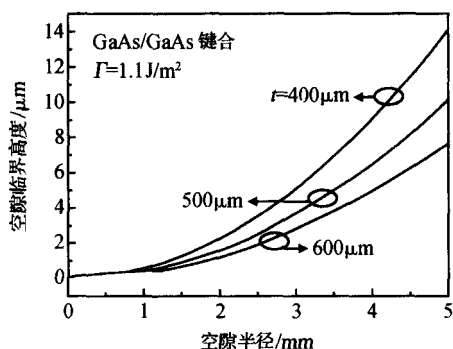


图 6 空隙临界高度与空隙半径的关系

Fig. 6 Critical gap height as a function of the gap radius

## 4 结论

本文由能量最小作用原理导出的键合条件出发,结合线性薄板理论分析了宏观上晶片的弯曲度及微观上晶片表面起伏对晶片键合的影响.对于有一定弯曲度的晶片对,键合界面的平整度取决于较厚晶片表面的平整度,而弹性应变能主要累积在较薄的晶片;在靠近晶片边缘的区域要比接近中心

的区域容易键合,但对于较薄的晶片这种差异不大;当一定厚度总和的晶片键合时,两晶片的厚度差越大,晶片越容易键合,晶片厚度相等时最不易键合.对于表面有微观起伏的晶片,晶片厚度越薄,对晶片表面的平整度要求越低,促使晶片更容易键合.

## 参考文献

- [ 1 ] Maszara W P, Jiang B L, Yamada A, et al. Role of surface morphology in wafer bonding. *J Appl Phys*, 1991, 69(1) : 257
- [ 2 ] Tong Q Y, Gösele U. Semiconductor wafer bonding: recent developments. *Mater Chem Phys*, 1994, 37 : 101
- [ 3 ] Yu H, Hu Z. A model of wafer bonding by elastic accommodation. *Jpn J Mech Phys Solid*, 1998, 46(5) : 829
- [ 4 ] Han Weihua, Yu Jinzhong. Criterion of gap closing for silicon wafer bondability. *Chinese Journal of Semiconductors*, 2001, 22(12) : 1516 (in Chinese) [韩伟华, 余金中. 硅片发生室温键合所需的平整度条件. *半导体学报*, 2001, 22(12) : 1516]
- [ 5 ] Timoshenko S P, Goodier J N. *Theory of elasticity* third edition. The McGraw-Hill Companies, Inc, 1970 : 68
- [ 6 ] Takagi H, Maeda R, Chuang T R, et al. Effect of surface roughness on room-temperature wafer bonding by Ar beam surface activation. *Jpn J Appl Phys*, 1998, 37 : 4197

## Effect of Wafer Surface Morphology Characteristics on Wafer Bonding<sup>\*</sup>

Chen Bin, Huang Yongqing, and Ren Xiaomin

(Center of Optical Communication, Beijing University Posts and Telecommunications, Beijing 100876, China)

**Abstract :** A general wafer bonding criterion is deduced from minimum energy principle, which is developed by linear elastic thin plate theory. Under the same framework the effect of macro-scale wafer bow and micro-scale wafer waviness on wafer bonding process are modeled through the elastic strain energy accumulation rate which is the quantity that controls bonding. Model results are discussed respectively in detail.

**Key words :** wafer bonding; surface energy; adhesion energy; linear elastic thin plate theory

**EEACC :** 2520C; 2530B

**Article ID :** 0253-4177(2005)04-0830-05

<sup>\*</sup> Project supported by National Natural Science Foundation of China (Nos. 90201035, 90104003) and State Key Development Program for Basic Research of China (No. 2003CB3149002)

Chen Bin male, was born in 1969, PhD candidate. He is engaged in research on semiconductor optoelectronic devices for telecommunication.

Received 14 May 2004, revised manuscript received 23 July 2004

©2005 Chinese Institute of Electronics