

1 V 电源的 CMOS 能隙电压基准源

盛敬刚 陈志良 石秉学

(清华大学微电子学研究所, 北京 100084)

摘要: 采用 SMIC 0.35 μm CMOS 工艺实现了一种可以工作在 1V 电源电压下的 CMOS 能隙基准源. 测试表明, 该电路可以工作在 1~2.5V 电源电压下, 输出的基准电压可以稳定在约 0.446V. 在从室温到 100 的范围内, 温度系数不超过 $3.6 \times 10^{-5}/\text{K}$.

关键词: 低压; 能隙基准源; CMOS 模拟电路

EEACC: 1205; 1290

中图分类号: TN432.1

文献标识码: A

文章编号: 0253-4177(2005)04-0826-04

1 前言

随着集成电路工艺的发展, 集成电路的集成度愈来愈高, 器件尺寸越来越小, 工作电压越来越低. 能隙基准源(Bandgap reference)是一种应用广泛的模拟电路模块, 而传统的能隙基准源产生的基准电压较高, 大约为 1.2V, 因此, 限制了其应用. 当电源电压更低, 甚至 1V 以下的时候, 就必须重新设计新的电路结构, 来实现能隙基准源. 特别是采用常规 CMOS 工艺实现 1V 电源下工作的能隙基准电压源对于设计更是一个新的挑战.

文献[1]给出了一种可以工作在 1V 的能隙基准源的结构原理, 但是作者没有实现一个可以工作在 1V 电压的完整电路. 本文成功实现了一个能工作在 1V 下的完整的能隙基准源电路.

2 能隙基准源的原理

传统的能隙基准源是基于 PN 结正向压降的补偿, 来得到较小的电压温度系数. 一般传统结构的能隙基准源输出电压为:

$$V_{\text{BGR}} = V_{\text{BE}} + n \frac{kT}{q} \quad (1)$$

其中 V_{BE} 是二极管正向压降. 为了在室温得到零温度系数, 调整上式中的第二项, 最终得到的零温度系数电压约为硅材料在 0K 时的能隙电压, 能隙基准源的名称即源于此.

本文给出的是工作在 1V 电源电压下的能隙基准源, 该电路的原理图如图 1 所示^[1]. 文献[1]给出了其输出的参考电压为:

$$V_{\text{ref}} = R_4 \left(\frac{V_f}{R_2} + \frac{dV_f}{R_3} \right) \quad (2)$$

式中 V_f 即为二极管 Q1 的正向压降; dV_f 为电阻 R_3 上的压降. 实际上该电路是把相应的电压变换成电流, 最后利用电阻再变换成电压输出, 其中 R_1 和 R_2 的阻值相同. 实现该电路时, 只需将其中的电阻采用相同的材料, 即可消除电阻温度系数的影响. (2) 式括号内部分即为传统能隙电压基准源的两个电压分量变换的电流, 因此该电路可以实现按比例缩小的能隙基准电压输出, 从而可能工作在低于 1V 电源下. 采用这种结构, 通过改变 R_4/R_2 的电阻值之比, 就可以输出 $0 \sim V_{\text{DD}}$ 之间的任意数值的基准电压.

对图 1 的电路结构稍加分析, 不难发现, 除了运算放大器外, 其他的电路部分完全可以工作在 1V 甚至更低的电源电压下. 此时, 该运算放大器就成为该低压基准电压源设计的关键. 这也是为什么文献

盛敬刚 男, 1974 年出生, 博士研究生, 研究方向为 CMOS 模拟电路低功耗设计. Email: shengjingang98@mails.tsinghua.edu.cn

陈志良 男, 1947 年出生, 硕士, 教授, 中国电子学会高级会员, 主要研究领域为数、模混合和高压、低功耗 VLSI 设计.

石秉学 教授, 博士生导师, 主要研究方向为高性能 DC-DC 变换器、RF 集成电路的设计和人工神经网络的 VLSI 实现等.

2004-08-10 收到, 2004-11-08 定稿

©2005 中国电子学会

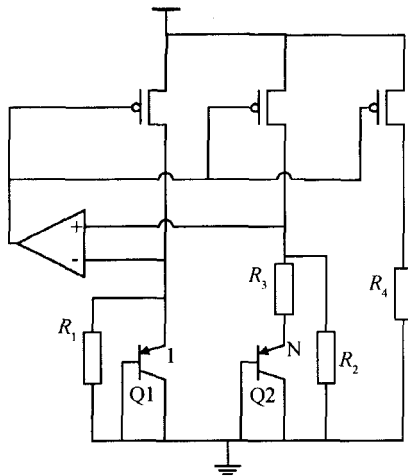


图 1 1V 的能隙源核心电路

Fig.1 Schematic of bandgap circuit with 1V supply

[1]没有实现一个可以工作在 1V 的完整的能隙基准源的原因.

上面的分析没有考虑运算放大器的输入失调电压的影响,如果考虑此种影响,那么输出的基准电压表达式将会有所变化

$$V_{ref} = R_4 \left(\frac{V_t}{R_2} + \frac{dV_t}{R_3} - \frac{V_{os}}{R_2} - \frac{V_{os}}{R_3} \right) \quad (3)$$

式中增加了一项失调电压,由此也可看到该运算放大器对整个电路的影响还是很重要的.

3 运算放大器的设计

分析图 1 的电路,可以看出,对该运算放大器的要求至少有以下几点:

- (1) 该放大器的输入级共模电压为一个二极管的正向压降;
- (2) 该放大器可以工作在 1V 以下的电源电压下;
- (3) 其输出驱动的是个 PMOS 管,因此输出电压至少比 V_{DD} 低一个 PMOS 管的开启电压;

根据上述这些要求,参考本设计采用的工艺,我们选择了一种原生 NMOS 管(Native NMOS,见图 2 中的输入级对管 M1,M2)来作为该运算放大器的输入级,该器件的开启电压约为 0.3V 左右,完全可以满足本设计的要求.

普通 NMOS 管为了对阈值电压和阈值电压的衬偏调制效应进行折衷,通常要对沟道区进行离子注入.沟道区表面层较高的掺杂浓度使普通 NMOS

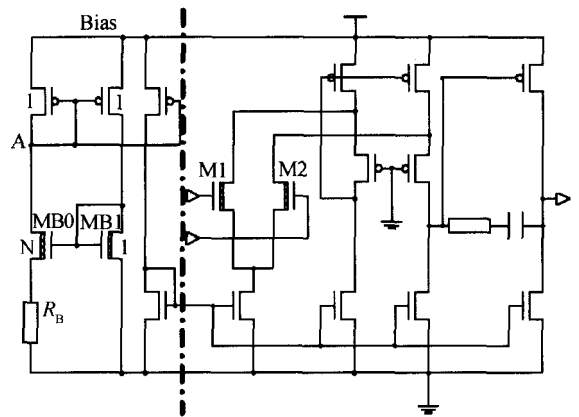


图 2 运算放大器原理图

Fig.2 Schematic of proposed amplifier

管的阈值电压较高;同时由于注入深度很浅,耗尽层的扩展使阈值电压的衬偏调制效应依赖于浓度较低的体区因而较小^[2].所谓原生 NMOS 管通常就是减少了一次沟道区离子注入的 NMOS 管,因其沟道区掺杂浓度低而开启电压较低.现代主流 CMOS 工艺都已经提供了其设计规则,如上海华虹 NEC 的 0.6μm CMOS 工艺,中芯国际(SMIC)的 0.35μm CMOS 工艺,台积电(TSMC)的 0.25μm 以下的工艺等.

完整的放大器电路结构如图 2 所示,输入级采用了折叠结构以保证低电压下能够正常工作,输出级部分出于简化设计的考虑,只用了简单的 A 类放大器结构,其输出摆幅可以达到接近电源电压的整个范围,能够驱动 PMOS 管的栅极使之正常工作.表 1 给出该运算放大器的仿真结果.

表 1 运算放大器的仿真结果

Table 1 Simulation results of proposed operational amplifier

参数	数值
直流增益	74dB
单位增益带宽	300kHz
相位裕度	60°
输入失调电压	200μV
电源电压	1V

图 2 中左侧为运算放大器的偏置电路,该偏置电路为恒定跨导偏置电路^[3].当忽略 NMOS 管衬偏电压对开启电压的影响时,MB1 的跨导将只取决于电阻 R_B 及两个 NMOS 管(MB0,MB1)的比例,而与电源电压和温度无关.实际上,集成电阻都存在一定的温度系数,选取温度系数较小的材料作为电阻,

可以减小其对温度特性的影响. 该偏置电路中为了保证与电源电压无关, 所有 MOS 管均采用长沟器件.

采用该偏置电路的目的在于提高运算放大器在不同电压不同温度下的稳定性, 以期得到性能较好的能隙基准源.

4 启动电路

前面的电路是能隙基准源的核心电路, 但是, 该电路是不能自启动的, 因此还需要一个启动电路, 使能隙基准源能够在系统加电时进入正常的工作状态. 且运算放大器的偏置电路也是需要启动的. 经过对电路的分析, 在本设计中先启动偏置启动, 而能隙源部分则是利用启动时运算放大器的输出为低电平来启动. 这样可以避免启动电路直接影响能隙源核心电路.

如图 3 所示, 图中 M1, M2 为两个沟道长度很长而宽度较窄的 PMOS 管, 其栅极直接到地上, 当作大电阻来用. M3, M4 用来控制电路的启动, 电路

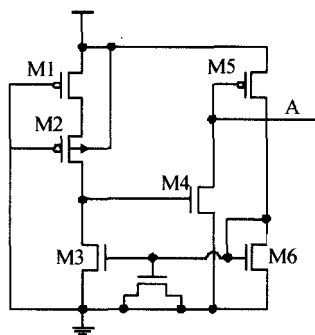


图 3 启动电路

Fig. 3 Schematic of start-up circuit

启动以后, M4 管将被关闭, 而 M3 与 M1, M2 仅有非常小的电流流过.

启动电路的原理如下: 刚加上电源时, 各部分都没有进入工作状态. 当电源电压升高到 PMOS 管能够开启的时候, M1, M2 将开始导通, 而此时 M3 仍处于截止状态, 因此, M4 的栅极将被拉到高电平, 因而处于导通状态. 而 M4 的导通, 把 A 点 (见图 2 bias 部分) 电位拉低, M5 将开始导通, 同时, 运算放大器偏置电路中上面各 PMOS 管的栅极也接在 A 点, 因此, 运放的偏置电路也将开始有工作电流, 此时由于能隙源部分没有电流, 运放的输入共模电压

为 0, 而运放的输出级由于下面的 NMOS 管已经建立偏置, 因此输出为低电平. 这个低电平将使得能隙源核心电路部分的 PMOS 管导通而开始有电流. 随着电源电压的进一步提高, M5 的电流将加大, M6 的电流也逐渐增加, 当 M3 被逐渐打开后, M4 的栅极电位将开始下降. 直到 M4 完全被截止时, A 点电位将完全由运算放大器输出来控制, 能隙源电路进入自偏置状态, 电路也就完成了启动.

5 测试结果

对于能隙基准源电路来说, 通常关注的是两方面的特性: 电源电压特性和温度特性. 图 4 为电源电压特性的测试结果. 由该结果可以看到, 当电源电压达到 0.970V 时, 输出的基准电压达到稳定值 0.446V; 当电源电压提高到 1.7V 时, 基准电压增加约 0.6mV 达到 0.4466V; 电源电压达到 2.5V 时, 基准电压再增加约 0.8mV 达到 0.4474V. 可见, 该电路能工作在 1V 到 2.5V 之间而输出相当稳定的基准电压. 实际测试中, 即使电源电压达到 4.2V 时, 输出电压仍可稳定在 0.4485V. 因此, 该电路可以应用在较宽的电源电压范围内.

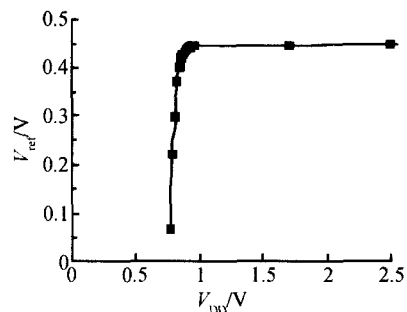


图 4 输出电压相对电源电压变化曲线

Fig. 4 Measured output voltage versus supply voltage

我们从室温直到 100 范围内对芯片进行了测试, 图 5 为温度特性的测试结果. 整个测试范围内, 输出基准电压在 0.4447 ~ 0.4460V 范围内. 该结果与参考文献 [4] 中的未补偿的结果在对应温度范围内性能是相当的, 即在从室温到 100 范围内温度系数均为 36ppm/K 左右的条件下, 优于文献 [5] 中的仿真结果 60ppm/K.

6 结论

设计并实现了一种可以工作在 1V 电源电压下

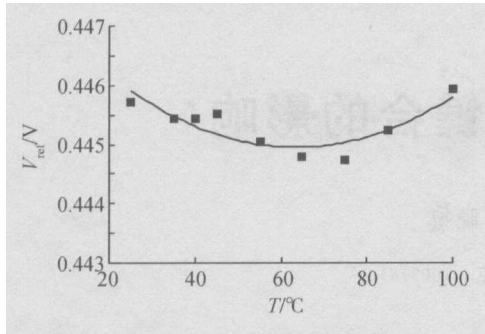


图 5 输出电压相对温度变化曲线

Fig. 5 Measured output voltage versus temperature

的能隙基准电压源. 该芯片采用中芯国际 (SMIC) 0.35 μm CMOS 工艺实现, 图 6 即为封装后芯片的显微照片. 该能隙基准源可以工作在 1~2.5V 的电源电压范围内, 误差 (相对于 1V 电源时的输出) 为 0.3%. 即使电源达到 4.2V, 输出误差仅为 0.56%. 在较大的温度范围 (室温~100 $^{\circ}\text{C}$) 内可

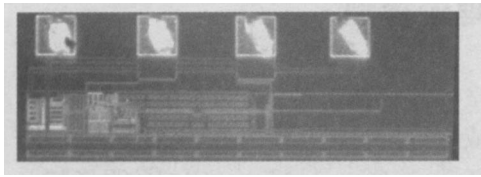


图 6 芯片显微照片

Fig. 6 Die microphotograph

以实现稳定的电压输出. 本设计是采用常规 CMOS 工艺实现 1V 电源下工作的能隙基准电压源的一个成功的尝试.

致谢 本文作者衷心感谢葛元庆、吴行军、张宗铭副教授, 在他们的帮助下本项目得以顺利完成.

参考文献

- [1] Banba H, Shiga H, Umezawa S, et al. A CMOS bandgap reference circuit with sub-1V operation. IEEE J Solid-State Circuits, 1999, 34:670
- [2] Arora N. MOSFET models for VLSI circuit simulation: Theory and practice. New York: Springer-Verlag, 1993
- [3] Wu C, Chou C. The design of a CMOS IF bandpass amplifier with low sensitivity to process and temperature variations. Proceedings of IEEE International Symposium on Circuits and Systems, 2001:121
- [4] Malcovati P, Maloberti F, Flocchi C, et al. Curvature-compensated BiCMOS bandgap with 1V supply voltage. IEEE J Solid-State Circuits, 2001, 36:1076
- [5] Bendali A, Savaria Y. Low-voltage bandgap reference with temperature compensation based on a threshold voltage technique. IEEE International Symposium on Circuits and Systems, 2002, 3:201

A CMOS Bandgap Reference with 1V Supply

Sheng Jinggang, Chen Zhiliang, and Shi Bingxue

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

Abstract: A CMOS bandgap reference circuit which can operate at 1V supply is proposed. The proposed circuit is fabricated in SMIC 0.35 μm CMOS process. The measurement results show that the proposed circuit can generate 0.446V reference voltage in the range of 1~2.5V supply. The temperature coefficient is less than $3.6 \times 10^{-5} / \text{K}$ from room temperature to 100 $^{\circ}\text{C}$.

Key words: low-voltage; bandgap reference; CMOS

EEACC: 1205; 1290

Article ID: 0253-4177(2005)04-0826-04

Sheng Jinggang male, was born in 1974, PhD candidate. His research is focusing on low power analog circuit design. Email: shengjinggang98@mails.tsinghua.edu.cn

Chen Zhiliang male, was born in 1947, professor, senior member of Chinese Institute of Electronics. His research interests include analog, mixed signal, high voltage, and low power VLSI design.

Shi Bingxue professor, advisor of PhD candidates. His current research interests are high performance DC-DC converters, RF CMOS integrated circuits, and VLSI implementation of ANNs.

Received 10 August 2004, revised manuscript received 8 November 2004

©2005 Chinese Institute of Electronics