

旁栅效应对 GaAs MESFET 数字 IC 设计的影响

张有涛^{1,2} 夏冠群¹ 李拂晓² 高建峰² 杨乃彬²

(1 中国科学院上海微系统与信息技术研究所, 上海 200050)

(2 南京电子器件研究所, 南京 210016)

摘要: 研究了不同旁栅电极结构、不同旁栅电极取向对旁栅阈值特性的影响,并研究了旁栅阈值的光敏特性. 结果表明:半绝缘衬底中的电子和空穴陷阱是旁栅效应及其光敏特性的主要原因, Ti/ Au/ Ti 布线金属做旁栅电极具有最好的旁栅阈值特性, Au/ Ge/ Ni/ Au 欧姆接触和 Ti/ Pt/ Au/ Ti 栅金属的旁栅阈值特性相似,三者都有明显的光敏特性. 上述结果为 GaAs MESFET 数字集成电路版图设计规则的制定提供了可靠依据.

关键词: 旁栅效应; GaAs MESFET; 阈值电压; 缺陷陷阱; 集成度

EEACC: 2520D; 2560S; 2570A

中图分类号: TN304. 2⁺3

文献标识码: A

文章编号: 0253-4177(2005)04-0821-05

1 引言

GaAs 器件相对 Si 器件有着先天的速度优势,因此,广泛应用于超高速集成电路中. 而随着电路规模的不断提高,芯片上器件的密度也越来越高,器件之间的相互影响将会随之加剧. 对于通常采用的在 GaAs 半绝缘衬底上制作的 MESFET 器件,当对器件附近的电极施加一定的负偏压时,器件的源漏电流会呈现下降的现象,即为旁栅效应. 对应于使源漏电流陡然下降的负旁栅压通常称之为旁栅阈值电压^[1]. 旁栅效应作为有害的寄生效应,与 GaAs 衬底材料特性、器件工艺及版图结构都有着直接的联系,现已成为限制 GaAs MESFET 高密度集成的重要因素之一^[2]. 对此国内外开展了各方面的研究,提出了多种物理模型^[3~9]. 但多数是从器件角度出发研究其物理机理,与实际电路版图布局没有紧密联系. 本文从电路设计的角度,紧密结合实际版图分布情况,研究了旁栅阈值电压与旁栅电极方向、旁栅电极结构等方面的关系,为最终电路版图绘制提供了可靠的设计规则.

2 实验设计

对于一个功能较复杂的数字电路,器件附近可能成为旁栅电极的情形有:金属布线(如一次布线、二次布线)、无源器件(如电感、电阻)、有源器件(如 MESFET)等. 结合上述具体情况,本文设计了三套旁栅电极分布,分别研究电路中可能出现的情况,其几何分布均如图 1 所示. A 套结构的旁栅为 SD 欧姆接触电极,其下方是 n⁺ 注入区; B 套结构的旁栅为布线金属,其下方是半绝缘衬底; C 套结构为器件栅金属,其下方是 n⁻ 有源区. 每套测试结构均含有 5 个旁栅电极,其中 SG1 距离器件 G 电极 40μm,

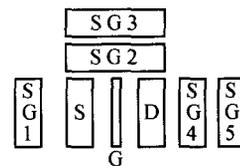


图 1 旁栅效应测试结构

Fig. 1 Top view of test structure for measuring side-gating effect

张有涛 男,1979 年出生,博士研究生,主要研究方向为 GaAs 超高速集成电路.

夏冠群 男,1941 年出生,研究员,主要研究领域为化合物半导体器件与电路.

李拂晓 男,1963 年出生,研究员,主要研究领域为化合物半导体器件与 MMIC.

2004-05-20 收到,2004-07-26 定稿

SG2 距离器件有源区 $15\mu\text{m}$, SG3 距离器件有源区 $30\mu\text{m}$, SG4 距离器件 G 电极 $15\mu\text{m}$, SG5 距离器件 G 电极 $30\mu\text{m}$. FET 器件栅长为 $0.5\mu\text{m}$, 栅宽为 $20\mu\text{m}$.

实验采用德国 Freiberg 产 75mm GaAs 单晶圆片, 材料参数如下: 非掺杂 LEC 半绝缘单晶, 电阻率大于 $3 \times 10^7 \Omega \cdot \text{cm}$, 迁移率大于 $7000\text{cm}^2/(\text{V} \cdot \text{s})$, 最大 EPD 小于 $7 \times 10^4\text{cm}^{-2}$. 器件工艺采用常规离子注入工艺流程: n^+ 能量 $120\text{keV}/60\text{keV}$ 双注入, 剂量 $1.7 \times 10^{13}\text{cm}^{-2}$; n^- 能量 60keV , 剂量 $4.3 \times 10^{12}\text{cm}^{-2}$; 介质包封红外快速退火; B^+ 离子注入隔离, 剂量 $7 \times 10^{12}\text{cm}^{-2}$, 能量 80keV ; SD 金属 Au/Ge/Ni/Au; G 金属 Ti/Pt/Au/Ti; 介质生长; 一次金属 Ti/Au/Ti; 介质桥生长; 二次金属 Ti/Au/Ti; 钝化保护. 整个流程应用金属剥离工艺, 挖槽控制器件的阈值电压为 -1.3V .

3 测试结果

测试时, 固定器件的 SD 电压为 2V , GS 电压零偏, 扫描器件的旁栅电极电压. 对图 1 所示旁栅电极施加负电压达到一定值时, 器件源漏电流会突然下降, 此现象即为旁栅效应. 定义器件源漏电流低于正常值 95% 所对应的旁栅电压值为旁栅阈值电压 $V_{\text{th}}^{\text{SG}}$. 图 2 为源漏欧姆接触合金作为旁栅电极在暗场下的典型旁栅效应, 其对应的旁栅距为 $30\mu\text{m}$. 由图可见, 此时其旁栅阈值电压 $V_{\text{th}}^{\text{SG}}$ 为 -12.1V .

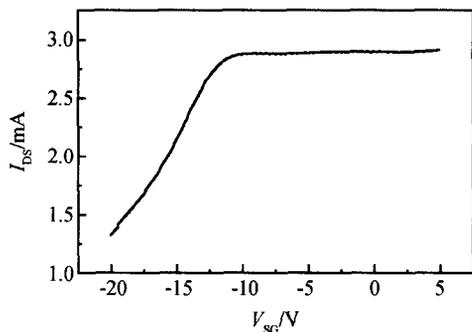


图 2 典型旁栅效应图示

Fig. 2 A typical sidegating effect

对整个 75mm 圆片的上中下左右共五个区域所有测试图形均进行测试, 最后分别统计其算术平均值作为该种情况下的旁栅阈值. 在暗场条件下, A 类配置所有测试点在平均值 $\pm 0.43\text{V}$ 内, C 类配置所有测试点在平均值 $\pm 0.78\text{V}$ 内, B 类配置所有测

试点在测试范围内均未发生旁栅效应. 图 3 表示暗场条件下的统计结果. 对 B 类旁栅电极分布, 即 Ti/Au/Ti 金属互联布线做电极, 以器件 SD 电流下跌的百分比来衡量, 列于图 3 的右轴.

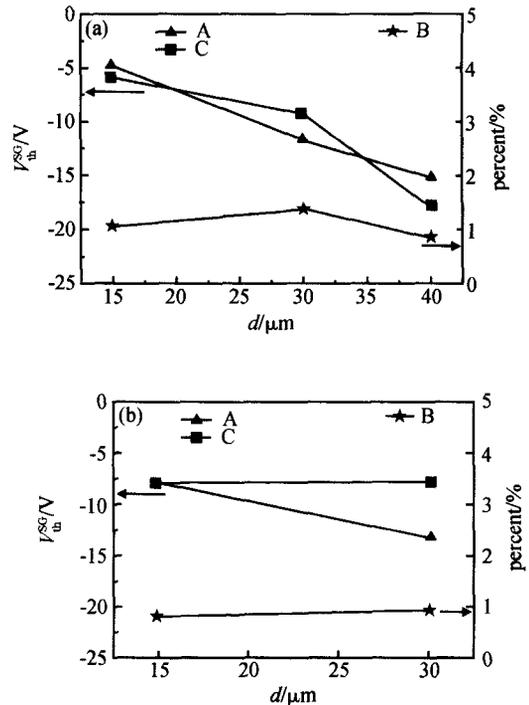


图 3 暗场下不同旁栅电极材料的旁栅阈值特性 (a) 旁栅电极平行于器件栅电极; (b) 旁栅电极垂直于器件栅电极

Fig. 3 Sidegating threshold voltage of different sidegate material in darkness (a) Sidegate parallel to FET gate; (b) Sidegate vertical to FET gate

图 3 表明, 当旁栅电极结构为 Ti/Au/Ti 金属时, 无论其方向如何分布, 在暗场下其旁栅阈值电压都在 -20V 以上, 在整个旁栅电压测试范围内, 器件的 SD 电流下跌小于 2%, 电流基本保持不变, 具有很好的旁栅阈值特性. 对于 A 或 C 类配置, 随着旁栅电极与器件栅电极距离的增加, 器件的旁栅阈值电压随之更负, 且都近似成线性关系. 测试还发现, 当旁栅电极垂直于器件栅电极时, 旁栅距对旁栅阈值电压的影响弱于旁栅电极平行于器件栅电极的情况. 对 C 类配置, 当其电极垂直于器件栅电极时, 随着旁栅电极远离器件有源区其旁栅阈值电压基本不变. 对于 A 类配置, 当其电极垂直于器件栅电极时, 随着与器件有源区距离的增加其旁栅阈值电压随之更负, 但降低幅度较之电极平行的情况要小.

在测试过程中, 控制测试显微镜光照芯片的强

度,可发现明显的光敏特性.但由于条件所限,只可切换三档光强,且强度无法精确读数,所以仅能定性分析.如图 4 所示,图中 Level3 光照最强,Level1 光照最弱,强度近似成线性关系.最终统计得到,此时

A 类配置所有测试点在平均值 $\pm 0.36V$ 内,C 类配置所有测试点在平均值 $\pm 0.57V$ 内,B 类配置所有测试点在平均值 $\pm 0.22V$ 内.

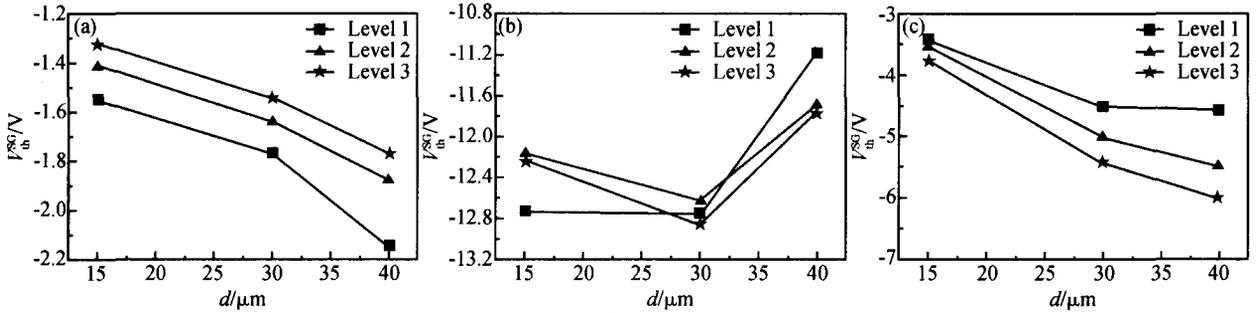


图 4 A (a) ,B (b) ,C (c) 类配置旁栅阈值电压的光敏特性

Fig. 4 Light sensitivity of sidegating threshold voltage of A (a) ,B (b) ,C (c) structures

最显著的光敏特性是 B 类配置.在暗场下,0 ~ - 20V 范围内没有出现旁栅阈值特性,但是即使以最弱的光照射芯片,也会出现明显的旁栅阈值特性,但其阈值基本不随光照强度变化而有显著变化.对 A 类配置,随着光照强度的增加,其旁栅阈值绝对值减小,旁栅效应显著.在光照条件下,旁栅距从 $15\mu m$ 增加到 $40\mu m$,旁栅阈值的减小小于 $0.3V$,远小于暗场下的 $10V$ 变化,亦即旁栅阈值与旁栅距的关系相比暗场下大大减弱.对于 C 类配置,随着光照强度的增加,其旁栅阈值绝对值反而越大,旁栅效应变弱.在光照条件下,旁栅距从 $15\mu m$ 增加到 $40\mu m$,旁栅阈值的减小小于 $3V$,也小于暗场下的 $12V$ 变化,即旁栅阈值与旁栅距的关系相比暗场下减弱.

4 讨论与分析

一般而言,旁栅效应与衬底材料特性、器件加工工艺及电路版图等因素相关,尤其与隔离及表面工艺密切相关^[1,4,6].对于旁栅效应的根本物理机理,国内外都进行了大量的研究工作,提出了多种物理模型及解析模型.通过对上述测试结果的分析,我们认为衬底的电子和空穴陷阱是旁栅效应的主要原因,尤其是空穴陷阱对器件的旁栅效应起着举足轻重的作用.

器件的沟道和衬底界面处为了维持费米能级的统一会形成一个类似 p-n 结的耗尽区.当对旁栅电

极施加的负偏压超过旁栅阈值时,造成衬底中原来保持电中性的陷阱(如 EL2)在高电场作用下发生离化,从而使旁栅电极与器件间衬底的电阻率显著下降,且使该段衬底的电势平坦化而不再是先前的梯度分布.此时施加在旁栅电极上的负偏压将会直接施加在沟道-衬底结上,从而引起耗尽区的展宽,导致器件导电沟道变窄,器件 SD 电流显著下降,旁栅阈值特性随之发生,同时流经旁栅电极的衬底漏电随之剧增.因此,引起半绝缘衬底中陷阱高电场离化所需的负偏压即是器件的旁栅阈值电压.对于 A 类及 C 类配置,图 3 中的旁栅阈值随着旁栅距离的增加而向更负的方向变化即可由上述原因解释,大的旁栅距显然需要更负的旁栅偏压来实现衬底的高电场离化.对于 B 类配置,由于其为布线金属,电极下方直接是半绝缘的非掺杂衬底,其与衬底间不同于 A 类的欧姆接触也不同于 C 类的肖特基接触,施加于旁栅电极的电压难于传递给衬底,因此相对 A, C 两种电极配置其具有更负的旁栅阈值电压.当旁栅电极平行于器件栅电极时,衬底发生离化后在整个栅宽方向上使衬底-沟道结耗尽区加大;当旁栅电极垂直于器件栅电极时,衬底发生离化后仅在栅长方向上使衬底-沟道结耗尽区加大,为了使整个栅宽方向上的衬底-沟道结耗尽还需要更负的旁栅电压.因此,图 3 中旁栅垂直于器件栅电极情况下的旁栅阈值低于平行情况.由于器件栅宽仅为 $20\mu m$,所以上述现象仍不明显.如果器件单指栅宽较大时,预计上述现象会变得较为明显.

在一定能量的光照作用下,半绝缘衬底会激发出光生电子-空穴对.激发出的空穴占据衬底的空穴陷阱,电子占据电子陷阱.由于衬底为富含电子陷阱的材料,所以此时空穴陷阱的离化比例相当高,而电子陷阱的离化比例较低.数据仿真表明此时的半绝缘衬底同富含空穴陷阱的衬底材料一样^[6],电势分布同样变得相对平坦,不再是明显的梯度分布.所以只要当旁栅偏压为负,器件的 SD 电流即开始缓慢下降,且仅需相对暗场下低得多的电压即可实现衬底离化,旁栅效应的阈值特性体现,如图 4 所示,对 B 类配置尤为明显.一般而言,强光下激发的光生载流子相对于暗场下大大增加,因而对应的旁栅阈值绝对值低,更易发生旁栅效应,A 类配置即是如此.由于 B 类电极结构下为半绝缘衬底,因此其相对 A 类电极而言,旁栅阈值随光照强度的波动要轻得多.对于 C 类配置,由于旁栅电极为肖特基接触,因此本身就存在一定的光伏特性.此外,光照条件下衬底中的光生载流子也被陷阱捕获,两种效应共同作用使得光照越强反而所需的旁栅阈值越负,如图 4(c) 所示.上述明显的光敏特性可用于制造特定的光敏感元件.

虽然仅有 3 种旁栅距测试结构,但通过对圆片共 5 个区域测试数据的统计,仍然能够发现一定的规律性,只是仅靠上述 3 种间距尚无法精确找出旁栅效应最严重的极值及其对应的光强,不过仍可以根据已有的测试数据进行合理地外推研究其变化情况.从以上各图也可粗略看出不同电极结构旁栅阈值之间的相互关系,精确解释尚需进一步地分析其物理机理.

通过上述分析,对于 Freiberg 单晶可以推断出适合现有工艺条件的 GaAs 数字集成电路版图设计规则.假定电路电源为 5V,逻辑电平摆幅为 2V,则对于电源走线和电路内部信号线,建议采用 Ti/Au/Ti 布线金属,此时附近的有源器件可以和走线距离较近而不会发生旁栅效应.如果上述走线采用栅金属系统,那么走线与有源器件间应当保证 10 μm 的间距,对于小的相对电压差异可适当缩短间距.而有源器件之间如 FET 和 FET、体电阻和 FET 之间,需要严格考虑它们的相对电位差,按照配置 A 的测试分析结果来保证抑制旁栅效应的发生.对 2V 的逻辑摆幅,有源器件间应当保证 10 μm 的间距.一般流片后需要裸片测试时,还应当暗场下进行测试,

以抑制旁栅效应的光敏特性.

5 结论

研究了不同旁栅电极结构、不同旁栅取向对旁栅阈值特性的影响及其各自的光敏特性,给出了定性的理论解释.测试分析表明,在暗场条件下,当旁栅电极为 Ti/Pt/Au/Ti 栅金属或 Au/Ge/Ni/Au 欧姆接触时,其旁栅阈值特性相差不大,旁栅电极为 Ti/Au/Ti 直接与半绝缘衬底接触时具有很高的旁栅阈值;三种旁栅电极结构都有非常明显的光敏特性,但 Ti/Au/Ti 旁栅电极仍具有最高的旁栅阈值.上述结果对实际设计 GaAs MESFET 数字集成电路具有现实的指导意义,决定了在一定电源电压和逻辑摆幅条件下所能实现的最大可靠集成密度.

参考文献

- [1] Salmon L. G. A comparative study of GaAs MESFET backgating. GaAs IC Symposium, 1991: 289
- [2] Inokuchi K, Tsumotani M, Ichioka T, et al. Suppression of sidegating effect for high performance GaAs IC's. GaAs IC Symposium, 1987: 117
- [3] Liu Yi, Yu Zhiping, Dutton R W, et al. Accurate modeling of GaAs MESFET sidegating effects of trapping simulation. IEDM, 1994: 911
- [4] Rao H V, Wolf M A. Sidegating characteristics as a function of distance and dose for implanted and metallic sidegating on proton-isolated GaAs. IEEE Trans Electron Devices, 1988, 35: 1558
- [5] Liu Yi, Dutton R W, Deal M D. Sidegating effect of GaAs MESFET's and leakage current in a semi-insulating GaAs substrate. IEEE Electron Device Lett, 1990, 11: 505
- [6] Chang S J, Lee C P. Numerical simulation of sidegating effect in GaAs MESFET's. IEEE Trans Electron Devices, 1993, 40: 698
- [7] Chang S J, Lee C P. Light-induced sidegating effect in GaAs MESFET's. IEEE Trans Electron Devices, 1993, 40: 2186
- [8] Wu Ju, He Hongjia, Fan Tiwen, et al. Influence of dislocations in SI GaAs on the side gating effect of MESFETs. Chinese Journal of Semiconductors, 1997, 18(7): 558 (in Chinese) [吴巨, 何宏家, 范缙文, 等. 半绝缘 GaAs 衬底中位错对 MESFETs 旁栅效应的影响. 半导体学报, 1997, 18(7): 558]
- [9] Liu Ruping, Zhao Jianlong, Xia Guanqun, et al. Effect of backgate on GaAs MESFET V_{th} uniformity. Chinese Journal of Semiconductors, 1999, 20(12): 1093 (in Chinese) [刘汝萍, 赵建龙, 夏冠群, 等. 背栅效应对 GaAs MESFET V_{th} 均匀性的影响. 半导体学报, 1999, 20(12): 1093]

Influence of Sidegating Effect on Designing GaAs MESFET Digital IC

Zhang Youtao^{1,2}, Xia Guanqun¹, Li Fuxiao², Gao Jianfeng², and Yang Naibin²

(1 *Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China*)

(2 *Nanjing Electronic Devices Institute, Nanjing 210016, China*)

Abstract : This paper discusses the impact of different sidegating bar material and different orientation on the sidegating threshold voltage. And the light-induced sidegating effect is also analyzed. The electron traps and hole traps play an important role in sidegating effect and light-induced sidegating effect. The interconnect metals Ti/ Au/ Ti in circuits have the best sidegating property. The ohmic contacts metals Au/ Ge/ Ni/ Au and FET gate metals Ti/ Pt/ Au/ Ti have the same sidegating characteristic. And all the above have an obvious light-induced sidegating effect. The research results provide a reliable reference for making layout designing rules of large scale GaAs MESFET digital IC.

Key words : sidegating effect; GaAs MESFET; threshold voltage; trap; integrated degree

EEACC : 2520D; 2560S; 2570A

Article ID : 0253-4177(2005)04-0821-05

Zhang Youtao male, was born in 1979, PhD candidate. His research interest is in GaAs VHSIC.

Xia Guanqun male, was born in 1941, professor. His research interest includes GaAs devices and circuits.

Li Fuxiao male, was born in 1963, professor. His research interest includes GaAs devices and MMICs.

Received 20 May 2004, revised manuscript received 26 July 2004

©2005 Chinese Institute of Electronics