

# 高增益自偏 S 波段 MMIC 低噪声放大器 \*

王 闯 钱 蓉 孙晓玮 顾建忠

(中国科学院上海微系统与信息技术研究所, 上海 200050)

**摘要:** 报道了具有高增益自偏结构的低噪声 S 波段 MMIC 宽带低噪声高增益放大器. 该放大器是采用国际先进的 0.25 $\mu\text{m}$  PHEMT 工艺技术加工而成. 电路设计采用了两级级联负反馈结构, 并采用电阻自偏压技术, 单电源供电, 使用方便, 可靠性高, 一致性好. MMIC 芯片测试指标如下: 在 1.9~4.2GHz 频率范围内, 输入输出驻波小于 2.0, 线性功率增益达 30dB, 带内增益平坦度为  $\pm 0.7\text{dB}$ , 噪声系数小于 2.7dB. 芯片尺寸: 1mm  $\times$  2mm  $\times$  0.1mm. 这是国内报道的增益最高, 芯片面积最小的 S 波段放大器.

**关键词:** 匹配高电子迁移率晶体管; 低噪声; 高增益放大器; 微波单片集成电路

**PACC:** 7340J EEACC: 2560F; 2550E; 2550R

**中图分类号:** TN722.3 **文献标识码:** A **文章编号:** 0253-4177(2005)04-0786-04

## 1 引言

随着微电子技术的日趋成熟, 微波单片集成电路(MMIC)由于面积小、可靠性高、一致性好等优势得到了广泛应用. 在宽带接收系统, 由于二极管混频器变频损耗较大, 中频输出端需要高增益的宽带放大器, 来提高整个系统的功率增益. 本文设计的 MMIC 放大器能够很好地满足系统对带宽和增益的要求. 该放大器还具有输入输出驻波比低、增益平坦且连续可调、稳定性高、低噪声系数及低功耗等优良特性, 因此也可应用在接收机前端和高速光纤数据通信中. 电路采用反馈放大技术, 克服了行波放大器和平衡放大器占用面积大、功耗大和效率低等缺点. 利用电阻自偏压技术实现了单电源供电, 增益随漏极电压连续可调, 当电压为 1.4V, 电流为 29mA 时, 带内增益为 25dB, 满足低功耗要求. 电路还采用了源电感反馈技术, 获得了较低的噪声和较好的驻波特性.

## 2 电路理论和结构设计

由于通信系统对宽带低噪声放大器的要求比较

高, 需要具有低功耗小工作电流的特性, 如用 MES-FET 结构来实现, 难度较大. 而基于 PHEMT 工艺的器件结构可以使得电路工作在比较宽的电流范围内, 同时获得较小的噪声系数和较好的微波输出特性.

在宽带低噪声放大器的设计过程中, 要求兼顾噪声和增益, 放大器的噪声系数定义为:

$$F = F_{\min} + \frac{4R_n / (1 - |s|^2) / 1 + |s_{\text{opt}}|^2}{(1 - |s|^2) / 1 + |s_{\text{opt}}|^2} \quad (1)$$

其中  $F_{\min}$  为最佳噪声系数;  $s$  为任意源反射系数;  $s_{\text{opt}}$  为最佳噪声源反射系数;  $R_n$  为器件的等效噪声电阻.

一般情况下, 最佳噪声点和阻抗匹配点差别较大, 电路设计往往只能对噪声和输入驻波特性进行折衷考虑, 而这样往往会影响到电路的整体性能. 实际设计中可以通过反馈电感的恰当选取, 使得两者共扼匹配, 从而达到具有较小的输入驻波比的同时, 获得较好的噪声性能的目的. 图 1 给出了放大器实际采用的电路拓扑结构图. 前级输入端电路按照最小噪声点和共扼匹配点进行匹配,  $L_3$  是串联反馈电感, 随着电感值的增加,  $S_{11}$  靠近  $Z_{\text{opt}}$ . 然而电感值过大会使增益和隔离度变差, 所以, 本电路电感值选为 0.78nH. 前后级级间采用宽带共扼匹配, 后级输出

\*上海市 AM 基金资助项目(批准号: 0204)

王 闯 男, 1978 年出生, 博士研究生, 主要从事微波集成电路的研究.

2004-05-28 收到, 2004-08-26 定稿

端按最大增益匹配,考虑到增益的平坦度,采用电阻并联负反馈结构.两级电路均采用了电阻自偏压技术,并通过电阻 R4 共用一个漏极电压,前、后级和中间级电路都采用电容耦合,电路结构简单,易于实现.

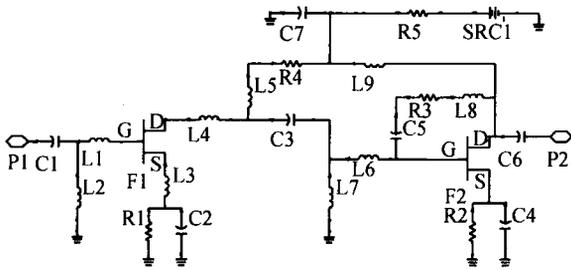


图 1 放大器的拓扑结构图  
Fig. 1 Schematic of the amplifier

### 3 电路工作点的选取

两级 PHEMT 采用栅长为  $0.25\mu\text{m}$  的线性管,首先对管子直流特性曲线扫描,选取适当的静态工作点,然后对管子进行  $S$  参数扫描,经电路仿真和

反复调整电路参数,前级考虑低噪声要求,采用  $4 \times 30\mu\text{m}$  (栅指  $\times$  栅宽) 器件结构,后级兼顾电路增益和输出动态范围的要求,采取  $6 \times 60\mu\text{m}$  的器件结构时,电路达到最佳性能.两级管子偏置如下:输出级管子电流选在  $30\text{mA}$  左右是因为输出级电感最大允许电流为  $37\text{mA}$ .

第一级:FET1 ( $4 \times 30$ ):      第二级:FET2 ( $6 \times 60$ ):  
 $I_{\text{DS}} = 11.5\text{mA}$                        $I_{\text{DS}} = 29.0\text{mA}$   
 $V_{\text{DS}} = 2.0\text{V}$                                $V_{\text{DS}} = 3.0\text{V}$   
 $V_{\text{GS}} = -0.45\text{V}$                            $V_{\text{GS}} = -0.55\text{V}$

电路  $1\text{dB}$  压缩点输出功率大于  $14\text{dBm}$ ,饱和输出功率大于  $17\text{dBm}$ ,直流功耗为  $120\text{mW}$ .实际电路中采用自偏压技术,且前后级通过电阻  $R$  共用一个漏极电源,电路测试和工作时调整漏极电压,使电流为  $40\text{mA}$ .设计中对电路进行了直流仿真,仿真工作点和选取的工作点一致.最后,利用工艺线提供的模型和工艺容差,对电路进行了整体设计和优化,并进行了 MONTECARLO 和 YIELD 分析,保证了电路设计和制作的成品率.最终的电路优化结果如图 2 所示,在工艺误差范围内都较好地满足了实际指标要求.

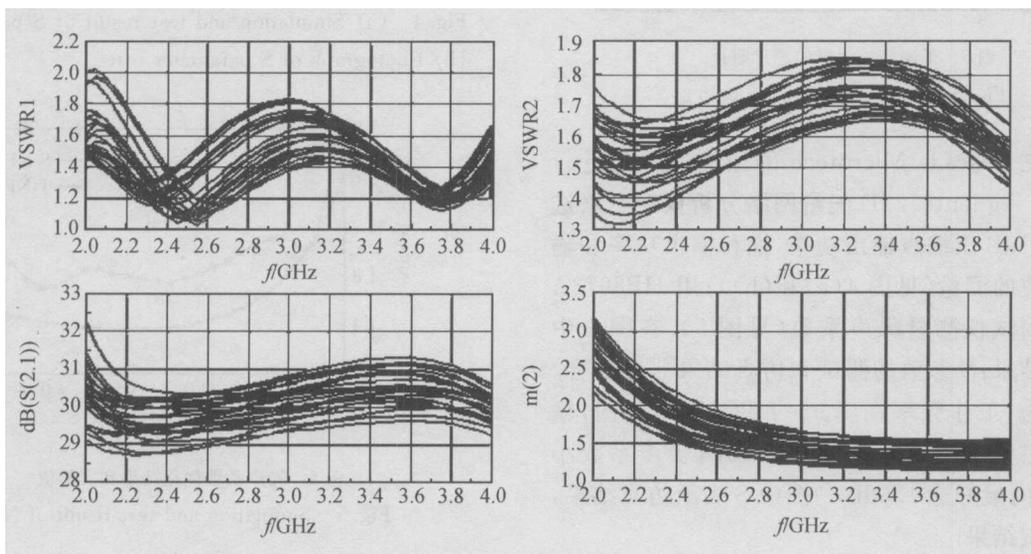


图 2 电路 MONTECARLO 仿真结果  
Fig. 2 MONTECARLO analysis of amplifier

### 4 制造加工

电路是在标准的  $0.25\mu\text{m}$  PHEMT 工艺线上加

工完成的.芯片采用通孔接地,和  $100\mu\text{m}$  减薄工艺.电路的可靠性和一致性非常好.单管测试结果如表 1 所示,整个圆片上有源器件的性能达到了工艺加工标准.

表 1 单 PHEMT 测试参数

Table 1 Test parameters of PHEMT cell

参数	平均值	标准偏差	标准值
$I_{DSS}(\text{FET}) / (\text{mA} \cdot \text{mm}^{-1})$	300.71	27.34	200 ~ 460
$G_{m1}(\text{FET}) / (\text{mS} \cdot \text{mm}^{-1})$	619.37	18.76	> 400
$V_{g100}(\text{FET}) / \text{V}$	-0.636	0.043	-0.5 ~ -1
$V_{BDS}(\text{FET}) / \text{V}$	7.345	0.254	> 6
$R_{M-1K}(1) / (\cdot \cdot^{-1})$	966.4	9.3	800 ~ 1200
$R_{\text{carr-ZA}} / (\cdot \cdot^{-1})$	114.1	0.69	100 ~ 140
$C_{\text{capa}}(0\text{V}) / (\text{pF} \cdot \text{mm}^{-2})$	333.1	8.77	290 ~ 370
$R_{\text{Meta}10} / (\cdot \cdot^{-1})$	30.51	0.509	26 ~ 34

## 5 结果和分析

利用 ADS 软件进行了电路及版图设计,并在 ADS 和 Cadence 环境下进行了版图设计和规则检查.实际加工出的 MMIC 芯片如图 3 所示,芯片尺寸为  $1\text{mm} \times 2\text{mm} \times 0.1\text{mm}$ .

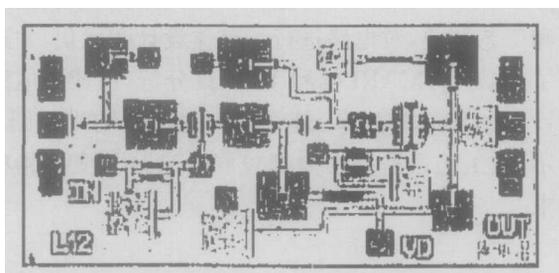


图 3 低噪声放大器的芯片照片

Fig. 3 Photograph of the chip

电路在 Cascade Microtech 的微探针台上进行测试,利用 Agilent 8722D 矢量网络分析仪对电路进行了增益、1dB 压缩点输出功率、饱和输出功率和输入输出驻波的测量(见图 4(a)和(b));用 HP8973A 自动噪声测试仪测量噪声系数(见图 5).在图表中比较测量结果: $S$  参数的测试和仿真结果非常吻合.测试结果为:工作频率在  $1.9 \sim 4.2\text{GHz}$  范围内,输入与输出驻波比小于 2,增益约 30dB,噪声系数小于 3dB(带内最好达 1.5dB).图中 S 表示仿真结果, T 表示测试结果.

## 6 结论

采用国际先进的  $0.25\mu\text{m}$  PHEMT 工艺技术进行设计加工,测试高增益低功耗单电源的 S 波段 MMIC LNA 芯片,芯片达到的指标为噪声系数在  $2.2 \sim 4.2\text{GHz}$  频率范围内小于 2.2dB,在  $3.2\text{GHz}$  有最小噪声系数 1.7dB,增益随着漏极电压的变化

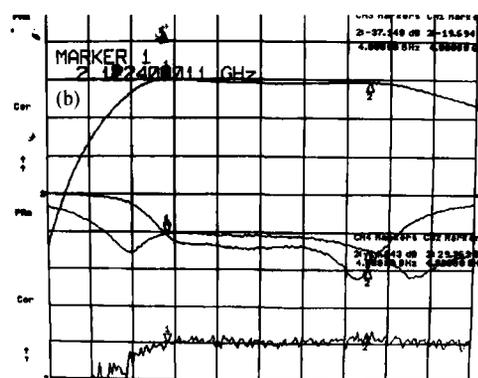
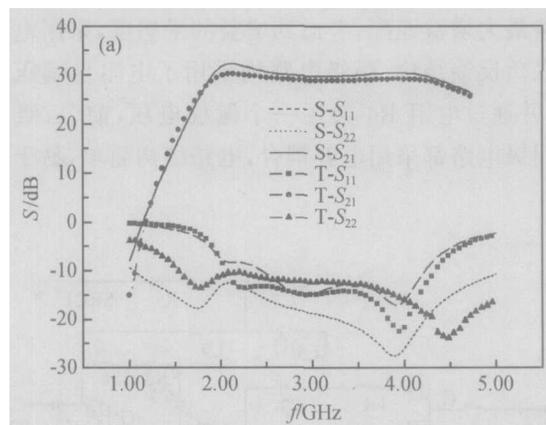


图 4 (a)  $S$  参数优化结果与实测值;(b)  $S$  参数测试照片  
Fig. 4 (a) Simulation and test result of  $S$  parameter;  
(b) Photograph of  $S$  parameter test

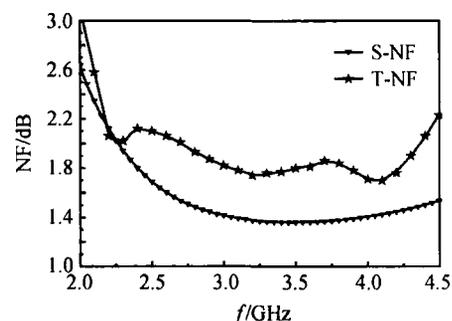


图 5 噪声系数优化结果和实测值

Fig. 5 Simulation and test result of NF

在  $25 \sim 30\text{dB}$  范围内连续可调.因此可广泛使用在各种接收系统中.

## 参考文献

- [1] Robertson I D. RFIC and MMIC design and technology. London: Institute of Electrical Engineers, 2001: 183
- [2] Wei Xiong. An S-band low-noise amplifier with self-adjusting

- bias for improved power consumption and dynamic range. IEEE MTT-S International ,1999 ,2 :13
- [ 3 ] Lehman R E, Heston D D. X-band monolithic series feed back LAN. IEEE Trans Microw Theory Technol ,1985 ,MTT-33 : 1560
- [ 4 ] Pozar D M. Microwave engineering. Second edition. Wiley , 1998
- [ 5 ] Tsutsum I T, Kawaoka Y, Kakamata T. A single-chip PHS front-and MMIC with a true single +3V voltage supply IEEE RFIC Symp ,1998 :105

## S-Band Monolithic Low Noise Amplifier with High Gain \*

Wang Chuang , Qian Rong , Sun Xiaowei , and Gu Jianzhong

(Shanghai Institute of Microsystem and Information Technology , Chinese Academy Sciences , Shanghai 200050 China)

**Abstract :** This paper describes a self-bias S-band MMIC broad-band LNA (low noise amplifier) with high gain. The LNA is fabricated on advanced 0.25 $\mu\text{m}$  pHEMT process. It cascades two stages with voltage negative feedback structure ,and is only supported by a single power supply with a self-bias resistance ,thus is convenient to use with good reliability and coherence. The tested results are :the achieved noise figure(NF) is below 2.7dB from 1.9 to 4.2GHz ,VSWin and VSWout is below 2 ,the power gain is 30dB ,the fluctuation of gain is  $\pm 0.7$ dB. The chip dimension is 1mm  $\times$ 2mm  $\times$ 0.1mm. This is an S-band monolithic amplifier with the highest gain and the smallest chip area ever reported in domestic reports.

**Key words :** PHEMT; low noise; high gain amplifier; MMIC

**PACC :** 7340J      **EEACC :** 1220

**Article ID :** 0253-4177(2005)04-0786-04

---

\* Project supported by Applied Material Fund of Shanghai(No. 0204)

Wang Chuang male ,was born in 1978 ,PhD candidate. He is engaged in research on microwave IC.

Received 28 May 2004 ,revised manuscript received 26 August 2004