

# 一种适用于射频电子标签的低电压低功耗振荡器\*

韩益锋<sup>1</sup> 李强<sup>1</sup> 闵昊<sup>1</sup> 谢文录<sup>2</sup>

(1 复旦大学专用集成电路与系统国家重点实验室, 复旦大学 Auto-ID 实验室, 上海 200433)

(2 上海华虹集成电路有限责任公司, 上海 201203)

**摘要:** 提出了一种适合射频电子标签应用的振荡器设计方法. 针对低电压低功耗的要求, 选择了比较简单的振荡器结构, 通过调节电流的方法来调节振荡器的输出频率. 输出电流与电源无关的偏置电路设计保证了振荡器输出频率的稳定, 低功耗的二进制权电流电路提供了很小的寄生参数、较高的电流精度和很小的芯片面积. 芯片在 Chartered 0.35 $\mu\text{m}$  CMOS 工艺流片, 电源电压为 1.2~2V, 环形振荡器消耗的平均电流约为 6.5 $\mu\text{A}$ .

**关键词:** 射频识别; 电子标签; 振荡器; 低电压; 低功耗

EEACC: 1230B

中图分类号: TN492 文献标识码: A 文章编号: 0253-4177(2005)04-0775-06

## 1 引言

射频识别系统包括阅读器和电子标签两个部分. 美国 Auto-ID 中心的 900MHz Class 0 RFID 标签协议定义了一种适用于电子产品编码(EPC)的超高频标签的技术细节<sup>[1]</sup>. 电子标签主要包括以下三个部分: 模拟射频接口、数字控制模块和 EEPROM 模块. 其中模拟和射频模块包括天线接口、整流电路、振荡器、电源稳压电路、解调电路、反射调制电路. 标签中的振荡器模块主要为反射调制信号提供一个较为准确的时钟, 用以精确地控制副载波的频率以及提供整个标签数字电路的工作时钟. 振荡器的设计直接影响到整个电子标签的性能.

本文介绍了电子标签中的频率校准原理、振荡

器的模块划分和频率综合原理, 设计了低电压低功耗振荡器.

## 2 频率校准原理

除了天线以外, 电子标签芯片没有外接元件, 没有外接晶振用来校准片内频率. 由阅读器到标签的编码传输特点可知, 阅读器也不能给电子标签提供实时的参考频率源. 因此采用如下的方法进行时钟校准: 标签上的振荡器处于自由振荡状态, 三分频后尽量接近 2.2MHz. 阅读器在和标签进行通信之前, 先发送一个时钟校准信号来校准标签上的时钟, 如图 1 所示. 时钟校准信号一共是 8 个周期, 每个周期的宽度为 116 $\mu\text{s}$ .

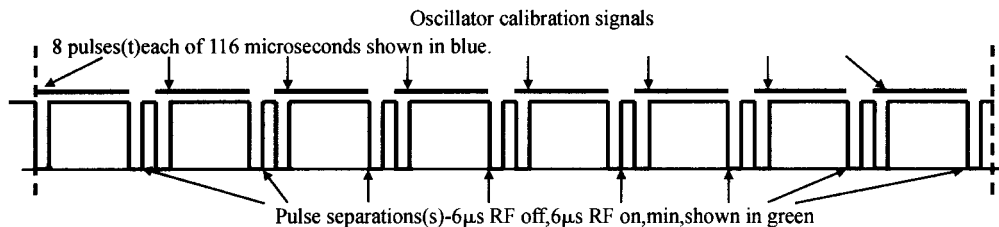


图 1 阅读器到标签的时钟校准信号

Fig. 1 Oscillator calibration signals from reader to transponder

\* 国家高技术研究发展计划资助项目(批准号:2003AA1Z1280)

2004-05-26 收到, 2004-11-04 定稿

时钟校准过程如下:当标签刚上电时,标签上的振荡器处于初始状态,假定振荡器的自由振荡频率偏差范围为  $\pm 50\%$ ,逐次逼近寄存器用于控制振荡器的振荡频率,初值设定为“10000000”(  $S_7 S_6 S_5 S_4 S_3 S_2 S_1 S_0$  ),左边第一位是 MSB,右边第一位为 LSB,处于调整范围的中间.在每个校正脉冲结束的下沿,读取计数器中的值,如果值为 256,说明振荡器频率在要求的范围内,寄存器中  $S_7$  保持原有的值,振荡器保持自由振荡频率;如果计数器大于 256,则寄存器中的值设定为“01111111”;如果计数器中的值小于 256,则寄存器的值设定为“10000000”.当第二个时钟校准信号来到后,如果计数器中的值小于或等于 256,则  $S_6$  等于“1”,如果计数器中的值大于 256,则  $S_6$  等于“0”.以后的时钟校准依此类推.当最后一个时钟校准脉冲结束后,在理想情况下,振荡器输出的频率精度可以达到  $\pm 0.391\%$  (即  $\pm 50\%/2^7$ ).在不同环境以及各种噪声的影响下,标签振荡频率最坏情况下的偏差不能超过  $\pm 2.5\%$ .

振荡器必须提供两种频率:2.2MHz(用以反射数据“0”以及做时钟校正)和 3.3MHz(用以反射数据“1”).因此片内振荡器的输出频率为 6.6MHz,二分频之后为 3.3MHz,三分频之后为 2.2MHz,另外,6.6MHz 的时钟还可以给标签内部的 EEPROM 电荷泵提供时钟.其中,反射调制的时钟占空比为约 50%.

根据以上的分析,本文提出了电子标签内振荡器模块和频率综合原理,如图 2 所示.图 2(a)中振荡器模块分为时钟校准使能模块(calibration start)、计数器(counter)、逐次逼近计数器(SAR)、振荡器模块(OSC)、频率选择模块(frequency select)和后向散射模块(backscatter).图 2(b)是频率综合的示意图.当得到校准后的 6.6MHz 时钟后,二分频得到 3.3MHz 的时钟,而为了得到占空比为 2.2MHz 的时钟,先由 6.6MHz 的时钟得到两个占空比为 1/3 的时钟,把这两个信号进行或运算后,占空比为 50%.

### 3 振荡器的分析和设计

整个振荡器功耗是标签内时钟发生器的主要部分,因此本文的重点是实现一种低电压低功耗的振荡器.文献[2,3]提出了一种频率稳定的 CMOS 环

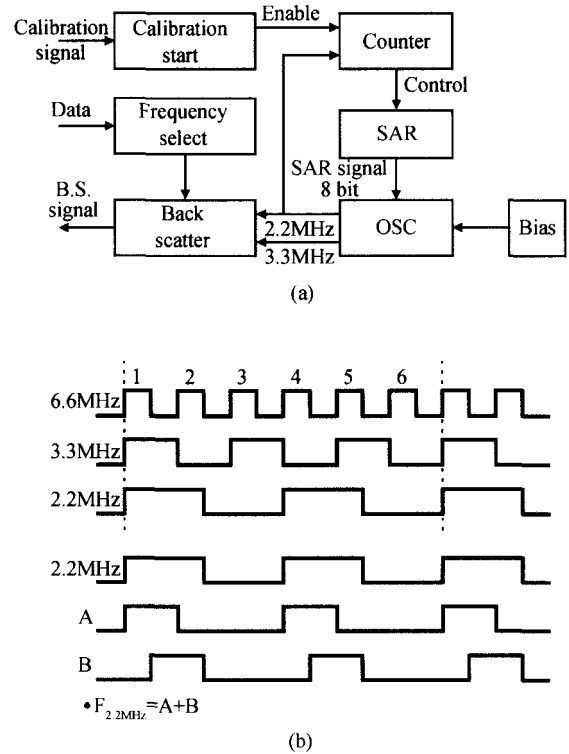


图 2 振荡器模块和频率综合 (a) 振荡器电路框图; (b) 标签内频率综合

Fig. 2 Building blocks of oscillator and frequency synthesis (a) Building blocks of oscillator; (b) Frequency synthesis in transponder

形振荡器,它采用了级联倒相器的结构,并且在 MOS 管的源串联大阻抗元件,使电阻和电容的乘积约为常数,用这种办法降低振荡频率的电源依赖性.但是这种结构的缺点是电路不适合低电压的工作,输出频率随工艺的变化较大,频率校准困难.根据上述要求,本文提出了通过调节偏置电流的方法来调节输出频率的低电压低功耗振荡器,克服了以上的困难,得到了较好的性能,如图 3 所示.

图 3 是振荡器的详细电路图,可以分为以下几个模块:基准电流源产生电路,用于调节偏置电流的开关电流源阵列,以及环形振荡器和弛豫振荡器.

基准电流源产生的偏置电流为

$$I_{out} = \frac{2}{\mu_n C_{ox} (W/L)_N} \times \frac{1}{R_s^2} \left( 1 - \frac{1}{\sqrt{K}} \right)^2 \quad (1)$$

其中  $K$  为 M2 和 M1 的比例<sup>[41]</sup>.由(1)式可知,偏置电路的电流值与电源电压值无关,并且具有较好的电源抑制比和温度系数,非常适合在低电压和电压波动比较大的环境中应用.图 4 中 M5 是启动电路,当偏置电路正常工作的时候, M5 处于截止状

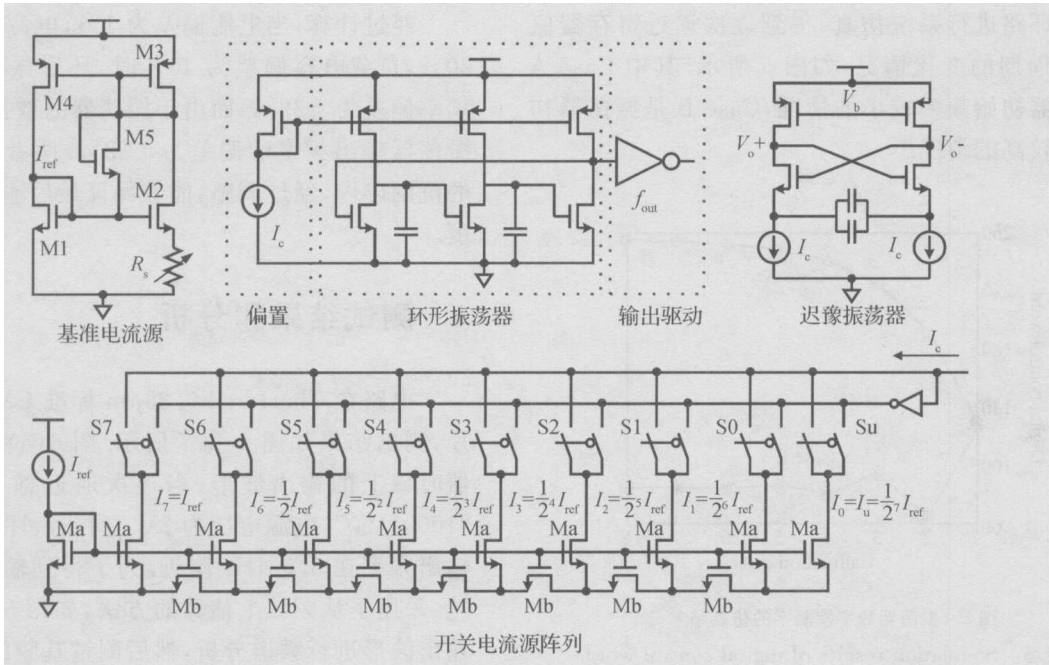


图 3 振荡器电路图

Fig. 3 Circuits of oscillator

态<sup>[4]</sup>.  $R_s$  是可调电阻, 可以调节电路的功耗, 典型值为  $10k$ . 在温度特性方面, 输出电流随温度的变化约为  $10^{-3}$ .

弛豫振荡器的输出频率为

$$f_{relax} = \frac{I_c}{4 C_c V_{sw}} \quad (3)$$

其中  $V_{sw}$  是振荡器的振荡幅度;  $G_L$  是环形振荡器每一级的电容负载;  $C_c$  是弛豫振荡器的充放电电容;  $I_c$  是偏置电流. 从 (2) 和 (3) 式可以看出, 当电容  $G_L$  和  $C_c$  不变, 两种振荡器的振荡幅度也不变时, 振荡器的输出频率也不变. 当电源电压降低时, 偏置电流和振荡摆幅都降低, 使得振荡器的输出频率相对稳定.

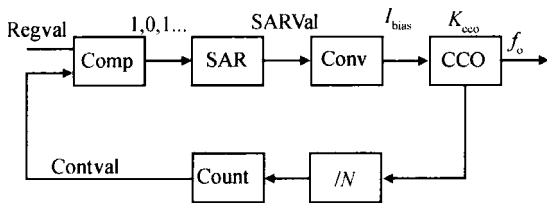


图 4 振荡器的环路模型

Fig. 4 Loop model of oscillator

调节电流的开关电流源阵列用于产生二进制权电流<sup>[5,6]</sup>. 选取电流分割比例为 2, 因此晶体管 Mb 的宽长比是晶体管 Ma 的两倍. 由于最小的电流值比较小并基于晶体管匹配方面的考虑, 晶体管 Mb 的宽和长分别为 4 和  $2\mu m$ . 数字信号的开关则对每个权电流选通, 选通的权电流相加后就是振荡器的偏置电流. 这种权电流分隔技术的优点是面积很小, 精度较高, 避免了过多晶体管导致的寄生电容过高等不利因素, 大大节省了芯片面积.

利用以上的参数, 参考相关的锁相环理论<sup>[7]</sup>, 建立了环路模型, 如图 4 所示. 其中 RegVal 是 SAR 改变取值的阈值, Comp 是比较模块, SAR 是逐次逼近寄存器, Conv 是数字控制字到偏置电流的变换,  $I_{bias}$  是用于控制振荡器频率的偏置电流,  $K_{cco}$  是振荡器的电流控制增益. 计数器对  $N$  分频以后的频率进行计数, 然后和 RegVal 进行比较. 当每一个数字校准周期到来时, 振荡器的输出频率为

$$f_o[n+1] = \frac{2SARVal[n]}{RegVal} I_{ref} K_{cco}, \quad n = 1, 2, \dots, 8 \quad (4)$$

其中 寄存器的值为

$$S_{(8-n)} = \frac{1}{2} \operatorname{sgn} \left( \frac{f_o[n]RegVal}{Nf_{ref}} - RegVal \right) + \frac{1}{2}, \quad n = 1, 2, \dots, 8 \quad (5)$$

振荡器采用环形振荡器和弛豫振荡器两种方案. 其中环形振荡器的输出频率为

$$f_{ring} = \frac{I_c}{3 G_L V_{sw}} \quad (2)$$

对环路进行系统仿真,得到逐次逼近寄存器值随校准周期的变化情况,如图 5 所示.其中 Case A 是振荡器初始频率较小的情况,Case B 是振荡器初始频率较高的情况.

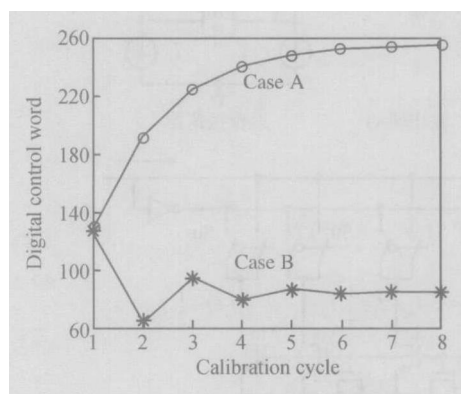


图 5 振荡器数字控制字的仿真结果

Fig. 5 Simulation results of digital control word

当振荡器处于初始振荡状态时,由于工艺、温度、电源电压、负载等引起振荡器初始输出频率的最大偏差为

$$f_{\max} = K_{\text{cco}} I_c + \frac{K_{\text{cco}} I_c}{V_{\text{sw}}} V_{\text{sw}} + \frac{K_{\text{cco}} I_c}{C_L} C_L \quad (6)$$

经过计算,当电流偏差为 1%,电源电压偏差为 20%,负载电容偏差为 40%时,环形振荡器的输出频率偏差为  $\pm 39\%$ ,而由于振荡器的增益较小,弛豫振荡器输出频率的偏差为  $\pm 38\%$ .两者都在  $\pm 50\%$  的范围以内,经过调整,能够保证最后输出频率的精度.

## 4 测试结果和分析

电路在 Chartered 0.35 $\mu\text{m}$  标准 CMOS 工艺流片,测试结果如图 6 和 7 所示.图 6(a) 是环形振荡器时域上的输出波形,当逐次逼近寄存器的值为“10001100”,电源电压为 2V 左右时,环形振荡器的输出频率在 6.6MHz 附近.为了得到输出频率的偏差,采用了从频域上估算的方法,如图 6(b) 所示,对输出波形进行频谱分析,然后测量基频的漂移,由信号与系统的理论可知,基频主峰的漂移可以认为是输出频率的偏差.对 5100 个主峰进行采样后分析,可以看出频率偏差基本符合高斯分布,最大峰峰值的偏差为 220.0kHz,标准方差为 42.28kHz,主峰值的数学期望为 6.49MHz,因此频率偏差为  $\pm 1.69\%$ .

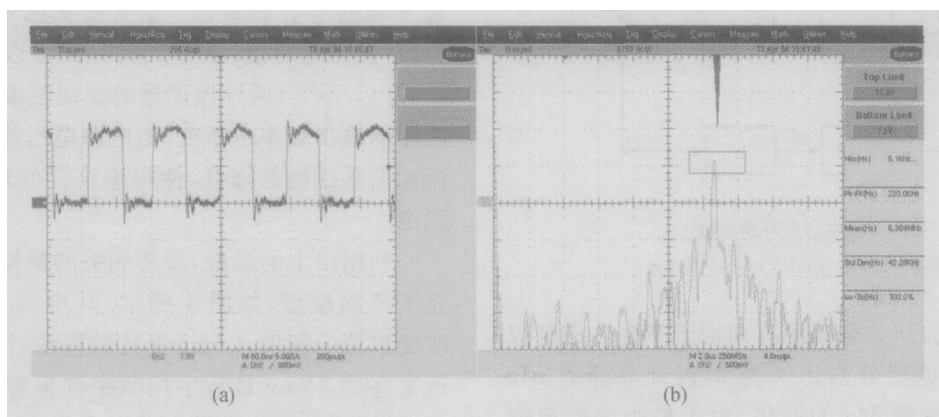


图 6 环形振荡器的输出频率测试结果 (a) 时域测试结果; (b) 频域测试结果

Fig. 6 Measured output frequency of ring oscillator (a) Measured result in time domain; (b) Measured result in frequency domain

图 7(a) 是数字控制字和振荡器输出频率的关系.两种振荡器的分段线性度较好,在 MSB 进行切换的时候,即二进制权电流源的 MSB 位电流和其余几位的权电流之和之间有一些偏差,这是在芯片制造过程中的工艺偏差和晶体管的二阶效应造成的.

图 7(b) 是环形振荡器输出频率和电源电压的关系.从图中可以看出,当电源电压在 1~2.2V 之间时,振荡器输出频率的变化较小,表明振荡器适合低电压的工作场合,当标签的整流电压出现较大的偏差时,输出频率变化很小,可以很快调节回来.从图中可以看出,振荡器的振荡曲线和偏置电路的工

作曲线是一致的.当电源电压小于 1V 时,偏置电路不能正常工作,当电源电压高于 2.2V 时,偏置电路中的启动电路 M5 开始导通,引起偏置电流增长较快,从而使得振荡器的输出频率也增长很快.当电源电压在两者之间时,偏置电路输出电流很稳定,基本不随着电源电压的变化而变化,从而振荡器的输出频率也基本不变.

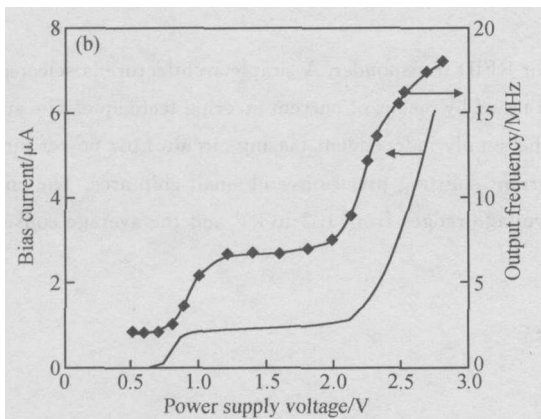
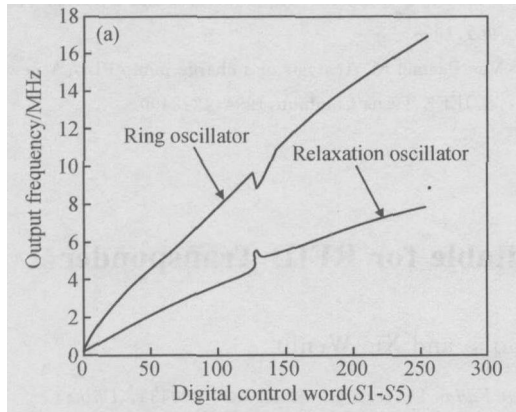


图 7 振荡器的部分测试结果 (a) 两种振荡器数字控制和输出频率的关系; (b) 环形振荡器输出频率、偏置电流和电源电压的关系

Fig. 7 Some measured results of oscillators (a) Digital control word versus output frequency of two oscillators; (b) Output frequency, bias current versus power supply of ring oscillator

测试工作中还做了环形振荡器和弛豫振荡器的比较.环形振荡器比弛豫振荡器更有优势,环形振荡器的最低工作电压约为 1.2V,而弛豫振荡器的最低工作电压为 1.5V 左右.如图 7(a) 所示,环形振荡器的输出频率范围更宽,输出频率最高为 17MHz,弛豫振荡器的最高输出频率约为 8MHz.在功耗方面,环形振荡器消耗的平均电流约为 6.5 $\mu$ A @2V 电源电压,而弛豫振荡器由于采用了双端变单端等电路,

消耗的平均电流约为 13.6 $\mu$ A @2V 电源电压.

由于条件的限制,这里仅给出了环振的温度仿真结果,如图 8 所示.仿真结果表明振荡器能在 -20 ~ 100 的温度范围内工作,得到的输出频率温度敏感度约为 6.7kHz/.由温度引起的频率偏差能够由数字校准很快校准回来.

图 9 是芯片的照片,不包括 Pad 时,振荡器的面积约为 240 $\mu$ m  $\times$  175 $\mu$ m.

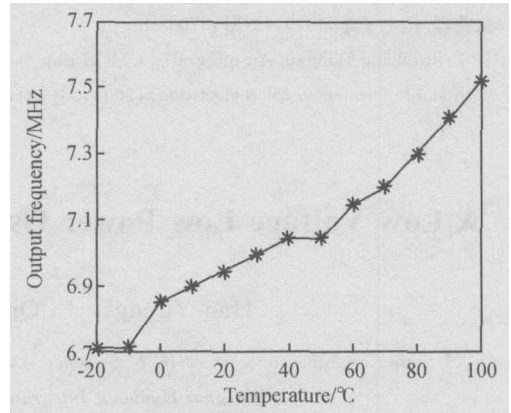


图 8 环形振荡器的温度特性仿真结果

Fig. 8 Simulated output frequency versus temperature of ring oscillator

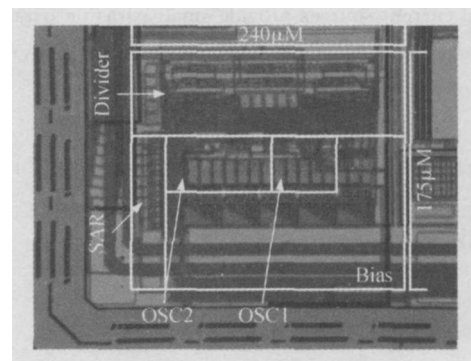


图 9 芯片照片

Fig. 9 Microphotograph of the chip

### 5 结论

本文提出了一种适合于射频识别标签应用的低功耗低电压振荡器的设计方法,分析并设计了两种低电压低功耗的振荡器,并且通过了流片验证.测试结果表明振荡器能够符合协议的要求.

致谢 作者感谢丁俊彪同学在测试方面提供的帮助.

## 参考文献

- [ 1 ] Auto-ID Center. Draft protocol specification for a 900MHz class 0 radio frequency identification tag. 2002
- [ 2 ] Wang Dongxu, Sun Yi. An improved CMOS loos oscillator with stable frequency. *Microelectronics*, 1999, 29(5) :370 (in Chinese) [汪东旭, 孙艺. 一种频率稳定的改进型 CMOS 环形振荡器. *微电子学*, 1999, 29(5) :370]
- [ 3 ] Hu Erhu, Wang Dongxu. An integrated CMOS ring oscillator with stable frequency. *Microelectronics*, 2003, 33(3) :259 (in Chinese) [胡二虎, 汪东旭. 一种频率稳定的集成 CMOS 环形振荡器. *微电子学*, 2003, 33(3) :259]
- [ 4 ] Razavi B. *Design of analog CMOS integrated circuits*. McGraw-Hill, 2001
- [ 5 ] Bult K, Geelen J G. An inherently linear and compact MOST-only current division technique. *IEEE J Solid-State Circuits*, 1992, 27:1730
- [ 6 ] Enz C C, Vittoz E A. CMOS low-power analog circuit design. *Proc 1996 IEEE Int Symp Circuits and Systems (ISCAS '96)*, 1996
- [ 7 ] Van Paemel M. Analysis of a charge-pump PLL: A new model. *IEEE Trans Commun*, 1994, 42:2490

## A Low Voltage Low Power Oscillator Suitable for RFID Transponder \*

Han Yifeng<sup>1</sup>, Li Qiang<sup>1</sup>, Min Hao<sup>1</sup>, and Xie Wenlu<sup>2</sup>

(1 State Key Laboratory of ASIC & System, AutoID Laboratory at Fudan University, Shanghai 200433, China)

(2 Shanghai Huahong Integrated Circuit Co., Ltd, Shanghai 201203, China)

**Abstract :** An oscillator design method is proposed, which is suitable for RFID transponder. A simple architecture is selected for the requirement of low voltage and low power. The output frequency is tuned by means of current steering technique. The stability of the oscillator output frequency is guaranteed by the design of the supply-independent biasing circuit. Low power binary-weighted current sources provide small parasitic parameters, good current splitting precision, and small chip area. The chip is implemented in the 0.35 $\mu$ m CMOS process of chartered. The supply voltage ranges from 1.2 to 2V and the average consumed current of the ring oscillator is about 6.5 $\mu$ A.

**Key words :** RFID; transponder; oscillator; low voltage; low power

**EEACC :** 1230B

**Article ID :** 0253-4177(2005)04-0775-06

\* Project supported by National High Technology Research and Development Program of China (No. 2003AA1Z1280)

Received 26 May 2004, revised manuscript received 4 November 2004

©2005 Chinese Institute of Electronics