第 22 卷第 3 期　　半 导 体 学 报　　Vol. 22, No. 3
2001 年 3 月　　CHINESE JOURNAL OF SEMICONDUCTORS　　Mar., 2001

一个适用于模拟电路的深亚微米 SOI MOSFET 器件模型*

廖怀林　张　兴　黄　如　王阳元

(北京大学微电子所，北京　100871)

摘要：从数值解源端和饱和点的表面电势出发，考虑模拟电路对 SOI MOSFET 模型的一些基本要求如电荷守恒、器件源漏本征对称、各个工作区间连续并且高阶可导以及全耗尽和部分耗尽两种工作模式的转变，构建了一个能够满足这些要求的精确的器件模型. 同时包含了深亚微米 SOI MOSFET 的一些二级效应如漏极诱生势垒降低效应 (DIBL)、速度饱和效应、自热效应等. 这个模型的参数相对较少并且精确连续，能够满足在模拟电路设计分析中的应用要求.

关键词：器件模型；深亚微米器件；SOI MOSFET；模拟电路

EEACC：2560B

中图分类号：TN386.1　　**文献标识码**：A　　**文章编号**：0253-4177(2001)03-0329-06

1　引言

薄膜 SOI MOSFETs 与体硅 MOSFETs 相比有着令人非常感兴趣的一些优点，如更高的电流驱动能力[1]、更低的源漏寄生电容[2]，这使得 SOI 电路在射频(RF)应用中有更优良的性能. 近来一些作者的工作[3,4]表明 SOI 技术是最有希望实现射频系统单片集成的技术，利用 SOI 技术实现的射频集成电路有着低功耗、低噪声指数、好的隔离度等优点. 建立适用于模拟电路的精确连续的深亚微米 SOI MOSFETs 的解析器件模型，对 SOI 射频集成电路(RF IC's)的设计具有十分重要的意义. 这个模型必须能够再现器件的一些基本特性，如电荷守恒[5]、器件源漏本征对称[6]、各个工作区间连续并且高阶可导[7]. 目前大多数 SOI MOSFETs 模型是对全耗尽和部分耗尽两种状态分别处理的[8,9]，但在模拟电路工作中器件常经历从全耗尽到部分耗尽或部分耗尽到全耗尽的转变过程. 如有源双稳混频器. 因此对于 SOI MOSFETs 的器件模型还必须考虑全耗尽和部分耗尽工作模式之间的转变[10]. 综上考虑，建立一个适用于电路分析的简单精确的解析模型非常困难，尤其是器件工作在深亚微米区域时. 对于深亚微米器件模型，保证器件源漏本征对称的困难来自载流子速度模型，通常建立模型时需要对载流子速度模型进行简化，简化的结果使得载流子速度不再是横向电场的奇函数而导致模型源漏不对称 . 目前大多数的深亚微米 SOI MOSFETs 模型是基于分区理论，也就是说，在不同的工作区域采用不同的模型方程，这样会导致模型曲线在过渡区不连续或其高阶导数不连续，一种常见的方法是引入光滑函数来改善连续性，对于这个光滑函数必须小心地选取，避免由于光滑函数的选取而导致电路模拟时不收敛或源漏不对称. 在考虑全耗尽和部分耗尽工作模式之间的转变时，建立一个统一的解析阈值电压模型或表面电势模型都是困难的，同时如果采用统一的阈值电压模型或统一的表面电势模型必然会引入较多物理的或经验的参数使模型参数提取困难. 为了克

* 国家自然科学基金资助项目(69976001).

廖怀林　男，博士生，目前致力于射频器件模型和电路的研究.

张　兴　男，教授，主要研究兴趣包括深亚微米 CMOS/SOI 工艺、模拟和 ASIC 设计.

黄　如　女，副教授，主要研究兴趣包括新器件和器件物理以及电路设计.

王阳元　男，中国科学院院士，目前主要研究兴趣包括超大规模集成电路的新工艺、新器件和新结构.

2000-02-22 收到，2000-06-14 定稿

©2001 中国电子学会

服这个困难,本文模型不从建立统一的解析阈值电压模型或表面电势模型出发,而是直接用数值方法解出源端和饱和点的表面电势.在数值解中可以自然地把全耗尽和部分耗尽工作模式之间的转变考虑进去,同时可以得到更为准确的源端和饱和点的表面电势从而使整个模型更准确,最后的模型参数相对较少.这种做法的代价是更大的计算量,但是采用合适的数值计算方法不会使计算量增加很多[11].本文模型最后能够满足上述的对于模拟电路应用的考虑,同时包含了深亚微米 SOI MOSFETs 的其它一些二级效应如漏极诱生势垒降低效应(DIBL)、速度饱和效应、自热效应等.

2 物理模型

在如图 1 所示器件源端,对纵向的一维泊松方程积分一次,利用 SOI MOSFET's 正背栅的边界条

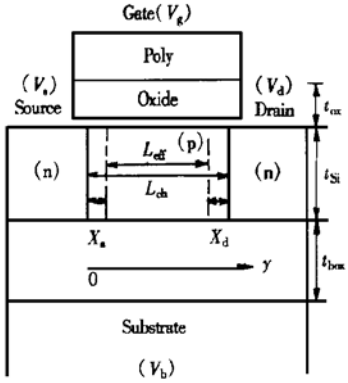

图 1 SOI MOSFET 截面示意图

FIG. 1 Cross-Section Diagram of SOI MOSFET

件,可以得到关于源端表面势的方程如下,

$$\frac{1}{\gamma^2}[(V_{gb}-V_{fb}-\psi_{fs})^2-\frac{t_{ox}^2}{t_{box}^2}(V_{sub,b}-V_{fbb}-\psi_{bs})^2]$$
$$=V_t\exp(-(2\phi_f+V_s-V_b)/V_t)\times[\exp(\psi_{fs}/V_t)-\exp(\psi_{bs}/V_t)]+V_t[\exp(-\psi_{fs}/V_t)-\exp(-\psi_{bs}/V_t)]+\psi_{fs}-\psi_{bs} \quad (1)$$

其中

$$\gamma=\frac{t_{ox}}{\epsilon_{ox}}\sqrt{2\epsilon_{Si}qN_A}$$

V_{gb}是正面栅电压;$V_{sub,b}$是衬底电压;V_{fb}是正面栅的平带电压;V_{fbb}是背栅的平带电压;V_t 是热电势,ψ_{fs}、ψ_{bs}是正、背栅的表面电势;V_s是源端所加偏压;V_b是体电势.

方程(1)中 ψ_{fs}、ψ_{bs}是对称的,要求解 ψ_{fs}还必须有 ψ_{fs}和 ψ_{bs}的其它关系式.为了使方程求解收敛性更好,可以采用如下光滑函数来联系 ψ_{fs}和 ψ_{bs}[10],

$$\exp(\psi_{bs}/V_t)=1+\exp(\psi_{fs}-V_{xd})/V_t \quad (2)$$

其中 V_{xd}是在全耗尽状态下的有效开启电势.在考虑了 DIBL 效应后的 V_{xd}表达式如下[12],

$$V_{xd}=\frac{qN_At_{Si}^2}{2\epsilon_{Si}}\left(1-\frac{X_s+X_d}{L_{ch}}\right)^2-\sigma L_{ch}^m(V_d-V_s) \quad (3)$$

其中 N_A 是沟道掺杂浓度;ϵ_{Si}是硅的介电常数;σ、m 是模型参数,其它符号的含义如图 1 所示.

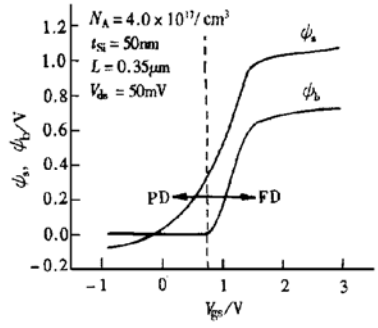

图 2 根据公式(1)和(2)计算的正背表面电势

FIG. 2 Front and Back Surface Potential Calculated According to Equations (1) and (2)

把方程(2)代入(1)中可以得到关于 ψ_{fs}的隐式方程,这个方程可以通过二阶牛顿法来迭代求解[11].初始值的选取对方程收敛速度有非常重要的影响.一个好的初始值通常只需 2 至 3 次迭代就可以达到收敛,这样不会使计算量急剧增大.初始值选取为零是一个好的选择,可以保证全耗尽和部分耗尽模式转变时的连续性.图 2 是根据方程(1)、(2)计算的正背表面电势结果,在 $V_{gs}>0.7V$ 时器件全耗尽,可以注意到表面电势在过渡区是光滑连续的.

当器件工作在线性区,对于漏端表面电势的求解与上述步骤相同,得到源端和漏端的表面电势后就可以很容易得到漏电流关于源漏端表面电势的表达式.当器件工作在饱和区,由于载流子速度饱和效应使问题变得比较复杂,需要求解饱和点的表面电势.下面将对饱和点表面电势的求解详细地进行描述.

从经典的漂移扩散方程,可以得到漏电流的表达式,

$$I_d = WvQ_i + WD\frac{dQ_i}{dy} \tag{4}$$

式中　W 是沟道有效宽度; v 是载流子平均漂移速度; Q_i 是反型层电荷密度; D 是扩散系数. 最常见的速度–电场(v–E)表达式如下,

$$v = \frac{\mu E}{\{1 + (\mu|E|/v_{sat})^{\beta}\}^{1/\beta}} \tag{5}$$

对电子 β 取 2. 显然方程(5)中载流子速度是电场强度的奇函数, 要使模型满足源漏的对称性, 就需要保证简化后载流子速度仍然是电场强度的奇函数. 一个最直接的办法是使方程中的分母为常数, 用平均的电场强度代替$|E|$, 电子速度–电场关系如下,

$$v = \frac{\mu_{eff}\left|\frac{d\psi_f}{dy}\right|}{\{1 + (\mu\overline{E}/v_{sat})^2\}^{1/2}} \tag{6}$$

平均电场可取源端电场和饱和点电场的平均值, 但在参数提取时可以把平均电场强度当作是拟合参数. μ_{eff}是有效电子迁移率, 有如下形式,

$$\mu_{eff} = \mu_0/(1 + \alpha E_{\perp}) \tag{7}$$

上式中的分母是纵向电场的迁移率退化因子.

对于 Q_i 可以表达为如下形式,

$$Q_i(\psi_f) = (V_{gb} - V_{fb} - \psi_f)C_{ox} - Q_b(\psi_f) \tag{8}$$

式中　Q_i 是栅极下耗尽区的电荷密度; Q_b 是表面电势的复杂函数. 需要对 Q_i 进一步简化. 本文模型对 Q_i 做如下近似, 使 Q_i 等于源端反型层电荷密度 Q_{iS} 和饱和点反型层电荷密度 Q_{iD}的平均值, 即 $Q_i = (Q_{iS} + Q_{iD})/2$. Q_{iS}和 Q_{iD}分别表示如下,

$$Q_{iS}(\psi_{fs}) = (V_{gb} - V_{fb} - \psi_{fs})C_{ox} - Q_b(\psi_{fs}) \tag{9}$$

$$Q_{iD}(\psi_{fD}) = (V_{gb} - V_{fb} - \psi_{fD})C_{ox} - Q_b(\psi_{fD}) \tag{10}$$

其中耗尽区的电荷密度 Q_b 有如下形式,

$$Q_b(\psi_f) = \gamma C_{ox}\sqrt{\psi_f - \psi_b + V_t\exp(-(\psi_f - \psi_b)/V_t) - V_t} \tag{11}$$

对方程(4)中的第二项作如下近似[6],

$$dQ_i = \eta C_{ox}d\psi_f \tag{12}$$

其中　η 是拟合参数. 把方程(12)、(6)以及 Q_i 的简化表达式代入方程(4)中, 可以得到漏电流的表达式如下,

$$I_d = \frac{\mu_{eff}(W/L_{ch})\{(Q_{iS} + Q_{iD})(\psi_{fD} - \psi_{fs})/2 + V_t\eta C_{ox}(\psi_{fs} - \psi_{fD})\}}{\left[1 + \left(\frac{\mu_{eff}\overline{E}}{v_{sat}L_{ch}}\right)^2\right]^{1/2}} \tag{13}$$

如果器件工作在线性区, 则模型的工作已经结束, 原则上源漏端的表面电势可以用前面所述的方法求解得到. 器件工作在饱和区时, 上式中 ψ_{fD}需要进一步的求解, 此时 ψ_{fD}则为饱和点的表面电势. 在饱和区时, 电子速度为 v_{sat}, 通过方程(4)和(13)可以把电子饱和速度表示为,

$$v_{sat} = \frac{\mu_{eff}(W/L_{ch})\{(Q_{iS} + Q_{iD})(\psi_{fD} - \psi_{fs})/2 + V_t\eta C_{ox}(\psi_{fs} - \psi_{fD})\}}{WQ_{iD}} \tag{14}$$

在得到上式的过程中做了两个简化, 第一是忽略了方程(4)中的第二项, 第二是把方程(12)中的分母置为 1. 第一个简化显然不会带来较大的误差, 因为在饱和区占主导地位的电流是漂移电流, 第二项表示的是扩散电流. 第二个简化所带来的误差也是很小的, 因为电势通过欧姆区域的电势下降通常不会很高, 同时因为在参数提取时一般都把饱和速度当作拟合参数, 这个过程也会把第二个简化所带来的误差消除掉. 通过方程(14)和(10)可以得到关于 ψ_{fD}的隐式方程, 利用前面所述的数值方法可以求解出 ψ_{fD}. 得到 ψ_{fD}后通过和方程(1)类似的方程, 只不过是将方程(1)中的 V_s 替换为 V_{Dsat}而得到饱和电压. 一旦得到饱和电压后, 就可以利用下面的光滑函数使过渡区连续可导[13],

$$V_{d1} = \frac{V_d - V_s}{[1 + \{(V_d - V_s)/V_{Dsat}\}^{2k}]^{1/(2k)}} + V_s \tag{15}$$

式中　k 是拟合参数, 需要取整数. 这个光滑函数的优点在于它的导数 dV_{d1}/dV_d 在 $V_d = V_s$(即 $V_{ds} = 0$)时等于 1, 这保证了漏电流在 V_{ds}过零点时不会产生尖峰.

进一步在模型方程中考虑沟道长度调制效应, 遵循文献[12]的工作可以得到调制的沟道长度为,

$$L_D = l_c\sinh^{-1}\left(\frac{V_{d1} - V_s - V_{Dsat}}{E_c l_c}\right) \tag{16}$$

其中　l_c 是器件的特征长度; E_c 是临界电场强度.

由于 SOI 中存在热导率较低的埋氧层, 使得 SOI MOSFET′s 的自加热效应比体硅严重. 随着器件尺寸的减小, 电流密度明显增大, 自加热效应会变得更为显著, 硅膜温度的上升会导致迁移率的减小而使最大的饱和电流减小, 因此自加热效应是 SOI MOSFET′s 特性的一个重要影响因素. 为了模拟自加热效应, 在电子饱和速度和迁移率中计入温度效应. 晶格温度可以由下述方程得到[14],

$$T_l = T_0 + (I_dV_{ds})R_{th} \tag{17}$$

其中 T_0 是无自加热效应时的晶格温度; R_{th} 是器件的热阻. 这种方法得到的结果和实验值有一定的偏离, 关于自加热效应的更为精确的工作参见文献[15]. 在本文模型中要考虑这个更为精确模拟自加热效应的模型, 有一定的困难.

3 结果和讨论

首先验证了模型方程对对称性及连续性的要求, 如图 3 所示. 图 3(a) 表明漏电流 I_{ds} 关于 $V_{ds}=0$ 点奇对称. 图 3(b) 表明漏电流 I_{ds} 对漏电压 V_{ds} 的导数在零点是光滑连续的. 通过本文中对速度–电场模型和光滑函数的选取可以保证模型方程对对称性和连续性的要求.

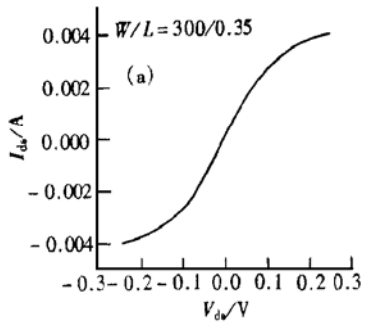

图 3(a) I_{ds}–V_{ds} 曲线

FIG. 3(a) I_{ds}–V_{ds} Curve

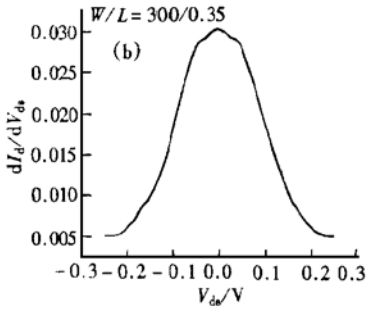

图 3(b) dI_d/dV_{ds}–V_{ds} 曲线

FIG. 3(b) dI_d/dV_{ds}–V_{ds} Curve

图 4—7 是全耗尽 SOI MOSFET's 的实验测量结果和模型计算结果的比较, 模型计算中所用的参数是对一组全耗尽 SOI MOSFET's 提取得到的, 这组器件具有宽长比 W/L 等于 300/5、300/2、300/1、300/0.6、300/0.35、300/0.25, 这组器件的其它工艺参数和模型提取的参数如表 1 所示.

对提取的参数用修正的 Powell 方法做全局最优化, 如果得到的提取参数值较为准确, 那么用这种方法可以得到一个较好曲线拟合结果. 用修正的 Powell 方法如果对所有的模型参数同时进行最优化有时会导致结果不收敛, 因此本文在做全局最优化时把模型参数经验地分为两类, 一类为敏感参数如 N_a, t_{ox}, 另一类为不敏感参数, 先对敏感参数用 Powell 方法在提取的参数值附近做最优化搜索, 然后再对不敏感参数进行优化.

表 1 器件工艺参数和模型参数

Table 1 Process and Model Parameters of the Devices

参数	单位	工艺参数值	模型参数提取值
N_a	cm^{-3}	2.0×10^{17}	1.74×10^{17}
t_{ox}	nm	10.0	12.8
t_{box}	nm	390	—
t_{Si}	nm	49.1	—
α	V/cm	—	1.8×10^{-6}
v_{sat}	cm/s	—	9.0×10^{7}
σ	—	—	0.000224
m	—	—	1.92
R_{th}	K/W	—	520.0
μ_0	$cm^2/(V\cdot s)$	—	480.0
T_0	℃	—	300.0
l_c	cm	—	1.9×10^{-6}
η			1.24
E_c	V/cm	—	2.64×10^{4}
k	—	—	6

输出电导 g_{ds} 是模拟电路设计中最重要的参量之一, 图 4 给出了 SOI NMOSFET's 的 g_{ds} 的测量值和计算结果的比较曲线, 模型计算值和实验值符合得较好. 图 5—7 是不同沟道长度下器件的输出曲线, 模型结果和实验值也符合得比较好, 在较高的漏电压下有一定的偏离, 这是因为模型方程中没有考虑碰撞离化效应. 图 5 中在较大的栅电压下模型计算值和实验值开始有少许偏离, 是因为采用的模拟自加热效应的模型不够精确的结果.

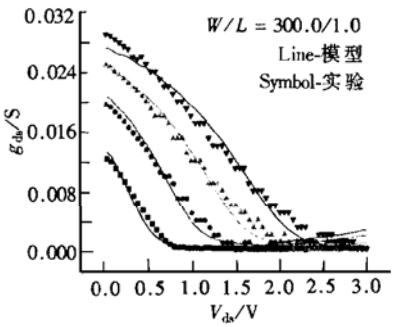

图 4 g_{ds}–V_{ds} 曲线

FIG. 4 g_{ds}–V_{ds} Curves

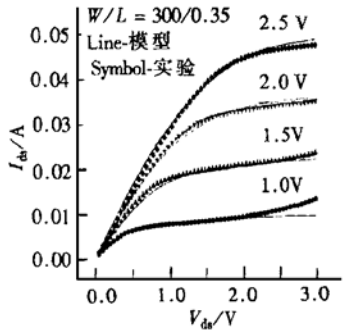

图 5　I_{ds}-V_{ds}曲线

FIG. 5　I_{ds}-V_{ds} Curves

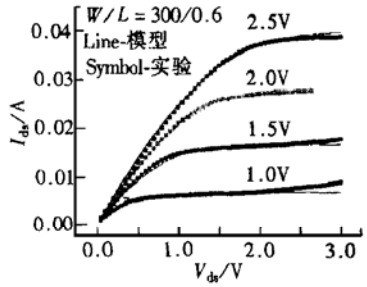

图 6　I_{ds}-V_{ds}曲线

FIG. 6　I_{ds}-V_{ds} Curves

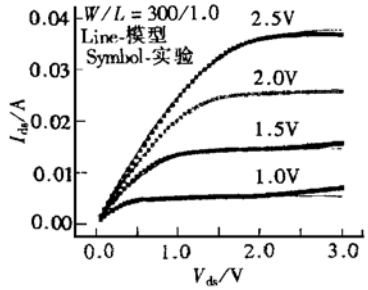

图 7　I_{ds}-V_{ds}曲线

FIG. 7　I_{ds}-V_{ds} Curves

4　结论

本文从数值求解表面电势出发建立了一个能适合模拟电路设计用的电流-电压物理模型,模型以牺牲一定的计算时间来获得一个较好的模型精度. 我们认为在模拟电路设计中,这个代价是值得的并且也是可以接受的. 模型通过与实验值的比较表明具有较好的精度和较大的工作范围,能够满足模拟电路设计的一些基本要求. 因而本文模型可以植入电路模拟软件中进行模拟电路的分析模拟.

参考文献

[1] ZHANG Xing and WANG Yangyuan, Chinese Journal of Semiconductors, 2000, **21**(2): 156—160[张兴, 王阳元, 半导体学报, 2000, **21**(2): 156—160].

[2] J. P. Colinge, IEEE Trans. Electron Devices, 1998, **45**: 1010—1016.

[3] R. Reedu, K. Cable and D. Kelly, IEEE International SOI Conference, Oct., 1999, 8—11.

[4] Dietmar Eggert *et al.*, IEEE Trans. Electron Devices, 1999, **44**: 1981—1989.

[5] Y. Tsividis, Operation and Modeling of the MOS Transistor, Newyork: McGraw-Hill, 1987.

[6] Ana Isabela Araujo Cunha, IEEE Journal of Solid-State Circuits, 1998, **33**(10): 1510—1519.

[7] B. Iniguez and E. G. Moreno, IEEE Trans. Electron Devices, 1995, **42**: 283- 287.

[8] S. Veeraraghavan and J. G. Fossum, IEEE Trans. Electron Devices, 1988, **35**: 1866- 1875.

[9] S. R. Banna *et al.*, IEEE Trans. Electron Devices, 1996, **43**: 1914- 1923.

[10] Jeffrey W. Sleight, IEEE Trans. Electron Devices, 1998, **45**: 821—825.

[11] A. R. Boothroyd *et al.*, IEEE Trans. Computer-Aided Design, 1991, **10**: 1512-1529.

[12] Narain D. Arora *et al.*, IEEE Trans. Electron Devices, 1994, **41**(6): 988—997.

[13] Kuntal Joardar *et al.*, IEEE Trans. Electron Devices, 1998, **45**(1): 134—148.

[14] Man-chun Hu *et al.*, IEEE Trans. Electron Devices, 1998, **45**: 797—801.

[15] Y. G. Chen *et al.*, IEEE Trans. Electron Devices, 1995, **42**: 899—906.

An SOI MOSFET Model for Analog Circuit Design*

LIAO Huai-lin, ZHANG Xing, HUANG Ru and WANG Yang-yuan

(*Institute of Microelectronics, Peking University, Beijing* 100871, *China*)

Abstract: A physics-based model for SOI MOSFET has been presented, which is suitable for the design of analog integrated circuits. The model is proved to be of the fundamental properties, such as charge conservation, MOSFET source-to-drain intrinsic symmetry, continuity and conversion in derivatives of drain current and natural transition between the fully-depleted mode and the partially-depleted one of SOI MOSFET. At the same time, some second order effects of deep submicron devices have been described, such as DIBL(Drain Induced Barrier Lower Effect), carrier velocity overshoot and self heating. The accuracy of the presented model has been verified by the experimental data of SOI MOSFET with various geometry.

Key words: device model; deep submicron device; SOI MOSFET; analog circuits
EEACC: 2560B
Article ID: 0253-4177(2001)03-0329-06

* Project Supported by National Natural Science Foundation of China Under Grant No. 69976001.

LIAO Huai-lin was born in Jiangxi, China in 1972. He received the B.S degree in material physics and M.S. degree in semiconductor device from Beijing Normal University in 1995 and 1998, respectively. Currently he is working toward Ph.D. degree in Peking University. His research interest is focused on RF device models and circuits.

ZHANG Xing was born in Shandong, China in 1965. He received B.S. degree from Nanjing University in 1986, M.S. degree and Ph.D degree from Shanxi Microelectronics Institute in 1989 and 1993, respectively. Now, he is a professor and vice director of Institute of Microelectronics, Peking University. His main research interest includes sub-micron CMOS/SOI process, simulation and ASIC design. He has authored and co-authored more than 70 technical papers.

HUANG Ru was born in Nanjing, China in 1969. She received the B.S. degree and M.S. degree in semiconductor physics from Southeast University in 1991 and 1994, and Ph.D degree in microelectronics from Peking University in 1997. Now she is an associate professor at Institute of Microelectronics, Peking University. Her main research interest involves in novel device physics and its fabrication, as well as deep submicron MOSFET modeling, processing and circuit design. She has authored and co-authored more than 30 technical papers.

WANG Yang-yuan was born in Ningbo, China in 1935. He graduated from Peking University in 1958. Now, he is an academician of Chinese Academy of Sciences, professor and director of Institute of Microelectronics, Peking University. Currently his main interest is in the investigation of new processes, new devices and new structures of VLSI. He has authored and co-authored 5 books, 4 patents and more than 150 papers.

Received 22 February 2000, revised manuscript received 14 June 2000 ©2001 The Chinese Institute of Electronics