第 21 卷第 3 期　　半　导　体　学　报　　Vol. 21, No. 3
2000 年 3 月　　CHINESE JOURNAL OF SEMICONDUCTORS　　Mar., 2000

MCT 关断失效分析

张鹤鸣　戴显英　王　伟

(西安电子科技大学微电子所　西安　710071)

摘要　模拟分析了 MCT 关断失效机理,并进行了实验验证. 结果表明,器件温度分布的不均匀性及元胞栅极寄生电阻的不等引起电流在芯片局部元胞集中,从而造成 MCT 的关断失效.

关键词: MCT, 关断, 失效分析
EEACC: 2560R, 2560L, 0170N
文章编号: 0253-4177(2000)03-0280-06

Analysis of Turn-off Failure in MCT

ZHANG He-ming, DAI Xian-ying and WANG Wei

(*Institute of Microelectronics, Xidian University, Xi'an* 710071)

Received 6 November 1998, revised manuscript received 13 March 1999

Abstract　The mechanism of turn-off failure in MCT has been simulated and verified by test. It is shown that the nonuniform temperature distribution in the device and the unequal gate resistance between cells cause current crowding in part of the MCT cells and result in the device failing to turn-off.

Key Words: MCT, Turn-off, Failure Analysis
EEACC: 2560R, 2560L, 0170N
Article ID: 0253-4177(2000)03-0280-06

1　引言

栅控晶闸管器件输入端为 MOSFET 结构,输出端为晶闸管结构,有输入阻抗高,易于控制,阻断电压高,功率容量大等优点,且比 VDMOS 和 IGBT 等栅控器件正向压降低,通态功耗小. 因此,在功率电子技术领域应用中栅控晶闸管是一种优良的器件. 自 1984 年 Temple 发表了采用 MOSFET 控制晶闸管开启和

张鹤鸣　男,1947 年出生,副教授,主要从事半导体器件物理等方面的教学与科研工作.
戴显英　男,1961 年出生,高级工程师,从事半导体器件物理及材料方面的科研工作.
王　伟　男,1974 年出生,硕士研究生.
1998-11-06 收到,1999-03-13 定稿

关断的器件结构——MCT(MOS—Controlled Thyristor)[1]以来，研究报道了多种栅控晶闸管结构器件[2~4]. 这类器件的功率容量由 MOS 控制的晶闸管元胞并联实现. 但在研究中发现，随器件芯片中元胞的增加，由于受关断失效[4,5]的限制，致使器件可关断的电流密度随之有较大幅度下降. 研究器件关断失效机理，对器件设计和应用是很重要的.

MCT 是栅控晶闸管中有代表性的器件结构. 本文在对 MCT 关断特性分析研究基础上，建立了 MCT 仿真模型，从热和电二个方面采用 PSPICE[6]模拟分析了 MCT 关断失效机理，并通过模拟实验验证了分析结果. 研究结果显示，芯片中温度分布的不均匀性和元胞栅极寄生电阻的不等形成电流在局部元胞集中，这种现象使该部分元胞的电流超过其最大可关断电流，致使器件关断失效，造成器件的最大可关断电流密度下降.

2　MCT 关断特性分析

2.1　器件结构及工作原理

MCT 元胞纵向剖面结构如图 1(a)所示. 图中 $N^+PN^-P^+$ 为晶闸管结构，方框Ⅰ、Ⅱ中分别为控制晶闸管关闭和开启的增强型 PMOS 和增强型 NMOS. 图 1(b)是 MCT 元胞的等效电路图.

在图 1(a)所示器件结构中，将器件的阴极接地，阳极加负载接至高电位，则当在栅极施加正向电压时，图中 P 基区表面反型，NMOS 沟道形成，电子则从阴极注入 N^- 漂移区，作为基极电流，使 P^+N^-P 晶体管导通. 那么从 P^+ 区注入 N^- 漂移区并输运到 P 基区的空穴，又作为 N^+PN^- 晶体管的基极电流，引起 N^+PN^- 管也进入通态. 二只晶体管电流的正反馈作用促使晶闸管进入低压大电流的导通状态. 当给栅极施加负的栅压，那么栅下 N^+ 射区表面反型，PMOS 沟道产生，P 基区作为 PMOS 的源极，空穴就从 P 基区经 P 型沟道流入阴极. 只要 PMOS 的漏极电流大于 N^+PN^- 晶体管的过驱动基极电流，N^+PN^- 晶体管的电流就会逐渐减小，打破晶闸管内电流的正反馈作用，使器件获得关闭.

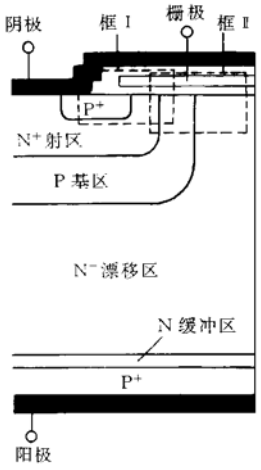

图 1(a)　MCT 元胞剖面结构示意图

FIG. 1(a)　Cross Section Diagram of Cell MCT

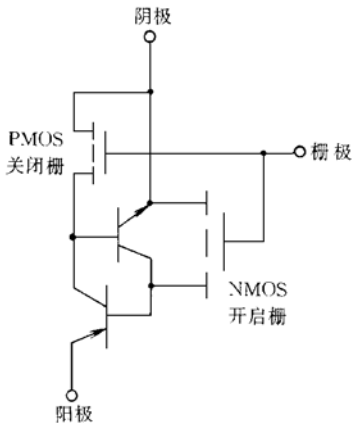

图 1(b)　MCT 元胞等效电路图

Fig. 1(b)　Equivalent Circuit Diagram of Cell MCT

2.2　关断失效分析

MCT 中的晶闸管处于锁定导通状态时，晶体管 N^+PN^- 和 P^+N^-P 都处于饱和状态，其收集极电流分别是另一只晶体管的基极电流. 若元胞中 N^+PN^- 晶体管的收集极电流为 I_{C1}，共射极电流放大系数为 β_1，

P^+N^-P 晶体管的收集极电流为 I_{C2}，那么在忽略反向电流情况下，N^+PN^- 晶体管临界饱和基极电流 I_{b1} 为

$$I_{b1} = I_{C1}/\beta_1 \tag{1}$$

其过驱动基极电流 I_{B1} 则为

$$I_{B1} = I_{C2} - I_{b1} \tag{2}$$

因此，要打破电流的反馈作用，实现元胞晶闸管的关断，关闭栅 PMOS 的漏极电流 I_D 则应满足

$$I_D \geqslant I_{B1} = I_{C2} - I_{b1} \tag{3}$$

以及

$$I_D R_b < V_{je} \tag{4}$$

式中 R_b 和 V_{je} 分别是 N^+PN^- 晶体管的基区横向分布电阻和发射极正向导通电压. 在式(4)满足的条件下，如果 PMOS 的漏极电流 $I_D = I_{B1}$，那么，则有元胞的最大可关断电流 $I_{AMAX}(\mathrm{off})$ 为

$$I_{AMAX}(\mathrm{off}) = I_{C1} + I_{C2} \tag{5}$$

而如果式(3)不满足，欲使元胞关断，只有减小($I_{C1}+I_{C2}$)，元胞的最大可关断电流下降.

MCT 是多元胞并联的器件，其关断特性有二个因素需要考虑. 一是芯片的温度分布，二是元胞栅电极到芯片栅引线电极间的寄生栅极电阻.

由于元胞在芯片上布局结构或芯片缺陷等因素的影响，会造成芯片中各元胞电流分布的不均匀，那么电流大的元胞结温升高，恶性循环将使该区域元胞的电流明显增大. 而且关闭栅 PMOS 的源漏电压就是 N^+PN^- 管的发射结电压，在该电压范围，其漏极电流的温度系数是负的. 因此，当元胞温度使 $I_D < I_{B1} = I_{C2} - I_{b1}$ 时，该部分元胞将不能关闭，而使器件关断失效.

当对器件实施关闭时，栅极电压要对元胞输入电容充电，其充电时常数为 R_gC_{in}. C_{in} 是元胞的输入电容，R_g 是元胞栅极的寄生电阻. 芯片元胞中 MOS 结构相同，理想情况下输入电容也相等，但距芯片栅引线电极较远元胞的栅极寄生电阻 R_g 大，因此，施加关闭栅压时，各元胞关闭栅达到阈值电压的时常数会不等，造成 R_g 小的 PMOS 先行导通，元胞先行关断. 那么，先行关断元胞 N^- 漂移区中的载流子就流向附近尚未关断的元胞，从而使 R_g 大的元胞电流增大，若使(3)式不成立时，则超过了其最大可关断电流，器件关断失效.

上述造成的元胞关断失效，必然使器件的最大可关断电流密度下降.

3 关断失效模拟分析

根据 MCT 元胞的结构参数及其等效电路，建立了器件的仿真电路模型，利用 PSPICE 对器件的关断失效进行了模拟分析[6].

3.1 模型

模型建立过程中，在 MCT 芯片内提取十个区域，同时认为区域 I 距栅引线电极最近，最远的为区域 X，且同一区域内各元胞的栅极寄生电阻相等，不同区域元胞的栅极寄生电阻满足 $R_{gi} < R_{g(i+1)}$ 之关系. 为模拟方便，在每区域内提取一个元胞组成代表 MCT 的模型. 所建仿真电路模型如图 2 所示. 图中 R_b 是元胞中 N^+PN^- 晶体管基区的横向分布电阻，对元胞关断特性有重要影响. R_b 及仿真电路中其它分布电阻依器件元胞结构参数提取，除 R_{gi} 外，它们在各支路中分别相等. 各支路 N^+PN^- 和 P^+N^-P 晶体管的模型参数也分别相同.

3.2 温度与关断失效

为避免元胞栅极电阻对关断特性的影响，热失效模拟中，所有支路的栅极电阻取值相等. 模拟分析了芯片元胞温度一致和芯片局部元胞温度升高二种情况.

PSPICE 只能模拟等温电路. 为体现芯片局部元胞温度升高，模拟中采取了将温度升高区域支路的晶体管模型参数及其它模型参数依其与温度的关系单独进行了定义.

图 3 是不同条件下模拟的最大可关断电流瞬态关断特性的归一化曲线. 其中曲线 I 模拟条件为芯片

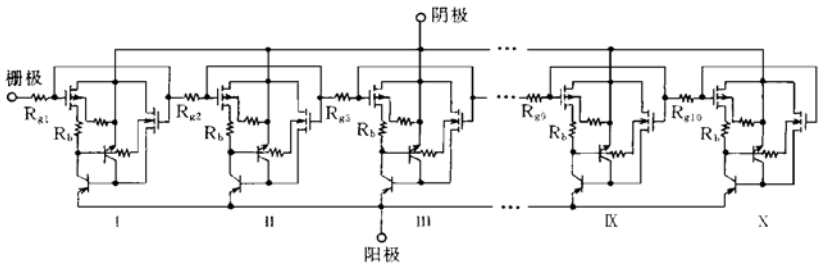

图 2　MCT 仿真电路模型

FIG. 2　Imitative Circuit Model for MCT

温度一致(25℃)，即等温等栅极电阻的理想情况. 考虑温度分布的影响，在模拟中将支路IX和X的温度升高至 85℃，其余支路仍保持在 25℃. 结果表明，即使总的支路电流取得小于理想情况下的最大可关断电流，器件仍不能关断. 各支路瞬态特性如图 4 所示. 由图 4 曲线可见，开态时支路 I 至Ⅷ的稳态电流相等，支路IX和X的电流增大，在实施关断的过程中，低温支路的电流逐渐减小，并关断，而电流却逐渐向高温支路集中，关断失效. 在这种条件下，欲使器件获得关闭，最大可关断电流则下降至 75%，其结果如图 3 中曲线 II 所示. 模拟表明，局部元胞温度愈高，或升温面积愈大，其最大可关断电流愈小. 模拟结果反映了芯片温度的非均匀分布对器件关断失效和可关断电流密度的影响.

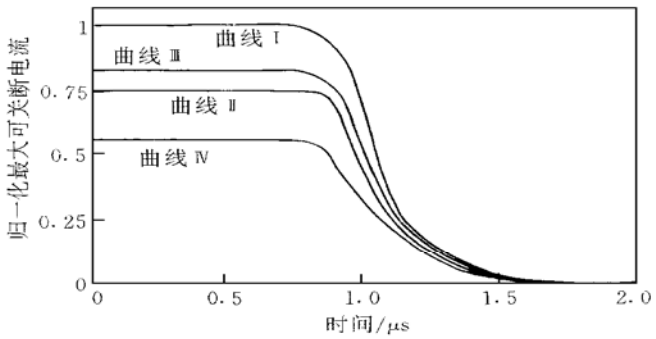

图 3　归一化瞬态模拟特性曲线

FIG. 3　Normalized Transient Simulation Characteristics

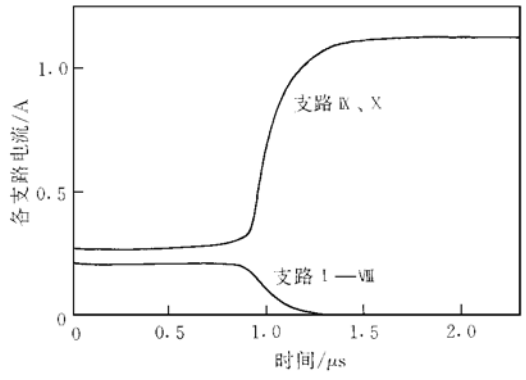

图 4　热失效瞬态模拟特性曲线

FIG. 4　Transient Simulation Characteristics for Thermal Failure

3.3　栅极电阻与关断失效

模拟中各支路等温，栅极电阻以等差级数增大，即图 2 中 R_{gi} 取值相等. 模拟结果显示，R_{gi} 即使在数欧范围，器件的最大可关断电流都小于图 3 中曲线 I 等温等 R_g 的理想情况，且 R_{gi} 的值愈大，最大可关断电流愈小. 图 3 中曲线III是 R_{gi} 为 5Ω 时的归一化最大可关断电流的模拟结果，最大可关断电流下降了约 15%. 为分析其原因，模拟中调整电流略大于该最大可关断电流，那么就会出现栅极电阻大的支路不能关断. 图 5 是部分区域支路关不断的瞬态模拟曲线. 图中反映出，对于可关断的支路，随栅极电阻的增大，关断滞后时间增加，对于关不断的支路，随关断支路电流的减小，它们的电流逐渐增大，而且栅极电阻愈大，电流增大愈快. 模拟还表明，栅极电阻的差值愈大或总电流愈大，不能关断的支路愈多.

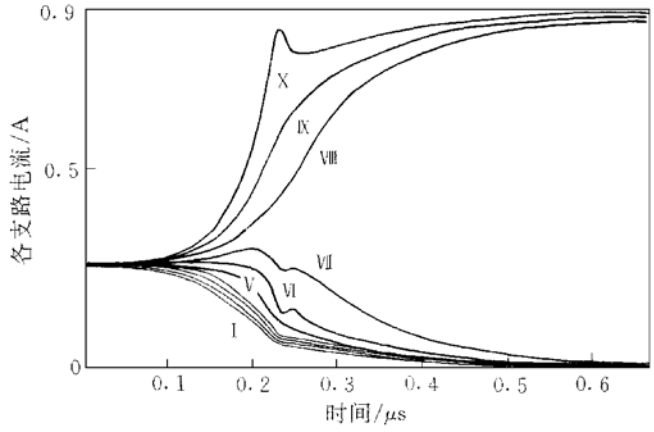

图5 栅电阻不等关断失效瞬态模拟曲线

FIG. 5 Losing Efficacy instantaneous State Imitation Pattern of not Equal Cutting off of Grating Resistance

另外,模拟中将所有支路的栅极电阻取等值,而增大部分支路元胞关闭栅PMOS输入电容,其结果,仍与图3中曲线Ⅲ和图5中曲线所反映的结果相似.

模拟表明了器件元胞栅极电阻对器件关断特性的影响,充电时常数小的元胞先行关断,并且电流向尚未关断的元胞集中,造成器件关断失效,最大可关断电流密度减小.

实际情况下,温度和栅极电阻将对器件的关断特性共同产生影响.在模拟中温度分布取图3中曲线Ⅱ的条件,栅极电阻取曲线Ⅲ的条件,那么,其最大可关断电流减小了约45%,其结果如图3中曲线Ⅳ所示.

4 实验验证

为验证模拟分析结果,在图2所示的MCT仿真电路中取二个支路进行了模拟实验.电路中相对应的元器件进行了严格选择,以保证参数一致.关闭栅压为-10V,跳变时间为0.3μs.

实验1 在二个支路等温(室温)等栅电阻条件下,电路可关断的最大电流为262mA.

实验2 将一个支路置室温环境,另一支路置于80℃恒温环境,支路栅极电阻与实验1相同,开态总电流调整在240mA.在MOS栅极施加关闭栅压后,室温支路的电流降到了1mA,被关断,高温支路仍然导通,其电流为205mA.电流在高温支路集中,关断失效.在这样的条件下,欲使二个支路都关断,总电流则要下降到215mA.

实验3 考虑栅极电阻的影响,它们分别取5Ω和40Ω,二个支路都置于室温环境中,电路的通态电流仍为240mA.当施加栅压后,栅电阻大的支路未能关断,电流保持在215mA,另一支路的电流则下降到了1.5mA,被关断.在这样条件下,欲使二个支路都被关断,则电流下降到了220mA以下.

实验结果与PSPICE模拟结果相符合,表明了芯片温度分布和栅极寄生电阻对MCT关断失效和器件最大可关断电流的影响.

5 结论

本文研究了MCT关断失效机理,分析了器件最大可关断电流密度随芯片元胞增加而减小的原因.结果表明:

1. MCT芯片温度分布的不均匀性致使局部区域元胞电流高于元胞的最大可关断电流,或在实施关断时,电流向该区域元胞集中,器件关断失效.

2. MCT芯片中元胞栅极寄生电阻R_g不等,致使R_g大的元胞的栅极充电时常数增大,MOS关闭栅达到阈值电压的时间滞后,那么充电时常数小的元胞先行关断,并且该部分元胞的电流向尚未关断的元胞集中,造成这些元胞的电流大于其最大可关断电流,器件关断失效.

3. 随着MCT芯片元胞的增加,温度分布和栅极寄生电阻的差异愈加明显,元胞关断失效也愈加严

重,因此,其最大可关断电流密度会随之下降.为提高 MCT 及其它 MOS 栅控晶闸管的最大可关断电流密度,在器件设计中应重视芯片温度分布和栅极寄生电阻的设计.

参　考　文　献

[1] V. A. Temple, IEEE Trans. Electron Devices, 1986, **33**(10): 1609~ 1618.

[2] S. Sridhar, B. J. Baliga, IEEE Electron Device Lett., 1996, **17**(1): 25~ 27.

[3] B. J Baliga, R. Kurlagunda, IEEE Electron Device Lett., 1995, **16**(6): 223~ 225.

[4] J. S. Ajit, IEEE Electron Device Lett., 1995, **6**(9): 411~ 413.

[5] K. K. Afridi, J. G. Kassakian, In: Proc ISPSD., 1993, 60~ 65.

[6] 兀革,陈治明,张昌利,徐南屏, 半导体学报, 1998, **19**(5): 362~ 368[WU Ge, CHEN Zhiming, ZHANG Changli, XU Nanping, Chinese Journal of Semiconductors, 1998, **19**(5): 362~ 368(in Chinese)].