

# 模型参数对双极管差分对延时的影响\*

代铁军 杨肇敏

(清华大学微电子学研究所 北京 100084)

**摘要** 本文结合我们所开发的两种 BiCMOS 工艺, 讨论了双极管模型参数对双极管差分对的影响. 采用电荷控制法, 推导得出了双极管差分对的延时公式. 该公式物理意义明确直观, 能清楚地解释双极管各模型参数、工作条件等因素对双极管差分对延时的影响, 并能指导电路设计和工艺制造. 最终公式中全部使用 PSPICE 参数, 便于计算. 该公式虽然只讨论了三个电容(发射结电容、集电结电容和衬底结电容)、三个电阻(发射极电阻、集电极电阻、基极电阻)、正向渡越时间和正向电流放大倍数八个参数, 但其计算结果与 PSPICE 模拟结果呈现出良好的一致性. 该公式适用于各种 BiCMOS 工艺和双极工艺(包括多晶硅发射极工艺), 对不同模型参数、不同电压放大倍数、不同负载条件下的电流-延时关系曲线的计算结果, 与 PSPICE 模拟结果相比, 大多数情况下误差小于 10%.

EEACC: 2560J, 2560B, 2570K, 2570B

## 1 引言

差分放大器既可小信号线性应用, 又可大信号非线性应用, 所以它既可作直流放大器、线性放大器、比较器等, 又可用于作限幅、混频、倍频、检波、调制器等. 在电平上它可以直接级联; 在集成电路工艺中又容易获得性能良好的差分放大器. 由于应用上的多样性和工艺上的适应性, 使差分放大器成了模拟集成电路中应用最广泛的单元电路之一. 双极管射耦对差分放大器是一种最基本的差分放大器.

灵敏度、失调、噪声等是差分对的主要性能, 但实际应用中, 还需要知道差分对延时与功耗的关系, 从而确定最佳工作点, 或者是延时对电流不敏感的工作区域(如模数转换器中要求各比较器延时一致); 工艺制造时, 需要知道模型参数对差分对性能的影响, 从而在生产时重点保证某些参数. 本文研究了双极管模型参数对双极管差分对的影响, 并推导得出了双极管差分对的延时公式.

\* 国家自然科学基金重点项目

代铁军 男, 1972 年出生, 硕士研究生, 研究方向为 BiCMOS 模数转换器  
杨肇敏 女, 1941 年出生, 副教授, 从事 BiCMOS 工艺、ADC 和 IC 卡等研究  
1996-12-20 收到, 1997-06-05 定稿

## 2 工艺和模型参数

### 2.1 工艺

我们开发了两种 BiCMOS 工艺, 一种简称为工艺 1, 它是在  $3\mu\text{m}$  N 阱 CMOS 工艺基础上加上埋层、外延等双极工艺而形成的双埋层双外延工艺<sup>[1,2]</sup>。其中双极器件的发射极采用金属铝发射极。另一种简称为工艺 2, 它是以  $2\mu\text{m}$  N 阱 CMOS 工艺为基础, 在形成 N 阱时, 形成 NPN 管的集电区, 在 NMOS 的源漏(S/D)注入时形成集电区接触和发射区, 在 PMOS 的 S/D 注入时形成基区接触。这一工艺只需在标准 CMOS 工艺上增加一块基区版与 CMOS 相兼容, 但因其中双极管的集电极电阻很大, 一般为几千欧姆, 从而使它的速度和驱动能力都受到限制。

### 2.2 双极管模型介绍

一般电路模拟中的双极型晶体管模型参数采用的是 EM 2 模型和 GP 模型, 参见文献 [3]。这两种模型均属物理模型, 其模型参数能较好地反映物理本质且易于测量, 所以便于理解和使用。

### 2.3 参数提取结果和分析

在对双极管特性测试的基础上, 我们采用我们所自己开发的 MODPEX 系统\* 完成模型参数的计算机优化提取。参数提取结果如表 1 所示。表中同时列出文献 [4]、[5] 中 NPN 管的模型参数, 文献中采用的是多晶硅发射极工艺。从测试结果我们看出, 工艺 1 制作的双极管结电容较大, 这主要是由于管子尺寸较大造成的。

工艺 2 制作的三极管的放大倍数  $B_f$  较小, 正向渡越时间  $T_f$  较大, EARLY 电压较大, 这些都是由于基区厚度较大造成的。这种双极管的结电容较小, 为几十个 fF, 这是依靠减小管芯面积取得的。由于是 CMOS 工艺, 没有埋层, 工艺 2 制作的三极管的集电极电阻较大, 为  $1.243\text{k}\Omega$ 。

表 1 NPN 管模型参数

名称	含义	工艺 1	工艺 2	文献[4]值	文献[5]值	单位
$I_s$	输运饱和电流	$4.23 \times 10^{-16}$	$7.67 \times 10^{-17}$	/	/	安培
$B_f$	理想的最大正向 BATA	180	43.9	/	130	---
$R_{b0}$	零偏压时基极电阻	1230	475.9	700	150	欧姆
$R_{bm}$	大电流时最小基极电阻	$1 \times 10^{-5}$	0.1	/	/	欧姆
$R_e$	发射极电阻	0.783	3.214	120	10	欧姆
$R_c$	集电极电阻	111.4	1243	150	75	欧姆
$C_{je}$	BE 结零偏压耗尽电容	$9.85 \times 10^{-13}$	$6.41 \times 10^{-14}$	$200 \times 10^{-15}$	$19 \times 10^{-15}$	法拉
$T_f$	理想的正向渡越时间	$92.1 \times 10^{-12}$	$2.24 \times 10^{-10}$	$35 \times 10^{-12}$	$7 \times 10^{-12}$	秒
$C_{jc}$	BC 结零偏压耗尽电容	$7.63 \times 10^{-13}$	$7.41 \times 10^{-14}$	$28 \times 10^{-15}$	$17 \times 10^{-15}$	法拉
$C_{js}$	零偏压衬底结电容	/	/	$50 \times 10^{-15}$	$30 \times 10^{-15}$	法拉

## 3 几个主要模型参数对电路性能的影响

双极管的模型参数很多, 这里主要讨论对双极管性能影响较大、物理意义比较明确的几

\* MODPEX 是清华大学微电子所和美国 SYMMETRY COMPANY 联合开发的参数提取软件包, 目前已进入实用阶段。

个模型参数,它们是双极管的电阻( $R_b, R_c, R_e$ ),结电容( $C_{jc}, C_{je}, C_{js}$ ),正向渡越时间 $T_f$ ,正向

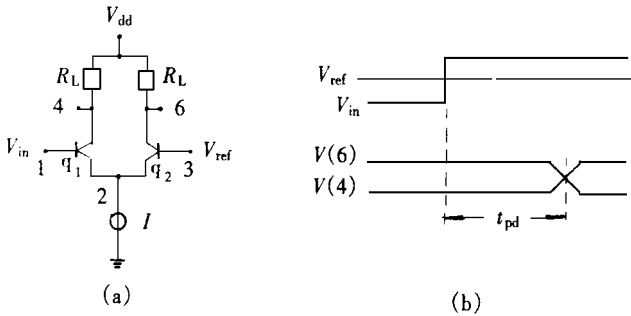


图 1 双极管差分对及其延时  
(a) 电路; (b) 延时

电流增益 $B_f$  设讨论条件为: 双极管不进入饱和区, 差分对电压放大倍数恒定

所用双极管差分对如图 1 (a) 所示,  $q_1$  和  $q_2$  为双极管,  $R_L$  为负载电阻,  $I$  为偏置电流,  $V_{in}$  为输入电平,  $V_{ref}$  为参考电平,  $V(4)$  和  $V(6)$  为输出电平. 差分对延时定义如图 1 (b) 所示, 延时  $t_{pd}$  定义为从  $V_{in}$  和  $V_{ref}$  相等到  $V(4)$  和  $V(6)$  相等之间的时间间隔

为简单起见, 模拟时取  $V_{in}$  从 2.995V 变化到 3.005V,  $V_{ref}$  取为 3V, 同时为使差分对放大倍数恒定, 模拟时取偏置电流和负载电阻的乘积  $I \times R_L$  恒定, 从 PSpICE 模拟结果, 我们可以得出以下结论:

- (a)  $C_{js}, C_{je}$  和  $C_{jc}$  在小电流时对差分对延时影响较大,  $R_b, R_c$  和  $T_f$  在大电流时对延时影响较大;
- (b)  $R_b, R_c, C_{je}, C_{js}, C_{jc}, T_f$  增大, 则差分对延时增大;  $B_f$  增大, 则差分对延时减小;  $R_e$  增大, 在小电流时使差分对延时增大, 在大电流时使差分对延时减小;
- (c)  $R_c, C_{je}, C_{js}, C_{jc}$  使差分对延时随电流增大而减小,  $R_b, T_f$  使差分对延时随电流增大而增大; 两种趋势相互作用, 使得  $t_{pd}-I$  曲线在这一点处出现延时极小值;
- (d)  $t_{pd}-I$  曲线, 小电流时的延时主要由  $R_b, C_{je}$  决定, 大电流时的延时主要由  $R_b, T_f$  决定

图 2 (为工艺 2 参数) 示出了主要的模拟结果. 模型参数对差分对延时的影响与参数本身大小也有关系; 工艺 2 制作的双极管基区较厚,  $T_f$  本身较大, 因此对延时的影响较大. 而对工艺 1 的参数,  $T_f$  对延时的影响就没有图 2 所示那么大

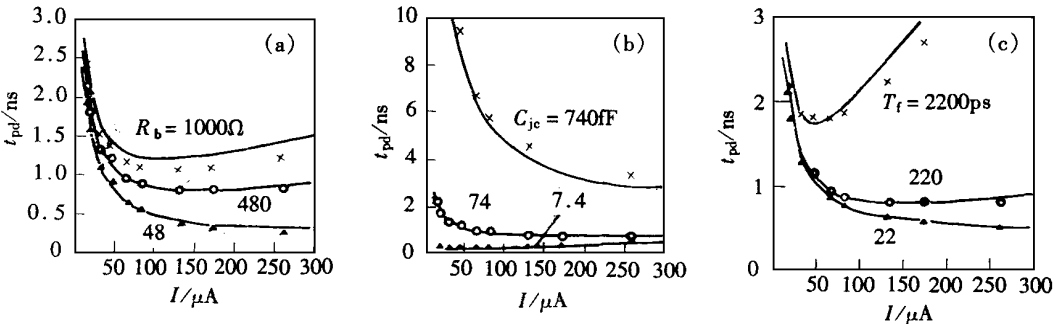


图 2 双极管模型参数对差分对延时与电流关系的影响

(a)  $R_b$ ; (b)  $C_{jc}$ ; (c)  $T_f$ , 图中三角、圈和叉为 PSpICE 的模拟结果, 并分别对应参数最小值、中间值和最大值; 实线为公式计算结果

一般情况下, 如果双极管不进入饱和态, 则差分对延时随工作电流增大而减小. 但图 2

表明, 双极管不进入饱和态的条件下, 差分对延时仍有可能随工作电流增大而增大; 特别是当  $R_b$  和  $T_f$  比较大, 或电流较大时, 这种现象更明显。这种现象在物理上可用扩散电容来解释。双极管的发射结处于正偏压下, 由于少数载流子的注入, 在扩散区内, 都有一定数量的电子和空穴的积累, 而且它们的浓度随正向偏压的变化而变化, 从而形成了扩散电容。扩散电容随正偏压的增加而呈指数形式增加, 参见文献[6]。双极管工作电流增大, 则发射结上的正偏压也增加, 发射结扩散电容  $C_{DE}$  也随之增大。这样, 工作电流增大对差分对的速度将产生两种影响: 第一种是工作电流增大, 对双极管结电容的充放电的电流也增大, 从而使差分对速度提高; 第二种是工作电流增大, 双极管的发射结电容增大, 从而使差分对速度降低。当电流较小的时候, 扩散电容很小, 第一种影响起主要作用, 差分对速度随工作电流增大而提高; 当电流较大时, 扩散电容较大, 第二种影响起主要作用, 差分对速度随工作电流增大而降低。两种影响相互作用, 产生一个速度极大值, 也就是延时极小值。  $T_f$  较大时, 扩散电容较大;  $R_b$  较大时, 基极电流对发射结扩散电容充电的时间常数  $R_b \times C_{DE}$  较大。所以当  $R_b$  和  $T_f$  比较大时, 上述第二种影响在电流不太大时就开始起主要作用, 使差分对延时随工作电流增大而增大。

为了从理论上进一步解释上述结论, 我们对差分对延时公式作了近似推导。由于电荷控制法物理意义清楚, 数学处理比较简单, 因此推导过程中采用了电荷控制法, 详见文献[7]。

对于上述模拟时所用条件, 延时公式

$$t_{pd} = 0.693 [R_B (C_{DE} + C_{TE} + 0.7A_{VO} C_{TC}) + R_e (C_{DE} + C_{TE}) + x(R_C + R_L)(C_{TC} + C_{TS} + C_L)]$$

或

$$t_{pd} = 0.693 [R_b (T_f \frac{I}{2V_T} + C_{TE} + 0.7A_{VO} C_{TC}) + R_e (C_{TE} + T_f \frac{I}{2V_T}) + x(R_C + \frac{2V_T}{I} \times \frac{A_{VO}}{1 + \frac{R_b}{2(1+\beta)V_T/I}} \times \frac{1}{1 + \frac{I}{2V_T} \times R_e}) (C_{TC} + C_{TS} + C_L)]$$

式中  $R_B$  为基极电阻;  $R_b$  为零偏压时的基极电阻, 当小注入时,  $R_B = R_b$ ,  $x$ 、 $C_{TC}$ 、 $C_{TE}$  的表达式见文献[7]。

图 2、3 中曲线全部用 (23) 式算出。从图看出, PSPICE 模拟结果与公式计算结果表现出良好的一致性。这表明该公式适用于各种 BiCMOS 工艺和双极工艺 (包括多晶硅发射极工艺)。

此公式的意义主要有五点:

(一) 从公式我们可以解释双极管模型参数对差分对延时与电流关系的影响; 并根据具体工作条件, 指导工艺制造时重点保证某些参数, 如努力减小  $R_b$ 、 $C_{je}$ , 这里用公式对图 2 作几条说明

(1)  $R_e$  对延时存在两种作用: 电阻越大, 延时越大; 另一方面双极管发射极的负反馈作用, 通过牺牲差分对的电压放大倍数来使速度提高, 使电压放大倍数减小  $1 + g_m R_e = 1 + R_e (I/(2V_T))$  倍。小电流时,  $R_e$  的反馈作用较小,  $R_e$  增大, 延时增大; 大电流时,  $R_e$  的反馈作用较大,  $R_e$  增大, 延时减小。

(2)  $T_f$  较大时, 双极管差分对延时随电流增大, 不仅不减小, 反而增大。这是由于电流越大, 双极管的发射极正向扩散电容越大, (发射极正向扩散电容  $C_{DE} = T_f I_e / (N_f V_T)$ ,  $I_e$  为发

射极电流), 因此延时也越大

(3)  $R_b$  很大时, 双极管差分对延时随电流增大, 不仅不减小, 反而增大 这是由于  $R_b$  较大时, 基极电流对发射结扩散电容充电的时间常数  $R_b C_{DE}$  较大, 而  $C_{DE}$  是随电流增大而增大的, 这一点可以从延时公式清楚地看出  $R_b$  很大时, 公式中的  $I_c \times T_f \times R_b$  这一项很大, 延时主要由此项决定; 电流增大, 延时也就增大

(4)  $B_f$  减小, 延时减小;  $B_f$  较小, 电流较大时, 这种现象更明显 其原因在于,  $R_b$  上存在电压降, 从而使双极管差分对电压放大倍数下降;  $B_f$  减小, 电压放大倍数下降更多, 这样, 输出节点电压摆幅减小, 延时也就减小

(5) 公式中集电结电容和发射结电容相比, 其系数中多乘了一个电压放大倍数, 因而集电结电容对延时的影响就比发射结电容对延时的影响要大得多.

(二) 从公式可以说明差分对延时随电流增大而先减小后增大的原因, 并可以估算出不同双极管的最佳工作条件, 从而指导电路设计. 差分对延时公式中含有电流  $I$  的一次项和负一、负二次项: 电流的一次项使得差分对延时随电流增大而增大, 负一、负二次项使得差分对延时随电流增大而减小, 它们共同作用, 使差分对延时随电流增大而先减小后增大, 从而出现延时极小值 从公式可以估算出差分对延时的极小值和最小功耗延时积及其工作条件. 差分对延时时对电流  $I$  求导数, 则可求得最小延时即其电流; 延时电流的乘积对电流  $I$  求导数, 则可求得最小功耗延时积及其电流

(三) 从公式可以说明差分对电压放大倍数和延时的关系 电流不变, 电压放大倍数越大, 延时越大, 参见图 3(b). 另外, 公式还表明, 设计电路时, 如果要求电压放大倍数较大(如 100), 采用两级放大可以取得比一级放大更小的功耗延时积

(四) 从公式我们可以解释负载电容对差分对延时与电流关系的影响 电流不变, 负载电容越大, 延时越大; 小电流时负载电容对延时的影响很大, 参见图 3(c). 这也说明, 如果要求差分对带动比较大的电容负载, 则应提供较大的工作电流, 才能使速度不至于太慢

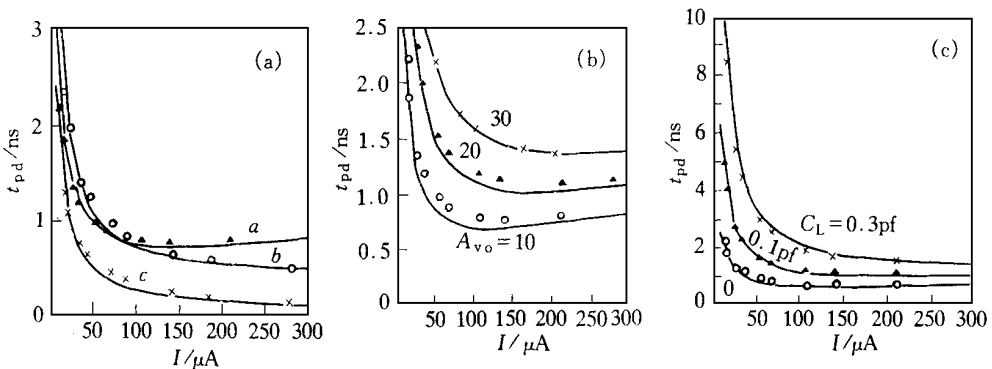


图 3 双极管差分对延时与电流关系

实线为公式计算, 圈、叉和三角为 PSpice 模拟;

(a) a、b、c 分别为工艺 2 和文献[4、5]参数; (b) 不同电压放大倍数  $A_{vo}$ ; (c) 不同负载  $C_L$ .

(五) 可以解释双极管差分对在不同输入电平条件下的延时不同 小信号时延时  $t_{pd}$  和时间常数  $\tau$  的关系为  $t_{pd} = \ln(1 + V_1/V_2) \times \tau$  (参见文献[7]), 此式可以说明  $V_{in}$  从  $V_{ref} - 5mV$  变化到  $V_{ref} + 5mV$  时, 差分对的响应速度比  $V_{in}$  从  $V_{ref} - 50mV$  变化到  $V_{ref} + 5mV$  时要快

## 4 结论

本文结合我们所开发的两种 BiCMOS 工艺, 以双极管差分对为例讨论了双极管模型参数对模拟电路性能的影响。研究表明, 双极管差分对的延时随电流增大而先减小后增大, 在瞬态过程中双极管电流呈指数形式变化。同时推导了双极管差分对的延时公式, 该公式适用于各种 BiCMOS 工艺和双极工艺 (包括多晶硅发射极工艺), 公式的计算结果与模拟结果表现出良好的一致性。研究表明, 双极管的基极电阻  $R_b$  和集电结电容  $C_{jc}$  对电路性能影响很大, 在工艺制作时应努力减小  $R_b$  和  $C_{jc}$ 。对电流较大的应用场合 (如输出级), 则应重点降低电阻  $R_b$ 、 $R_c$ 、 $R_e$ , 从而降低电阻上的压降和功耗, 并减小电路的 RC 延时; 另外, 利用公式可以估算出不同双极管的最佳工作条件; 公式还表明, 设计电路时, 如果要求电压放大倍数较大 (如 100), 采用两级放大可以取得比一级放大更小的功耗-延时积。

**致谢** 本文成文过程中, 曹培栋教授和南德恒教授给予了很大帮助, 盖伟新博士也提出了许多有益的建议, 在此一并表示感谢。

## 参 考 文 献

- [1] 赵巍, “BiCMOS 工艺模拟与试验研究”, 清华大学硕士论文, 1989.
- [2] 乌力吉, “BiCMOS 电压比较器宏单元的研制”, 清华大学硕士论文, 1991.
- [3] 姚立真, 通用电路模拟技术及软件应用 SPICE 和 PSpice, 北京: 电子工业出版社, 1994, 136.
- [4] Eng-Fong *et al.*, IEEE J. Solid-State Circuit, 1988, 23(1): 251~ 259.
- [5] 王阳元, 张利春, 赵宝瑛, 多晶硅发射极晶体管及其集成电路, 北京: 科学出版社, 1992, 467.
- [6] 刘恩科, 朱秉升, 罗晋生, 半导体物理学, 北京: 国防科技出版社, 1989, 172~ 173.
- [7] 代铁军, “八位全平行 BiCMOS 模数转换器设计”, 清华大学硕士论文, 1997.

## Influence of Bipolar Transistor Parameters on Speed of Bipolar Differential Couple

Dai Tiejun and Yang Zhaomin

(Institute of Microelectronics, Tsinghua University, Beijing 100084)

Received 20 December 1996, revised manuscript received 5 June 1997

**Abstract** This paper discusses the influence of different bipolar device parameters on analog circuits. It is studied by looking the response of a bipolar differential coupler to a step input. Approximate analytical formulae for the response are derived. All model parameters used have definite physical meanings. The evaluated response characteristics for different cases are compared with those determined by PSPICE simulations with same sets parameters of different bipolar and BiCMOS processes and the agreement is satisfactory. In most case, the error is less than 10%.

EEACC: 2560J, 2560B, 2570J, 2570B