第4卷 第4期 半 导 体 学 报 Vol. 4, No. 4
1983 年 7 月 CHINESE JOURNAL OF SEMICONDUCTORS July, 1983

掩膜层生长导致 n-GaAs 表面化学组分的变化对微波器件性能的影响

陈克铭 王 森 陈维德 方浦明
(中国科学院半导体研究所)

1982年7月2日收到

提 要

利用 AES 和 ESCA 能谱仪和离子剥离相结合的方法，研究了不同温度下在 n 型 GaAs 上淀积 SiO_2 掩膜层的 n-GaAs (100) 表面化学组分的变化对形成肖特基结和欧姆接触的影响. 在这基础上提出，通常淀积 SiO_2 过程是以淀积 SiO_2 为主，并伴随着 GaAs 本体氧化和 As—O 键中的 As 挥发和氧转移到 Ga 上来形成附加的 Ga_2O_3 的两个物理过程所组成. 解释了 400℃ 淀积 SiO_2 掩膜层的 3mm 混频器各项性能优于 700℃ 淀积 SiO_2 掩膜层的 4mm 混频器，而后者性能不够理想的原因是由于金属/n-GaAs 界面处仍有 β-Ga_2O_3 而引起较多的界面缺陷所致. 在 Au-Ge-Ni/GaAs 界面处很薄的 β-Ga_2O_3 对 Au-Ge-Ni 欧姆接触性能影响不大. 但长期存放后在 Au-Ge-Ni 表面上形成的 Ga_2O_3 对欧姆接触就有影响.

一、引 言

人们在制作 GaAs 肖特基二极管和 MESFET 器件中，比较注意到金属与 GaAs 界面和 GaAs 表面清洁处理及腐蚀的问题，而对于生长掩膜层引起的 GaAs 表面状况变化没有引起足够的重视，而后者对肖特基结和欧姆接触的性能的影响有多大，以及它如何为制造良好的肖特基结和欧姆接触提供最佳条件，是本文所研究的主要问题.

我们知道，在室温下经不同溶液清洗和浸泡的 GaAs 样品都具有十几埃到几十埃的自然氧化膜[1]，因此在 GaAs 上淀积的绝缘膜下，一般总有 10—100 Å 的自然氧化膜，它直接影响电学性质的稳定性[2]. 为了减少或消除这种影响，在淀积 SiO_2 前必须对 GaAs 表面清洁处理和腐蚀，使 GaAs 表面的自然氧化膜减薄到十几埃. 但是要了解淀积绝缘膜引起的 GaAs 表面变化就必须弄清绝缘膜与 GaAs 界面区的化学和物理结构. 我们选取 SiO_2/n-GaAs 界面区作为研究对象，利用 AES 和 ESCA 能谱仪和离子剥离相结合的方法研究了不同温度下淀积的 SiO_2/n-GaAs 界面区的组分以及各种氧化物的分布.

二、实验及其结果

1. 在不同温度下淀积的 SiO_2/n-GaAs 界面区的 ESCA 分析

在 380—400℃ 下，用硅烷分解法淀积的 SiO_2/n-GaAs 界面区的 ESCA 分析示于图 1a，

从图 1a 中看出，SiO_2/n-GaAs 界面处出现 Ga_2O_3 的 ESCA 能峰，其峰值为 191eV（Ga LMM）有时也可观察到 Ga_2O_3 和 GaAs 中 Ga LMM 两能峰强度的变化，但是未观察到 As_2O_3 的 ESCA 能谱．而在 700℃ 下，正硅酸乙酯热分解法淀积的 SiO_2/n-GaAs 界面区的 ESCA 分析示于图 1b．从图 1b 同样看出，在 SiO_2/n-GaAs 界面出现 Ga_2O_3 的 ESCA 能峰（有时亦可观察到 191eV 和 186eV 两能峰强度的变化），未观察到 As_2O_3 的 ESCA 能峰，但是在 SiO_2 中观察到元素 As 存在．我们未观察到 As_2O_3 的能峰是合理的，因为文献 [3] 指出，所形成的 As_2O_3 在 450℃ 下几乎全部挥发，至于在 380—400℃ 下留下的极薄的膜在我们所采用的剥离速率下也观察不到．

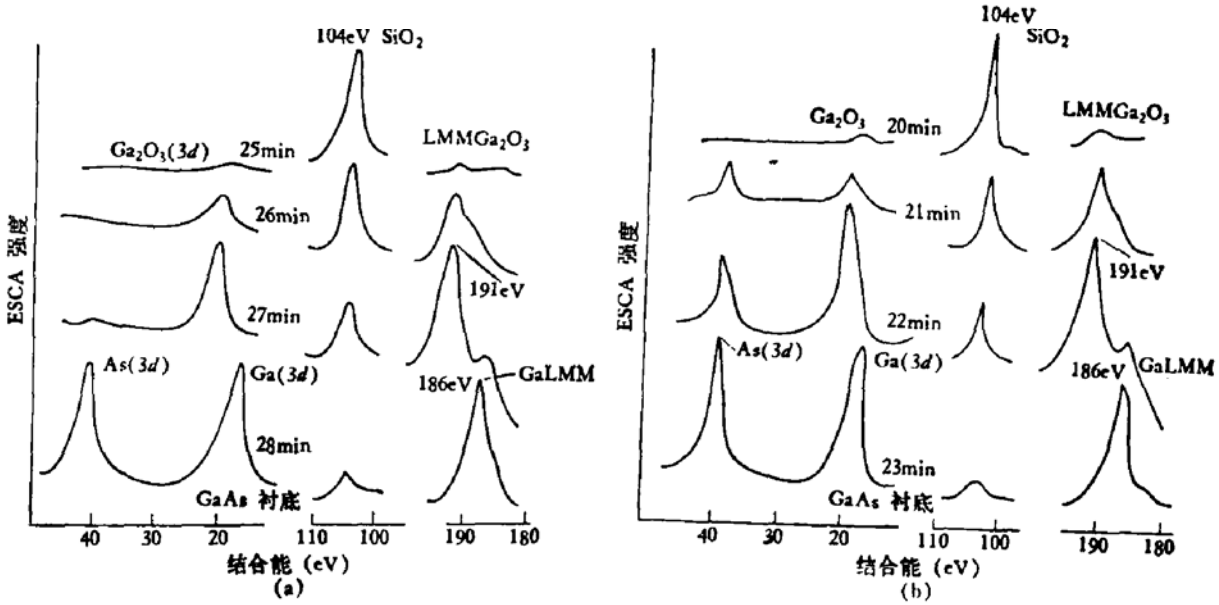

图 1　不同温度下淀积的 SiO_2/n-GaAs 界面区的 ESCA 能谱

2. 去除 SiO_2 后上述两种样品表面区的 ESCA 分析

图 2a 为用 HF 等溶液去除 380—400℃ 下淀积 SiO_2 后 n-GaAs 表面区的 ESCA 能谱．

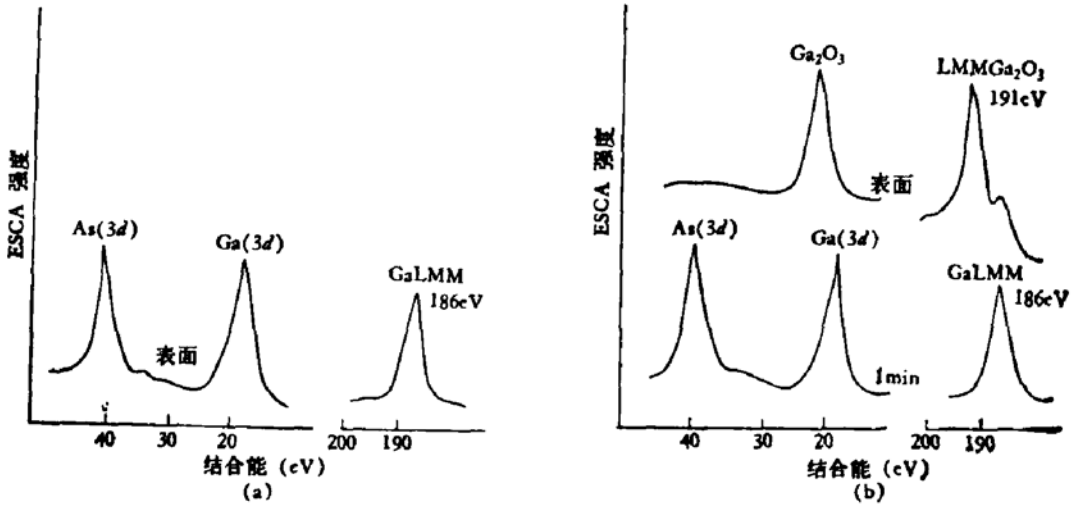

图 2　去除 SiO_2 后 n-GaAs 表面的 ESCA 能谱

从图 2a 中未观察到 Ga_2O_3 和 As_2O_3 ESCA 能峰，而在去掉 700℃ 下淀积的 SiO_2 后 n-GaAs 表面区的 ESCA 能谱(示于图 2b) 中，仍能观察到 Ga_2O_3 的 ESCA 能峰. 这个实验结果表明，380—400℃ 形成的 Ga_2O_3 可溶于腐蚀液，而 700℃ 下加厚的 Ga_2O_3 不溶于腐蚀液. 这与文献 [4, 5] 指出的"低于 500℃ GaAs 表面形成的 Ga_2O_3 是无定形结构，它可溶于腐蚀液，而 700℃ 下 GaAs 表面形成的 Ga_2O_3 是多晶结构简称 β-Ga_2O_3，它不溶于腐蚀液"的结果一致.

3. 上述两种选择性电镀的掩膜层所制造的肖特基二极管的物理参数测量结果

在其他工艺条件保持基本一样的情况下，我们曾用在 400℃ 下淀积 SiO_2 作掩膜层研制了 3mm 混频器，和在 700℃ 下淀积 SiO_2 作掩膜层研制 4mm 混频器. 现将用相同的方法、测量条件、环境和仪器所测的两类混频器性能列于表 1 之中. 从表 1 看出，3mm 混频器的各项性能比 4mm 混频器好. 特别是肖特基结直径为 1μm 的 3mm 混频器比肖特基结直径为 2μm 的 4mm 混频器的烧毁能量大一倍. 为了排除不同外延片的影响，我们曾用同一片外延片和上述仅 400℃ 和 700℃ 淀积 SiO_2 之不同的其他全部相同的工艺制造了 3mm 和 4mm 混频器，并用相同的方法和条件测量了上述各项参数，为了排除不同混频腔的机械应力不同所造成的影响，把两种不同温度淀积 SiO_2 作掩膜制成的 400×400μm^2

表 1

种 类	截止频率	结 直 径	最佳变频损耗	烧毁能量	结的理想因子
3mm 混频器	1800GC	1μm	4.5dB	0.2erg	1.18
4mm 混频器	1500GC	2μm	4.7dB	0.1erg	1.25

芯片中不同面积 (直径 100μm，50μm，10μm，2μm 和 1μm) 的肖特基二极管装入同样混频腔内，只测量烧毁能量和结的理想因子 n，其 n 值列于表 2. 这些测量结果进一步证实了上述结论. 并且还表明，完全相同工艺所制作的不同面积肖特基二极管的烧毁能量仍遵循烧毁能量的理论公式，而且反映肖特基结质量的理想因子 n 都随肖特基二极管的面积变化，但是 400℃ 淀积 SiO_2 作掩膜层的二极管的 n 值随面积的变化比 700℃ 的缓慢，而且用低温工艺得到的肖特基二极管管芯成品率也比用高温淀积工艺的高.

表 2

结 直 径	100μm	50μm	10μm	2μm	1μm
400℃ 掩膜层的肖特基结的 n 值	1.04	1.06	1.08	—	1.18
700℃ 掩膜层的肖特基结的 n 值	1.08	1.12	—	1.25	—

4. 上述两种掩膜层对欧姆接触性能的影响及应注意的问题

实验结果表明，当用 700℃ 淀积 SiO_2 作掩膜层时，在 Au-Ge-Ni 合金和 n-GaAs 之间留下的 β-Ga_2O_3 薄层对欧姆接触性能的影响不大. 因为 β-Ga_2O_3 层是很薄的，它阻挡不住

经 450℃ 合金的 Ni 促使大量 Ge 往 GaAs 内扩散，同时 Ga 及 As 外扩散，特别是 Ga 外扩散到 Au-Ge-Ni 的表面，在界面处形成 n^+ 层并成为良好的欧姆接触，和在 Au-Ge-Ni 与 GaAs 间无 β-Ga_2O_3 层一样，因此用 400℃ 和 700℃ 淀积 SiO_2 作掩膜层的比接触电阻基本上是一样的. 此外我们还用 AES 和 ESCA 分析了经长期存放的上述样品. 首先可在 Au-Ge-Ni 表面区观察到 Ga_2O_3 的 ESCA 能峰，有时也观察到 As_2O_3 能峰. 所观察到这些能峰是由于 Ga 和 As，特别是 Ga 外扩散到 Au-Ge-Ni 电极表面[7]，并在空气中氧化而形成 Ga_2O_3 和 As_2O_3，其能谱示于图 3. 如果用这种表面已氧化了的 Au-Ge-Ni 合金作电极，当然就会使电极键合不紧密，造成虚焊现象，最后导致欧姆接触恶化.

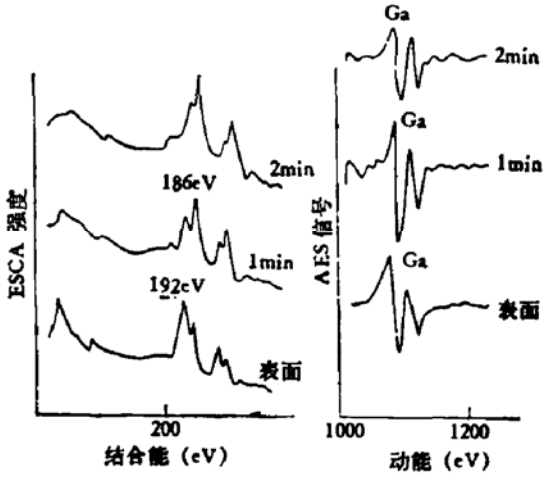

图 3　Au-Ge-Ni/n-GaAs 表面区的 AES 和 ESCA 能谱变化

三、分析和讨论

上面已说明在室温下由溶液或空气中形成的很薄的氧化物主要是 Ga_2O_3，但也带有一定量的 As_2O_3. 淀积 SiO_2 后的 GaAs 样品的 ESCA 能谱图 1 意味着在等于或高于 400℃ 一定量的氧气氛中淀积 SiO_2 过程，实质上是以淀积 SiO_2 为主，并伴随着 GaAs 本体氧化以及 As—O 键中的 As 挥发而使氧转移到 Ga 上来，并形成附加的 Ga—O 键的物理过程. 这一过程的后一部分很像文献 [3] 中提出的退火对已吸附了氧的 GaAs 表面作用的过程. 同时我们可预期一般的淀积氧化膜的物理过程都是上述两个物理过程的综合结果.

由于 700℃ 淀积 SiO_2/n-GaAs 界面处存在不溶于腐蚀液的 β-Ga_2O_3，因此样品在电镀前（开窗口后）的清洗、腐蚀无法去掉 β-Ga_2O_3，故镀 Ni 后 Ni/n-GaAs 界面处仍有 β-Ga_2O_3 而且 Ga/As 比值偏离 1，界面缺陷多. 而 400℃ 淀积 SiO_2/n-GaAs 界面处的无定形 Ga_2O_3 可溶于腐蚀液，所以窗口内 GaAs 表面可不包含 Ga_2O_3，或只有极薄的 Ga_2O_3. 这样 Ni/n-GaAs 界面处 Ga/As 比值接近 1，界面缺陷少. 由于制作 SiO_2 掩膜层的条件不同带来的 n-GaAs 表面缺陷密度不同，又在不同缺陷密度的表面上制作肖特基结，结的性能当然不同. 因此以 400℃ 淀积 SiO_2 作掩膜层的 3mm 混频器各项性能均优于 700℃ 淀积 SiO_2 作掩膜层的 4mm 混频器是完全可以解释的. 4mm 混频器性能不够理想的原因是界面处 β-Ga_2O_3 引起较多的界面晶体缺陷. 特别应当注意的是 3mm 混频器比 4mm 混频器烧毁能量提高 2—3 倍，我们知道所谓烧毁能量，是微波的尖脉冲通过二极管以击穿形式毁坏二极管所需要的电磁波能量. 击穿与结的完整状况直接有关. 所以界面缺陷少的肖特基二极管可以有较大的烧毁能量. 而界面晶体缺陷多（即存在 β-Ga_2O_3）的肖特基结的烧毁能量低，从电磁能和热能聚集或散失观点来看也是可以理解的. 反之，在排除其他可能导致烧毁的原因下，依据肖特基结的烧毁能量的增减量可以估计含有 β-Ga_2O_3 的肖特基结界面缺陷密度的相对量. 如果我们知道界面处 Ga/As 比值等于 1 的肖特基结的烧毁能量值，就可以确定由于 β-Ga_2O_3 所引起的金属/n-GaAs 界面缺陷密度的绝对值，这就可

以为这种金属/n-GaAs 界面缺陷密度提供实验值.

另一方面,理想因子 n 随结面积变化是由于结的"边缘效应"引起的. 因为边缘效应可增大漏电流,影响电流和电压关系的 I-V 特性,所以增大结面积可减小边缘效应,这就导致改善理想因子 n 值. 如果我们将那些含缺陷较多的结的面积减小,则有可能使缺陷在结的边缘处出现的机率比原含缺陷少的结大,"边缘效应"也随之增加,这样,结面积的减小对理想因子 n 的影响就越大. 由于我们制备了含有较少界面晶体缺陷的肖特基结,因此 n 值的变化随结面积的减小就缓慢了.

四、结 束 语

1. 我们首先考虑到掩膜层对肖特基二极管性能的影响,提出消除 GaAs 表面的 β-Ga_2O_3 是改善界面性质及提高二极管性能的重要途径.

2. 我们首先提出,通常淀积 SiO_2 过程是以淀积 SiO_2 为主并伴随 GaAs 本体氧化和 As 挥发,As—O 键的氧转移到 Ga 上来并形成附加的 Ga_2O_3,这两个物理过程是同时进行的.

3. 我们解释了 400℃ 淀积 SiO_2 作掩膜层的 3mm 混频器的性能优于 700℃ 淀积 SiO_2 作掩膜层的 4mm 混频器性能,特别是烧毁能量的差别的原因.

4. 我们观察到合金后的 Au-Ge-Ni 和 GaAs 欧姆接触中 Ga 和 As 外扩散到电极表面并氧化形成 Ga_2O_3,有时还有 As_2O_3.

5. 我们观察到理想因子 n 随肖特基结面积变化及其与原含有缺陷量的关系,并予以解释.

参 考 文 献

[1] A. C. Adams and B. R. Pruniox, *J. Electrochem, Soc.*, **120**, 408(1973).
[2] N. Suzuki, T. Hariu and Y. Shibata, *Appl. Phys. Lett.*, **33**, 761(1973).
[3] C. Y. Su, I. Lindau, P. R. Skeath, P. W. Chye and W. E. Spicer, *J. Vac. Sci. Techn.*, **17**, 936 (1980).
[4] S. P. Muraka, *Appl. Phys. Lett.*, **26**, 180(1978).
[5] T. Sugano, F. Koshiga, K. Yamasaki, Q. K. Ho and Y. Hiayma, Journal of the Faculty of Engineering, University of Tokyo, B VXXXV, No. 4(1980).
[6] 混频器研制组,半导体学报,**1**, 234(1980).
[7] Y. Bobinson, *Solid State Electroonics*, **18**, 331(1975).

Influence on Microwave Device Performance of n-GaAs Surface Chemical Composition Deviation Induced by Mask Layer Growth

Chen Keming, Wang Sen, Chen Weide and Fang Puming

(Institute of Semiconductors, Academia Sinica)

Abstract

The influence of (100) n-GaAs surface chemical composition deviation on characteristics of Schottky barrier and ohmic contact is investigated using ϕ550 AES/ESCA system with ion sputtering. The deviation is formed while SiO_2 deposited at different temperatures on n-GaAs is used as a mask. On the basis of the above studies it is suggested that the usual SiO_2 deposition process is composed of two physical processes, i.e. primarily the SiO_2 deposition and the arsenic volatilization followed by oxygen from As-O bonds transfer to Ga to form additional Ga-O bonds. The answer is given to why the performance of a 3 mm mixer using SiO_2 deposited at 400°C as mask is superior to that of a 4 mm mixer using SiO_2 deposited at 700°C, and it is shown that unsatisfactory performances of the latter are due to the β-Ga_2O_3 still existing at Ni/n-GaAs interfaces and leading to more defects. However, a very thin β-Ga_2O_3 film has no significant effect on Au-Ge-Ni ohmic contact performance, only Ga_2O_3 formed on surfaces of Au-Ge-Ni alloy through oxidation in air after a long storage has a certain influence.