

640 × 480 TFT-AMLCD 有源层的制备

葛长军 靳在渊 成建波

(电子科技大学光电子技术系 成都 610054)

摘要 从理论上分析了 a-Si H 薄膜晶体管(TFT)有源层——a-Si H 薄膜的光电特性、厚度及淀积均匀性、稳定性、重复性对 TFT 工作性能的影响,并根据此分析,在实验的基础上对 a-Si H 淀积工艺进行了优化,找到了最佳淀积工艺,并介绍了淀积室电极结构。用此工艺,作者在美制备出高质量的 640 × 480 像素的 a-Si H 薄膜晶体管-有源矩阵液晶显示器(TFT-AMLCD),其对比度为 100:1,灰度 24 级,开口率大于 50%,开关比大于 1×10^7 。

PACC: 6130, 6140, 6855, 6860, 8115H

1 引言

当前,作为电视及其它高档显示用的液晶显示器(LCD)几乎均采用有源矩阵驱动方式,这是因为有源矩阵液晶显示器(AMLCD)既保持了液晶显示的轻、薄、低压、低功耗特点,又具有阴极射线管(CRT)那样的大容量、高象质的显示性能。其中 a-Si H 薄膜晶体管-液晶显示器(TFT-LCD)又因其工艺性能好、开关比高、显示性能优良而倍受重视。作为 TFT 有源层的 a-Si H 的光电特性对 TFT 的工作性能起着关键性作用^[1],因此有必要找到淀积 a-Si H 的最佳工艺。

2 a-Si H 薄膜的性能对 TFT 工作特性的影响

在液晶显示中,TFT 只作为开关元件,即只工作在开态("on")和关态("off")两个极端情况。在"on"态时,开态电流 I_{on} 为^[2]:

$$I_{on} = - \frac{W \mu_{fc} C_i}{L} [(V_G - V_T)V_D - \frac{1}{2}V_D^2] \quad (1)$$

其中

$$V_T = 2V_F + V_{ms} - \frac{Q_B}{C_i} - \frac{Q_{fc}}{C_i} \quad (2)$$

在"off"态时,关态电流 I_{off} 为^[3]:

$$I_{off} = \frac{W}{L} q \sqrt{\frac{k}{r}} T^{3/2} e^{-E_{opt}/(2kT)} (\mu_c + \mu_p) V_D d \quad (3)$$

葛长军 男,1965 年生,博士生,工程师,从事液晶显示方面的研究工作
成建波 男,1936 年生,博导,教授,从事显示器件的研究工作
1997-10-04 收到,1997-12-26 定稿

其中 W 为沟道宽度; L 为沟道长度; μ_{fe} 为电子迁移率; C_i 为绝缘层电容; V_T 为阈值电压; V_G 为栅压; V_D 为源、漏间电压; V_F 为 a-Si H 的费米势; V_{ms} 为栅极与有源层间的接触电位差; Q_B 为耗尽区饱和时 a-Si H 表面电荷的面密度; Q_{fc} 为绝缘层中电荷的面密度; d 为 a-Si H 膜厚; E_{opt} 为光学禁带宽度; T 为温度

要实现高质量的显示 I_{on} 、 I_{off} 需满足^[2]:

$$I_{on}/I_{off} > 10^5 \sim 10^6 \quad (4)$$

(1) 式是以平面结构 TFT 管为例根据 N 沟道 MOS 管理论推导出的, 对于目前流行的交迭结构的 TFT, 相当于在沟道与源、漏之间增加了两串联电阻 R_{SG} 、 R_{DG} , 其它条件同平面结构相同, 由于 TFT 的有源层很薄, 因此 R_{SG} 、 R_{DG} 很小, 可忽略不计, 同理可推出 (1) 式。当然对于此种结构, 有源层越薄, R_{SG} 、 R_{DG} 越小, I_{on} 也就越大。同时从 (3) 式可看到, d 越小, I_{off} 越小, 这就是为什么有源层越来越薄的原因, 这与张少强等人^[4]的结论一致。由 (1) 式知 μ_{fe} 越大, I_{on} 越大。另外, 由于悬挂键和受主都可以捕获电子, 故当 a-Si H 定域态密度下降时, 相当于受主浓度 N_A 下降, 因此, V_F 、 Q_B 下降, 从而使 V_T 下降, 促使 I_{on} 增大。

由 (3) 式可知道, E_{opt} 增大, I_{off} 减小; 而 E_{opt} 随定域态密度增大而增大。 (3) 式中的 $\sqrt{\frac{k}{r}}$ 和 a-Si N_x 的界面态有关, 若二者的界面干净, 界面态小, 则 I_{off} 也小, 故 a-Si N_x 和 a-Si H 的淀积一般都是连续的以减小污染, 降低界面态。同时也可利用氢等离子体对 a-Si N_x /i- a-Si H 界面进行钝化处理以降低界面态。

在实用的 TFT 中, 都有 n^+ a-Si H 层以形成欧姆接触。非晶硅的掺杂难度与定域态有关, 当定域态密度降低时, 易于掺杂, 而定域态密度的高低又与氢含量的多少及氢的存在方式有关。

若 a-Si H 薄膜的均匀性差将引起 I_{on} 、 I_{off} 值的变化, 造成显示器像素电压波动, 从而引起液晶显示器显示质量的劣化, 同时 a-Si H 薄膜淀积工艺的稳定性、重复性的好坏将直接影响着液晶显示器显示质量的稳定性和液晶显示器生产的重复性的好坏, 而 a-Si H 薄膜的均匀性和淀积工艺的稳定性、重复性直接与淀积室电极结构有关。

由此, 我们研究 a-Si H 的氢含量、淀积速率、定域态密度、光学禁带宽度和迁移率等光电特性及淀积薄膜的均匀性、稳定性、重复性同淀积工艺、淀积室电极结构的关系, 以找出最佳的淀积工艺和淀积室电极结构对提高 a-Si H TFT-AMLCD 的显示质量是十分必要的。

3 a-Si H 薄膜的性能、淀积速率同淀积工艺的关系

a-Si H 的性能、淀积速率取决于等离子增强化学气相淀积 (PECVD) 的工艺条件, 其中主要是衬底温度 T_s 、射频功率密度 P_w 、气体流量 F 及流量比 ($SiH_4/H_2 + SiH_4$) 等参数及淀积室的电极结构。

3.1 淀积速率 S 及淀积均匀性

高的淀积速率有利于降低器件的成本, 因此在保证膜的质量的前提下应尽量提高淀积速率。

淀积速率 S 随流量比的增加而增加 (见图 1), 这是因为随 SiH_4 流量在总流量中所占比例的增加, 反应室中 SiH_4 的分压将增大, SiH_4 的分解反应加快, 使等离子体中 SiH 浓度

[SiH]和H浓度[H]增大,而淀积速率同[SiH]和[H]近似成正比^[5],故要提高SiH₄的浓度,从而使淀积速率增加 在美国期间,我所在的公司就是用纯SiH₄淀积a-Si:H来制做高质量TFT-AMLCD的

随流量和射频功率密度的增加,淀积速率明显增加,这主要是因为[SiH][H]的增大造成的 当然,若流量或射频功率过大,将导致“黄粉”的产生,使a-Si:H质量下降 要杜绝“黄粉”的产生,一是要选择匹配的流量和射频功率,流量与射频功率应同步增大或减小;二是要在进气口(见图2)对反应气体进行预加热,当衬底温度为240~250℃时,反应气体温度选择170~180℃时为最好;三是要选择合适的极间距离(d₁),极间距离较大时,易形成“黄粉”,从我们的经验来看,d₁取为23mm左右时最合适;四是尽量选用纯SiH₄和较高的反应气体压强,并适当提高衬底温度

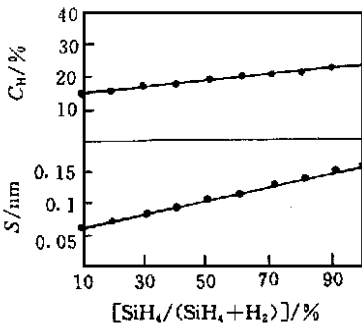


图1 淀积速率S、氢含量C_H与流量比[SiH₄/(SiH₄+H₂)]的关系

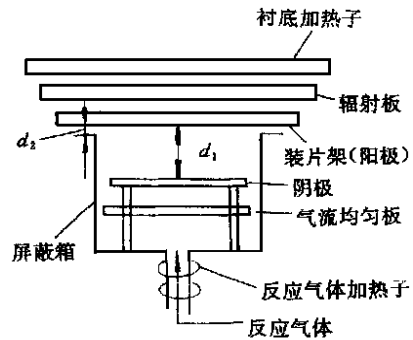


图2 PECVD系统电极结构图

随衬底温度的上升,淀积速率缓慢上升,但不明显 当d₁固定后,淀积速率随反应气体压强的增加先是增加,达最大值后又缓慢下降,当d₁为23mm反应气体压强为60Pa左右时淀积速率最大

从前面的分析来看,要获得高质量的有源矩阵液晶显示器必须首先获得均匀性好的a-Si:H薄膜 要提高a-Si:H薄膜的均匀性必须做到:射频在阴、阳极间形成的电场和反应气体在整个反应区的流动都是均匀的 这就需要按照射频等离子体理论和空气动力学对PECVD系统的电极进行精心设计(见图2).阴、阳极板的平面度公差最好小于0.2mm;在整个反应区,d₁的误差要求小于±2%以实现电场的均匀,d₂的误差小于±4%以实现反应气体流动的均匀;阴极和气流均匀板上要均匀打孔,当孔直径为2mm,孔间距为4mm时效果最好;片子的固定不能用夹子(否则夹子将破坏电场的均匀性),而把片子镶嵌在阳极里,片子下表面(淀积薄膜的一面)离阳极下表面的距离应小于0.3mm,片子上表面离阳极上表面的距离应小于0.5mm,否则淀积的薄膜会呈现中间薄四周厚的现象;另外要说明的是反应气体流动方向需垂直于衬底表面,若采用平行于衬底表面流动的方式则要破坏薄膜的均匀性 在采用上述措施后,在4英寸片子上淀积的a-Si:H薄膜的厚度偏差仅有±1~2%,在1300cm²大小的衬底上淀积的a-Si:H薄膜的厚度偏差也仅有±4%,完全能够满足制作高质量TFT-AMLCD的要求 上述电极结构可提高a-Si:H薄膜的厚度均匀性,而薄膜的

其它光电特性不受电极结构的影响, 这同 Myburg 等人^[6]的结论一致

要保证 TFT 的有源层厚度均匀还需 n^+ 层的均匀刻蚀, 可采用等离子体对 n^+ 层进行均匀刻蚀, 反应气体为 $CF_4 + 8\% O_2$, 在刻蚀时, 在片子上放一个同片子一样大小的金属环可大大增加 n^+ 层刻蚀的均匀性, 其原因尚不太清楚

3.2 氢含量 C_H 、定域态密度 $g(E)$ 和光学禁带宽度 E_{opt}

E_{opt} 随定域态密度的下降而下降, 反之亦然, 而定域态密度的高低又与氢含量的多少及氢的存在方式有关, 因此我们将氢含量 C_H 、定域态密度 $g(E)$ 和光学禁带宽度 E_{opt} 放在一块讨论

随衬底温度 T_s 和射频功率密度 P_w 的上升, 氢含量减少. T_s 和 P_w 升高后, 淀积物表面的氢原子热运动动能增加, 使得相当多的氢原子具有的能量超过它的激活能, 淀积物表面氢原子易于脱离其表面进入等离子体中; 而且 P_w 上升后, 高能离子、原子团对淀积物表面的持续轰击, 也会造成受撞击的氢原子脱离淀积物表面进入等离子体中. 故随衬底温度和射频功率密度的上升, a-Si:H 的氢含量将减少. 随 SiH_4 流量比或总流量的增加, 氢含量缓慢上升(见图 1).

定域态密度 $g(E)$ 和光学禁带宽度 E_{opt} 随 T_s 上升先是降低, 然后又上升(见图 4). 随 T_s 的升高, 原子的热运动加剧, 原子在淀积物表面运动的范围增大, 在适当条件下, 可减少 a-Si:H 中无规网络的结构缺陷; 同时, 从我们所测样品的红外透过率曲线可看出 a-Si:H 中的 SiH_2 的相对含量急剧地随 T_s 的上升而下降, a-Si:H 中的氢更多的是以 SiH 原子团的形式存在, 而 $g(E)$ 的变化是与 SiH/SiH_2 的变化成反比的^[7], 所以随 T_s 升高, $g(E)$ 和 E_{opt} 先是降低. 但是, 随 T_s 的升高, 氢的总含量亦有减少, 有造成更多悬挂键的趋势, 在 T_s 不是太高时, 此种效果不是太显著, 当衬底温度上升到一定程度, 会使氢的总含量下降很多, a-Si:H 中的 SiH 、 SiH_2 原子团都下降得很厉害, 当 SiH 下降得太多时, $g(E)$ 就反而会上升, E_{opt} 也就随之上升.

随射频功率密度的增加, $g(E)$ 和 E_{opt} 都上升(见图 3). 这同 John L. Crowley 等人的结论相一致^[8]. 流量比和总流量的变化对 $g(E)$ 和 E_{opt} 的影响不明显

由前面的分析可知欲使 I_{on} 增大, 需 $g(E)$ 下降; 欲使 I_{off} 减小, 需使 $g(E)$ 增大, 因此 I_{on} 与 I_{off} 对 $g(E)$ 的要求是矛盾的, 所以选择淀积本征层 a-Si:H 的最佳工艺参数时, 对 $g(E)$ 的选择并非越小越好. 但在 n^+ 层的淀积时, $g(E)$ 越低越易于掺杂. 所以本征层和 n^+ 层 a-Si:H 的最佳工艺参数是不一样的, 淀积 n^+ 层的功率密度要比淀积本征层的功率密度低得多(它们分别为 $0.1W/cm^2$ 和 $0.18W/cm^2$, 见图 3).

另外, 为了提高 a-Si:H 薄膜质量的稳定性和保证其好的重复性, 应做到: 一是 a-Si:H 和 a-Si:H 应连续淀积, 以减少二者间的界面态, 提高 I_{on} 和 I_{on}/I_{off} ; 二是淀积室在不淀积薄膜时应一直保持恒温和高真空, 以防止电极上的淀积物脱落而破坏衬底上淀积的薄膜的质量, 同时可有效地防止针孔与短路; 三是应在正式淀积薄膜之前先用大流量 Ar 气流冲洗淀积室, 然后再用反应气流冲洗淀积室, 以防止不需要的气体分子参与反应破坏膜

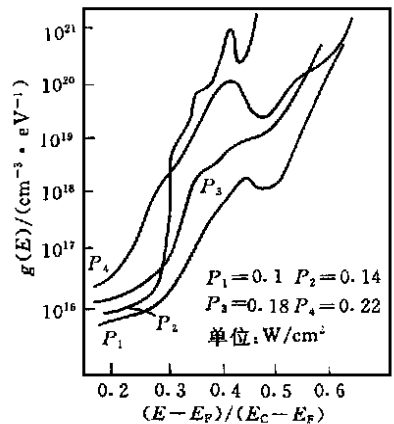


图 3 射频功率密度对定域态密度的影响

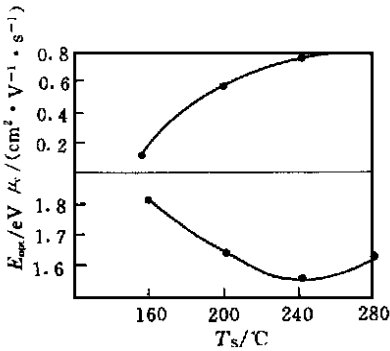


图 4 光学禁带宽度 E_{opt} 、
电子迁移率 μ_c 与
衬底温度 T_s 的关系

的质量;四是应采用多淀积室,各层膜分别用不同的淀积室淀积

3.3 电子迁移率 μ_c

随射频功率密度的上升,电子迁移率将下降。这是因为随射频功率密度的上升,离子、原子团对淀积物表面的撞击将增大,a-Si:H 的结构缺陷上升,这相当于晶粒减小了,电子运动的自由程随之减小,电子与晶界间的碰撞几率增大,故电子迁移率减小。同时,随高频功率密度的增大,a-Si:H 中氢的总含量大大下降,SiH 原子团迅速减少,SiH₂ 原子团增多,使 a-Si:H 表面的悬挂键数量增多,晶格散射加大,导致电子迁移率下降

随衬底温度 T_s 的上升,电子迁移率将增大(见图 4)。流量比和总流量的变化对电子迁移率的影响不明

显,但 SiH₄ 流量过大时会产生“黄粉”现象,使 a-Si:H 的局部电子迁移率减小

制备交迭结构的 TFT 时,可在淀积完 a-Si₃N₄:H 之后,先淀积 20nm 左右的 a-Si:H,然后用 H₂ 等离子体对 a-Si:H 进行退火可使电子迁移率提高到 1cm²/(V·s) 以上;为提高电子迁移率也可在 a-Si₃N₄:H 淀积完后淀积 20nm 左右的 $\mu\text{c-Si:H}$ (此时反应气体为 5% SiH₄+ 95% H₂),然后再淀积本征 a-Si:H。

4 结论

经过上述理论分析和实验研究之后,我们对 a-Si:H 薄膜的 PECVD 淀积工艺进行了优化,获得了综合性能最佳的薄膜。优化的工艺参数如下: $T_s = 240^\circ\text{C}$, $P_w = 0.18\text{W}/\text{cm}^2$ (n^+ 层的 $P_w = 0.1\text{W}/\text{cm}^2$), 纯 SiH₄, 流量为 35sccm, 反应室压强 60Pa, 阴、阳极间距 23mm。

作者曾在美国宾州 Solarex 公司利用上述工艺参数制备出 640 × 480 像素的 a-Si:H TFT-AMLCD, 其对比度为 100:1, 灰度 24 级, 开口率大于 50%, 其中 TFT 的特性曲线如图 5 所示, 开态电流 I_{on} 达 $1.9 \times 10^{-5}\text{A}$, 关态电流 I_{off} 小于 $1 \times 10^{-12}\text{A}$, 开关比大于 1×10^7 。

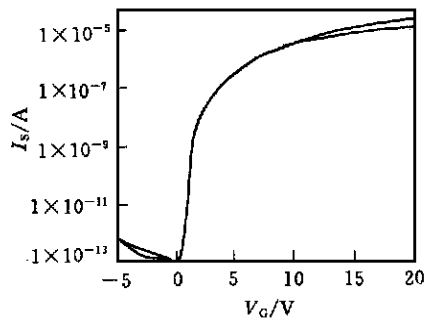


图 5 TFT 的工作特性曲线

参 考 文 献

[1] 丁晖,徐重阳,邹雪城,等,光电子技术,1997,17(1):28~32
 [2] [日]金子英二著,王新久,田建民译,液晶电视,北京:电子工业出版社,1991.
 [3] M. Shur, M. Hack, J. Appl Phys, 1984, 55(10): 3831~3842

- [4] 张少强, 徐重阳, 邹雪城, 等, 电子学报, 1997, 25(2): 53~ 56
- [5] 何宇亮, 陈光华, 张仿清, 非晶态半导体物理学, 北京: 高等教育出版社, 1989
- [6] G M yburg, R. Swanepoel, Jpn. J. Appl Phys , 1988, 27(6): 899~ 907.
- [7] Y. M ishima, S. M iyazaki, M. Hirose, Philo. Mag , 1982, 46(1): 1~ 12
- [8] John L. Crowley, Solid State Technol , 1992, 35(2): 94~ 97.

Fabrication of Active Layer Used in 640 × 480 TFT-AMLCD

Ge Changjun, Jin Zaiyuan, Cheng Jianbo

*(Department of Optoelectronics Technology, University of Electronic Science
and Technology of China, Chengdu 610054)*

Received 4 October 1997, revised manuscript received 26 December 1997

Abstract The influence of a-Si H film on the characteristic of TFT is theoretically analysed. The effect of the deposition condition on the electronic and optical properties of a-Si H film is investigated in detail on the basis of experiments. The best deposition condition has been obtained and the electrode structure of deposition chamber is described. A high performance 640 × 480 pixels a-Si H TFT AMLCD has been fabricated, performance figures for the device include: contrast 100 1; gray levels 24 levels; aperture efficiency > 50%; on/off current ratio > 1×10^7 .

PACC: 6130, 6140, 6855, 6860, 8115H