

# 多晶硅薄膜应力特性研究

张国炳 郝一龙 田大宇 刘诗美 王铁松 武国英

(北京大学微电子学研究所 北京 100871)

**摘要** 本文报道了低压化学气相淀积(LPCVD)制备的多晶硅薄膜内应力与制备条件、退火温度和时间及掺杂浓度关系的实验研究结果,用XRD、RED等技术测量分析了多晶硅膜的微结构组成。结果表明,LPCVD制备的多晶硅薄膜具有本征压应力,其内应力受淀积条件、微结构组成等因素的影响。采用快速退火(RTA)可以使其压应力松弛,减小其内应力,并可使其转变成为本征张应力,以满足在微机电系统(MEMS)制备中的要求。

PACC: 6220, 7360F, 6860

## 1 引言

多晶硅薄膜由于其特有的导电特性和易于实现自对准工艺的优点,在大规模集成电路(VLSI)的制备中有着广泛的应用。对多晶硅薄膜的导电特性已进行了深入的研究<sup>[1]</sup>。近年来,随着集成电路的发展,特别是微机电系统(MEMS)的兴起,多晶硅膜作为MEMS中的基本结构材料,其机械特性直接影响着器件的性能和稳定性、可靠性。

在MEMS应用中要求多晶硅膜本身具有较小的张应力且膜内有小的应力梯度,如果多晶硅膜内应力过大,会使MEMS结构层形变甚至断裂,造成器件失效。所以,控制制备工艺条件,使其具有较小的张应力,成为MEMS制造工艺中的一个很关键的问题<sup>[2,3]</sup>。本文对LPCVD多晶硅薄膜的应力特性进行了实验研究,主要包括:制备工艺条件、退火温度和时间、掺杂浓度和微结构组成对其应力特性的影响。实验中采用薄膜全场应力测试系统测量薄膜的应力,用X光衍射(XRD)及反射电子衍射(RED)等技术测量分析了多晶硅膜的微结构组成。

## 2 实验

### 2.1 实验样品制备

实验样品采用在N型(100)单晶硅衬底热生长300~500nm厚的SiO<sub>2</sub>膜,再用低压化学气相淀积生长多晶硅薄膜,工艺条件为:淀积温度分别为575和610,压力30Pa,硅烷

张国炳 男,1937年出生,教授,从事半导体器件物理及VLSI和MEMS中薄膜结构特性及应用研究  
郝一龙 男,1963年出生,副研究员,从事VLSI多层互连技术及MEMS器件和制备工艺研究  
1998-02-13收到,1998-08-25定稿

流量 20sccm; 淀积速率分别为 3.3nm/m in 和 6.5nm/m in; 膜厚 2 $\mu$ m 和 800nm; 离子注入磷(P<sup>+</sup>)对多晶硅掺杂; 为研究应力特性与退火温度的关系, 我们采用快速退火(N<sub>2</sub>保护), 退火温度从 800~ 1100 , 退火时间 30S, 并在 1100 下改变退火时间(10~ 60 秒)。

## 2.2 薄膜应力测量

采用我所研制的薄膜全场应力测试仪测量多晶硅薄膜应力<sup>[4]</sup>。用光偏振相移干涉原理, 通过测量由于薄膜应力引起的衬底形变或曲率半径的变化, 再转换成薄膜应力, 其应力分布可表示为:

$$\sigma(x, y) = \frac{\alpha_x + \alpha_y}{2} = \frac{ET_s^2}{6(1-\nu) t_f} \left[ \frac{\partial^2 W(x, y)}{\partial x^2} + \frac{\partial^2 W(x, y)}{\partial y^2} \right] \quad (1)$$

其中  $E$  和  $\nu$  为硅衬底的扬氏模量和泊松比;  $T_s$  和  $t_f$  分别为衬底和薄膜的厚度。该测量系统有下列优点: (1) 应力测量具有全场性, 可在整片上同时测量形变和应力分布; (2) 测量精度高, 可达 10N/cm<sup>2</sup> 量级(形变量小于 63nm); (3) 测试范围为 1 $\times$ 10<sup>2</sup>~ 1 $\times$ 10<sup>6</sup>N/cm<sup>2</sup>。实验中, 我们采取分别测量膜淀积前后、退火前后的基片形变, 根据上式计算出膜的应力值。

## 2.3 多晶硅薄膜微结构组成的分析

采用 X 光衍射技术(XRD)测量分析了多晶硅膜的相结构组成, 仪器为日本理光 DMA X-2400 型 X 光衍射仪(Cu)靶。测量衍射峰的半高宽(FWHM), 根据 Scherrer 公式<sup>[5]</sup>可算出晶粒尺寸:

$$D = k\lambda/\beta(2\theta)\cos\theta \quad (2)$$

式中  $K=0.9$ ;  $\lambda=0.15409\text{nm}$ ;  $\theta$  为 Bragg 角;  $\beta(2\theta)$  为经修正后的半高宽。

# 3 实验结果和讨论

## 3.1 淀积条件和离子注入掺杂对多晶硅膜本征应力的影响

表 1 给出了不同淀积温度和不同离子注入掺杂浓度的多晶硅薄膜应力测量结果。

表 1 不同淀积温度和离子注入掺杂浓度对应力的影响

编号	1#	2#	3#	4#	5#	24#	25#	
淀积温度/	610	610	610	610	610	575	575	
注入掺杂	能量/keV 浓度/cm <sup>-2</sup>	100 4 $\times$ 10 <sup>14</sup>	100 8 $\times$ 10 <sup>14</sup>	100 8 $\times$ 10 <sup>15</sup>	未注入	未注入	100 2 $\times$ 10 <sup>16</sup>	未注入
应力 ( $\sigma \times 10^6 \text{N} \cdot \text{cm}^{-2}$ )	掺杂前	- 1.35	- 2.04	- 1.71	- 1.69	- 2.13	- 0.31	- 0.19
	掺杂后	- 1.45	- 2.10	- 2.06	- 1.69	- 2.03	- 0.75	- 0.19

表 1 测量结果表明, 575 和 610 淀积的多晶硅薄膜, 其应力为均压应力, 但 575 淀积膜的应力明显低于 610 淀积膜的应力。离子注入掺杂在未退火前使多晶硅膜的压应力增加。

## 3.2 退火温度对多晶硅薄膜本征应力的影响

图 1 给出了不同淀积温度、不同掺杂浓度的多晶硅薄膜的本征应力随退火温度变化的测量结果。可以看出, 多晶硅薄膜本征压应力随退火温度升高而减小, 说明退火温度升高使多晶硅膜内应力松弛。在开始阶段, 应力松弛的温度与掺杂浓度有关, 未掺杂多晶硅膜的应

力松弛温度约为 1000 ，而掺杂后使多晶硅膜的应力松弛温度降低 当退火温度大于 1000 时, 570 淀积的多晶硅薄膜应力可从压应力转变为张应力, 而 610 条件下淀积的多晶硅薄膜则需较高的温度

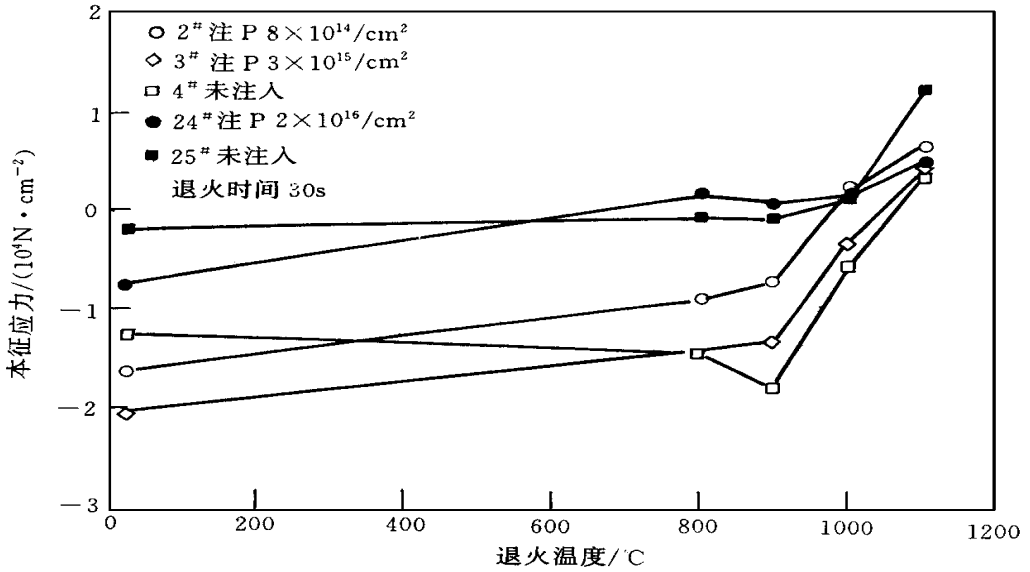


图 1 多晶硅膜本征应力与退火温度的关系

### 3.3 退火时间对多晶硅薄膜应力的影响

多晶硅薄膜本征应力与退火时间的关系如图 2 所示 其中, 退火温度为 1100 。从图 2 可以看出, 在 1100 下, 多晶硅薄膜本征应力随退火时间增加而变小,  $t = 20s$  时, 本征应力从压应力转变为张应力

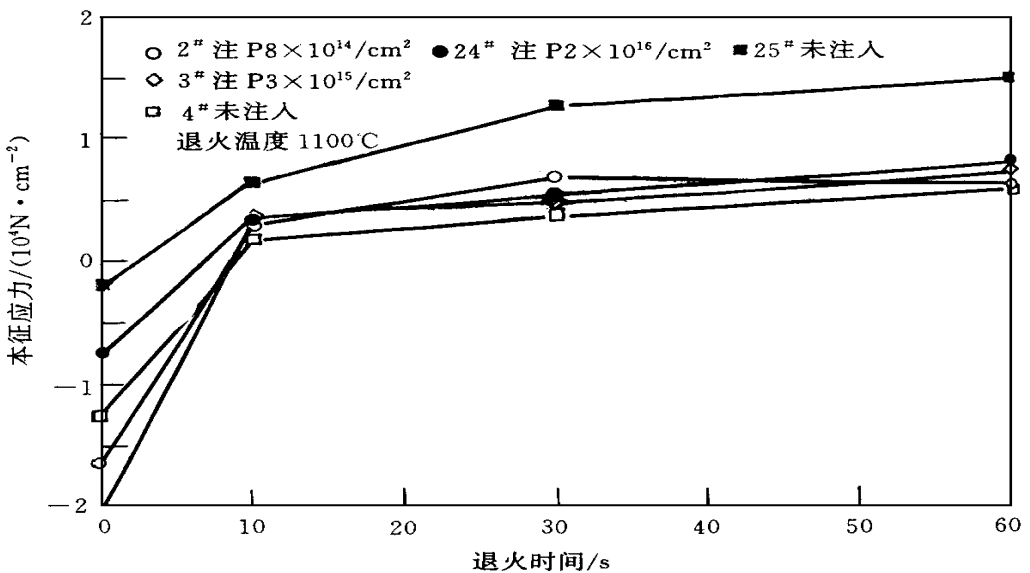


图 2 多晶硅薄膜本征应力与退火时间的关系

### 3.4 多晶硅薄膜微结构对本征应力的影响

采用 XRD 技术对不同的制备条件、不同退火条件的多晶硅膜的微结构进行了测量分析, 结果表明, 不同淀积条件和不同退火条件的多晶硅薄膜微结构有明显差异, 这将对其中应力产生影响

图 3(见图版 D)给出了 575 和 610 淀积的多晶硅薄膜 XRD 谱. 图 3(a)为 575 下制备的样品, 多晶硅膜具有较小的晶粒, 平均尺寸  $D = 16 \sim 17\text{nm}$ , 且取向较多: 有 (111), (220) (即(110)), (311) 等晶向, 其中(111)晶向的峰较强; 同时, 薄膜含有无定型的非晶成分. 图 3(b)为 610 下制备的多晶硅膜样品, 晶粒尺寸较大, 平均约为  $D = 33\text{nm}$ , 晶粒生长具有明显的择优取向, 即(110)方向, 其他晶向的峰强度很小甚至消失, 且不含有无定型成分. 文献 [5]中提到在不同温度下淀积多晶硅时, 其微结构从非晶转变成多晶, 转变温度在 570 左右. 我们在 575 下淀积的薄膜包含有非晶和多晶的混合相, 如图 4(a)和(b)所示(见图版 D). 这种结构的晶粒尺寸小、晶粒间界面面积较大, 取向中有较强的(111)方向, 这种取向有明显的张应力增强作用<sup>[6]</sup>, 使膜的压应力变小, 呈现出小压应力特性. 610 淀积的多晶硅膜晶粒较大(如图 4(c), (d)), 有强的择优取向(110)方向, 而(110)晶向将增强压应力<sup>[6]</sup>, 使薄膜

有较大的压应力. 离子注入掺杂在 Si 中产生缺陷和损伤使压应力增大, 随着退火温度增加, 多晶硅膜微结构发生明显变化, 使其晶粒长大即再结晶, 如图 4 RED 照片所示

从图 5(a)、(b)中可以看出, 经退火后衍射峰强度随退火温度升高而加强, 并且晶粒尺寸增大, 经 1100 30s 退火后, 575 下淀积的多晶硅膜掺杂样品的晶粒尺寸增至 21nm; 610 下淀积的薄膜的峰强度增加明显, 未掺杂样品的晶粒尺寸 40.5nm, 而掺杂样品长大至 46nm 左右, 证明掺磷有促使晶粒长大的作用, 这一点与文献报道一致<sup>[7]</sup>.

多晶硅微结构随退火温度的变化说明, 经退火后多晶硅发生晶粒长大; 其衍射峰强度增强表明发生再结晶后, 择优晶向排列增强. 再结晶是通过晶粒间界扩散使晶粒长大, 晶粒间界面面积变小, 使体积收缩产生张应变<sup>[6]</sup>, 从而压应力松弛, 即薄膜本征压应力减小甚至变成张应力. 掺磷促进了再结晶过程, 有利于压应力松弛, 因此掺杂样品松弛温度稍低于未掺杂样品

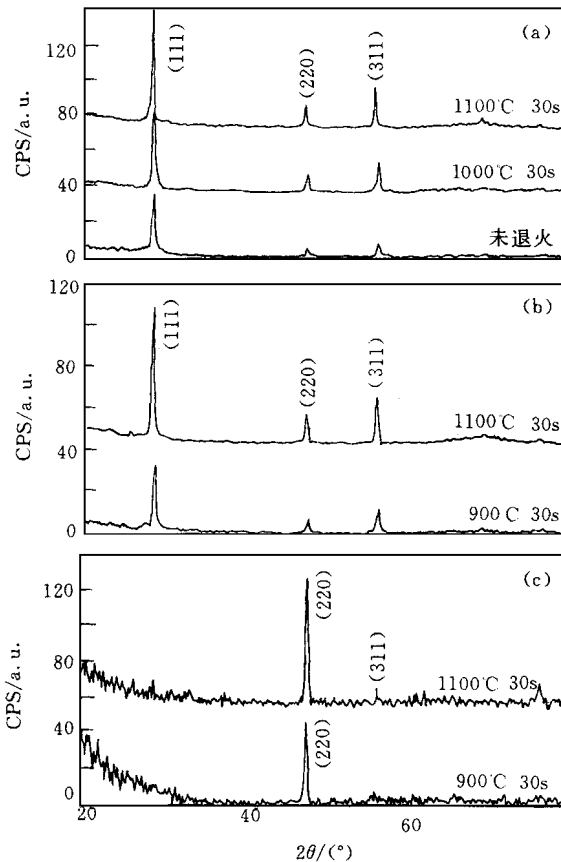


图 5 不同退火温度下多晶硅膜 XRD 的谱  
(a) 575 下淀积, 未掺杂; (b) 575 下淀积, 掺杂;  
(c) 610 下淀积, 掺杂

## 4 结论

对 LPCVD 多晶硅薄膜内应力与淀积条件和退火温度的关系进行了实验研究, 结果表明 575 °C 淀积的薄膜比 610 °C 淀积的薄膜有较低的内应力。其内应力随退火温度增加及时间加长而减小, 使压应力松弛, 甚至可以变成张应力。多晶硅中掺磷有利于压应力松弛。

XRD、RED 测量结果揭示了膜内应力的这些变化主要是由于薄膜微结构的改变引起的。575 °C 淀积的薄膜具有较小的晶粒尺寸, 为非晶和多晶的混合结构, 多种晶粒取向; 610 °C 淀积的薄膜有较大的晶粒尺寸和明显优选的晶向。采用 RTA 退火具有时间短, 热积累少, 对器件性能影响小的优点, 可作为在 MEMS 制备中控制多晶硅内应力的一种有效方法。

## 参 考 文 献

- [ 1 ] T. I Kam ins, J. Electrochem. Soc , 1980, **127**: 686
- [ 2 ] M. Mehregang, IEEE Trans , Electron Devices, 1988, **35**: 719.
- [ 3 ] Kuehnel W. , Sensor & Actuators, 1994, **A45**: 7~ 16
- [ 4 ] Guoying Wu, Guobing Zhang, Yilong Hao, Proc. of 11th IEEE VM IC, Santa Clara, U SA, 1994, 221~ 229.
- [ 5 ] G. Harbeke, J. Electrochem. Soc , 1984, **131**: 675
- [ 6 ] J. Huang, P. Krulovich, Mat Res Soc Proc , 1990, **182**: 201.
- [ 7 ] Yasuo Wada, J. Electrochem. Soc , 1978, **125**: 1499.

## Residual Stress Properties of Polysilicon Thin Film

Zhang Guobing, Hao Yilong, Tian Dayu, Liu Shinei, Wang Tiesong, Wu Guoying

(Institute of Microelectronics, Peking University, Beijing 100871)

Received 13 February 1998, revised manuscript received 25 August 1998

**Abstract** This paper has investigated the effects of process condition, annealing temperature, annealing time and doped concentration on the residual stress of Low Pressure Chemical Vapor Deposition (LPCVD) Polysilicon thin film. The microstructure of the film is studied by X-ray diffraction (XRD) and reflection electron diffraction (RED). The results show that the initial compressive stress is relaxed with annealing temperature and time by rapid thermal annealing (RTA). High temperature of annealing (RTA) can change the state of the residual stress from compression to tension. The low tensile stress is suitable for Microelectromechanical System (MEMS).

**PACC:** 6220, 7360F, 6860

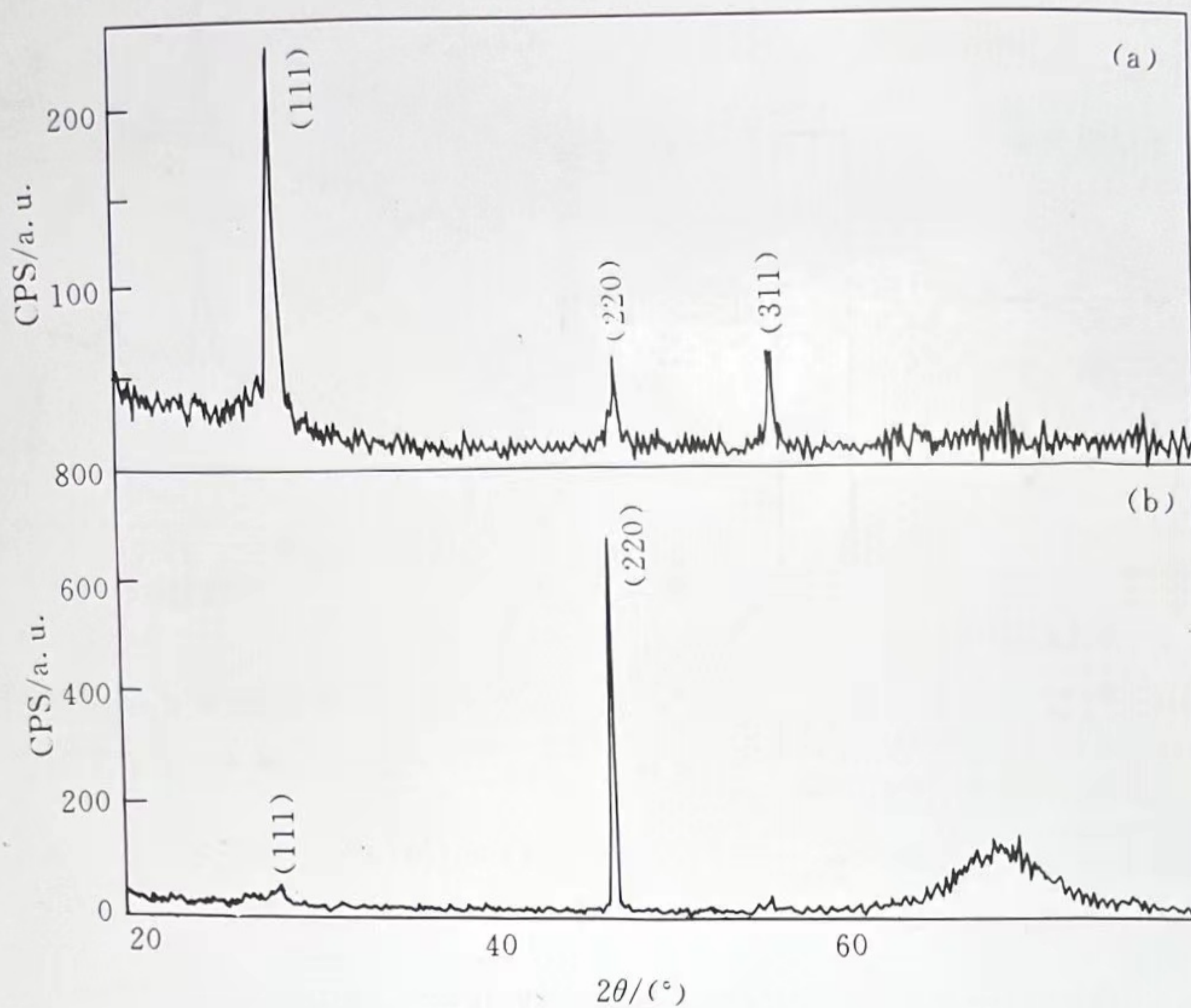


图 3 (a)575°C和(b)610°C淀积的多晶硅薄膜 XRD 谱

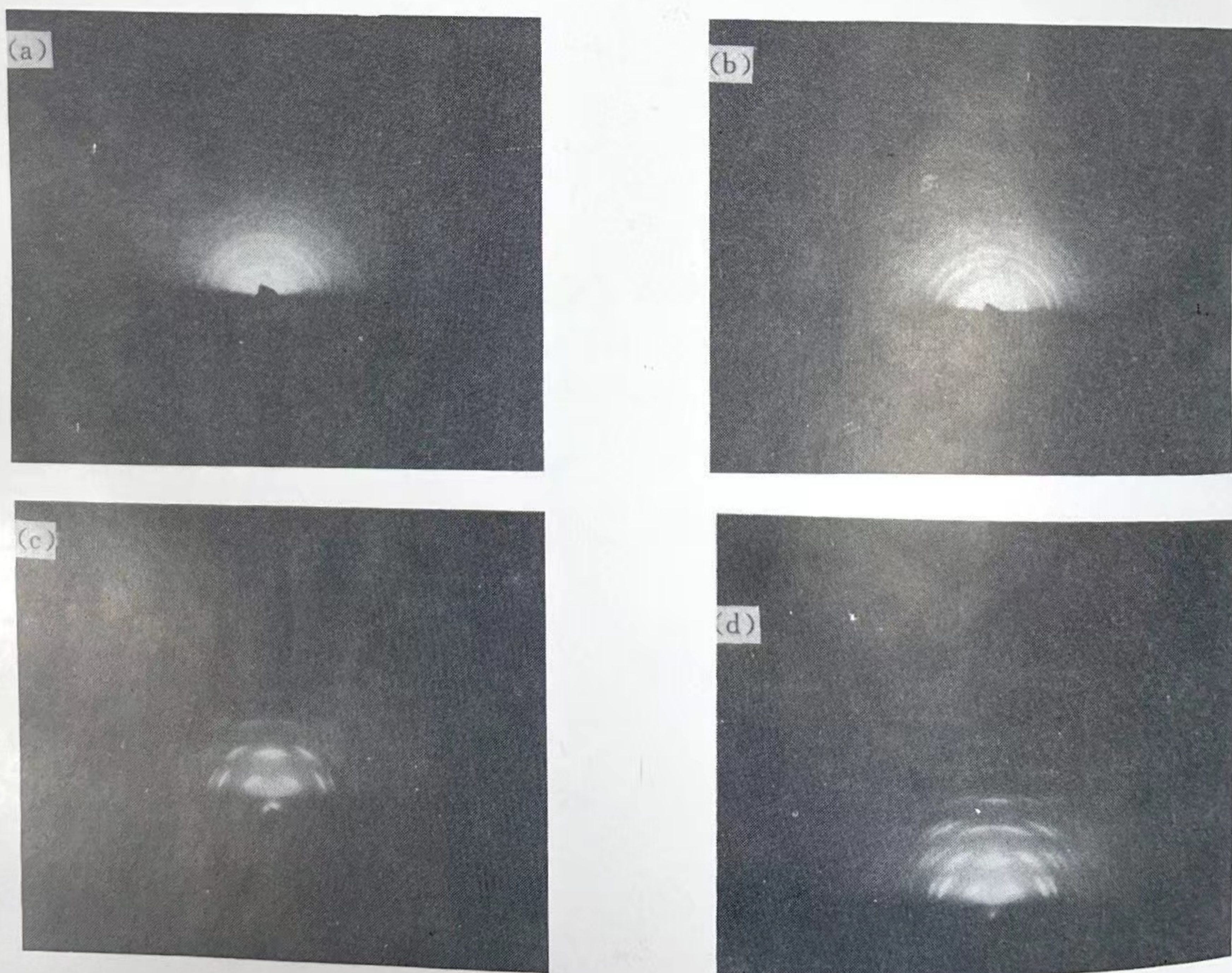


图 4 多晶硅薄膜 RED 照片

(a) 575°C 淀积未退火；(b) 575°C 淀积；1100°C，60s 退火；  
(c) 610°C 淀积未退火；(d) 610°C 淀积，1100°C，60s 退火。